

## EVM User's Guide: ADS122S14EVM

# SNSR-DUAL-ADC-EVM 評価基板



## 1 説明

SNSR-DUAL-ADC-EVM は、2 個の ADS122S14 A/D コンバータ (ADC) と 1 個の MSPM0G1507 マイコン (MCU) で構成されたローパワー高精度センサ測定設計です。ADS122S14 は、高精度ローパワーの 8 チャネル 24 ビットデルタシグマ ADC です。MSPM0G1507 は、拡張 Arm® Cortex®-M0+ 32 ビットコア プラットフォームにおいて最大 80MHz のクロック速度で動作する 32 ビットマイコンです。

## 2 特長

- 2x ADS122S14 24 ビット高精度 ADC
- MSPM0G1507 32 ビット ARM マイコン
- 以下をサポートする 8 ピンアナログ入力ヘッダ:
  - 抵抗ブリッジ測定
  - NTC と PTC の測定
  - 2 線式、3 線式、4 線式 RTD 測定
  - 熱電対測定

- 以下を含む励起オプションを備えた 4 ピン ヘッダ:
  - IDAC
  - REFOUT
  - VDD
- マイコンをプログラミングするための JTAG コネクタ
- 4-20mA ループの端子通信向け絶縁型 USB
- TI ループ制御 AFE トランスマッタの接続端子
- 8 ピンアナログ入力ヘッダ
- デジタル信号監視向け SPI 通信ヘッダ

## 3 アプリケーション

- フィールドトランスマッタ:
  - 温度
  - 圧力
  - フロー
  - 緊張
- 汎用センサー システム分析

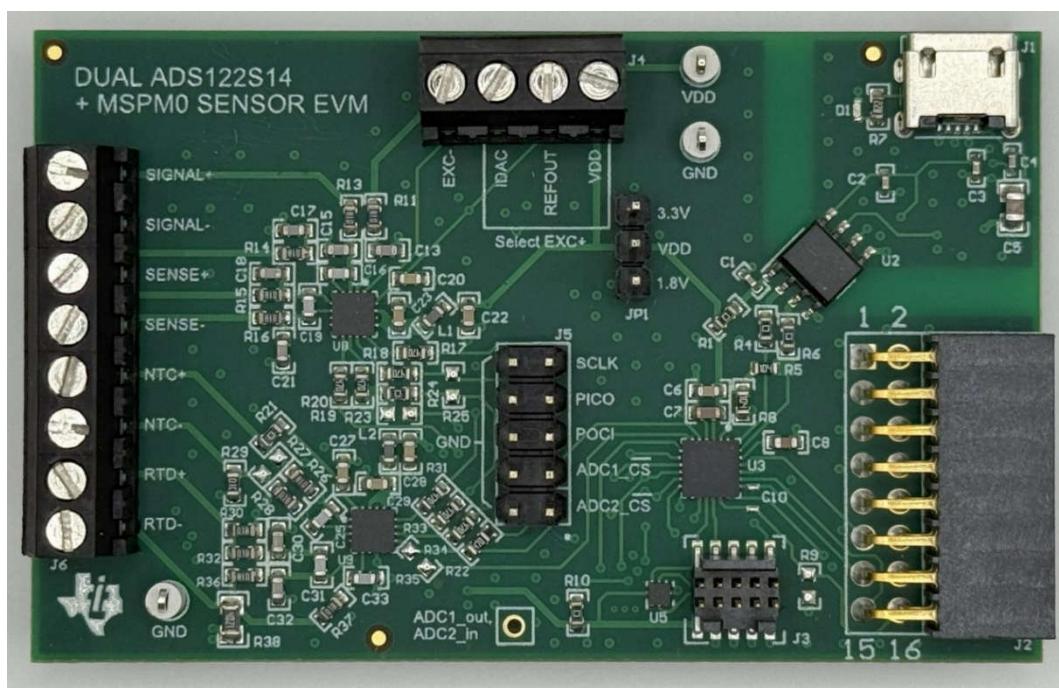


図 4-1. SNSR-DUAL-ADC 評価基板

## 4 評価基板の概要

### 4.1 はじめに

SNSR-DUAL-ADC-EVM は、センサ測定アプリケーションの小型ローパワー高精度 ADC+ マイコンのリファレンス デザインを評価するためのプラットフォームです。SNSR-DUAL-ADC-EVM 基板は、センサ信号収集用の 2 個の ADS122S14 ADC と、システムコントローラとして 1 個の MSPM0G1507 マイコンを搭載しています。SNSR-DUAL-ADC-EVM は、デイジーチェーン構成または専用のチップセレクト ( $\bar{CS}$ ) ピンを使用した独立動作を使用して、ADC とマイコンとの間で通信を行うことができます。

このユーザー ガイドには、SNSR-DUAL-ADC-EVM の特性、操作方法、および使用方法に関する説明が含まれています。SNSR-DUAL-ADC-EVM を使用すると、高精度フィールドトランシッタや、複数の ADC を必要とするすべてのシステムで、デバイスを簡単に評価できます。このユーザー ガイドには、包括的な回路説明、回路図、部品表が掲載されています。本書全体を通して、略称の EVM と評価基板という用語はいずれも SNSR-DUAL-ADC-EVM を指しています。

### 4.2 キットの内容

SNSR-DUAL-ADC-EVM 評価基板キットは、次のような機能を備えています。

- ADS122S14 と MSPM0G1507 を使用したローパワー高精度フィールドトランシッタの診断テストや高精度性能評価に必要なハードウェア。
- Windows® 10 および 11 オペレーティング システムのサポート。
- A-to-Micro-B USB ケーブル

### 4.3 SNSR-DUAL-ADC-EVM 仕様

表 4-1 に、SNSR-DUAL-ADC-EVM の基板仕様を示します。

**表 4-1. SNSR-DUAL-ADC-EVM 仕様**

| パラメータ                | 条件                           | 値   |
|----------------------|------------------------------|---|
| 温度                   | 自由大気での推奨動作温度範囲、 $T_A$        | $15^{\circ}\text{C} \leq T_A \leq 35^{\circ}\text{C}$             |
| VDD<br>(推奨電圧範囲、外部電源) | VDD から GND                   | $1.74\text{V} \leq VDD \leq 3.6\text{V}$                          |
| 電源電流範囲 (外部電源)        | 電源電流範囲 $ I_S $               | $ I_S  \leq 0.1\text{A}$  |
| アナログ入力電圧範囲           | ゲイン = 0.5 ~ 10               | $\text{GND} \leq \text{VIN} \leq \text{VDD} - 0.35\text{V}$       |
|                      | ゲイン = 16 ~ 256               | $\text{GND} + 0.35 \leq \text{VIN} \leq \text{VDD} - 0.4\text{V}$ |
| ADC デジタル通信           | SPI ヘッダを使用した ADC との通信        | 1.8V または 3.3V   |
| JTAG VDD             | LaunchPad™ JTAG 経由で供給される VDD | $3.295 \sim 3.305\text{V}$  |
| JTAG 通信              | デジタル通信レベル                    | 3.3V  |

## 4.4 製品情報

ADS122S14 は、高精度ローパワーの 24 ビット デルタシグマ ADC で、システムコストと部品点数を低減するために多くの機能を統合しています。

- フレキシブルなマルチプレクサは 8 個のアナログ入力を経由し、1 個のデバイスで複数の種類のセンサを測定可能。
- 高精度のセンサ測定に対応できる低ノイズのプログラマブル ゲイン アンプ。
- 外部レシオメトリック センサ用の外部 VREF 入力。
- RTD や抵抗性ブリッジなどのセンサにバイアスを供給するための 2 個のプログラマブル電流源。
- 内部プログラマブル電圧リファレンス。
- プッシュプル出力またはオープンドレイン出力として構成可能な 4 個の汎用 I/O (GPIO)。

複数の信号の同時測定を必要とするシステムの SPI 接続の数を減らすため、ADS122S14 をデイジーチェーン構成で接続できます。デイジーチェーン接続では、1 つのデバイスの SPI 出力 (SDO) を次のデバイスの SPI 入力 (SDI) に接続し、チェーン内のデバイス グループがコントローラからは単一の論理デバイスとして見えるようになります。デイジーチェーン動作に特別なプログラミングは必要ありません。追加のシフト クロックを適用して、チェーン内のすべてのデバイスにアクセスします。

**表 4-2. ADS122S14 デバイス仕様**

| ADS122S14 仕様       | 値               |
|--------------------|-----------------|
| パッケージ サイズ (WQFN)   | 3.00mm × 3.00mm |
| パッケージ サイズ (DSBGA)  | 2.00mm × 2.00mm |
| 動作温度範囲             | -40°C ~ 125°C   |
| AVDD から GND への電源電圧 | 1.74V ~ 3.6V    |
| DVDD から GND への電源電圧 | 1.65V ~ 3.6V    |
| 電圧リファレンス入力         | 0.5V ~ AVDD     |
| 絶対入力電流             | -2nA ~ 2nA      |
| ゲインをプログラム可能        | 0.5~256         |

MSPM0G1507 は、拡張 Arm® Cortex®-M0+ 32 ビットコアプラットフォームにおいて最大 80MHz 周波数で動作する 32 ビットマイコンです。マイコンは、最大 128KB の組込みフラッシュ プログラム メモリと、最大 32KB の SRAM を内蔵しています。また、MSP は、メモリ絶縁用のメモリ保護ユニット、7 チャネル DMA、線形化用の演算アクセラレータ、各種アナログ ペリフェラルを内蔵しています。

**表 4-3. MSPM0G1507 デバイス仕様**

| MSPM0G1507 仕様          | 値               |
|------------------------|-----------------|
| パッケージ サイズ (24 ピン VQFN) | 4.00mm × 4.00mm |
| 動作温度範囲                 | -40°C ~ 125°C   |
| VDD から GND への電源電圧      | 1.62V ~ 3.6V    |
| MCLK 周波数               | 最高 80MHz        |
| ULPCLK 周波数             | 最高 40MHz        |

## 4.5 SNSR-DUAL-ADC-EVM の開始に当たって

以下の手順リストは、SNSR-DUAL-ADC-EVM を迅速にセットアップして動作させるための概要です。本書の後続のセクションでは、各手順を発展させながら、SNSR-DUAL-ADC-EVM で利用できる機能について詳細に説明します。必要に応じて、リンクから本クイックスタート ガイドの各手順に対応するセクションに移動できます。

1. SNSR-DUAL-ADC-EVM と USB ケーブルをボックスから取り外します。
2. 評価基板の A-to-Micro-B USB ケーブルを、コンピュータの USB ポートに直接接続します。ケーブルを USB ハブ経由で接続しないでください。評価基板の緑色の LED は、有効な接続を示しています。
3. 表 5-1 に示されている電源接続オプションのいずれかを使用して評価基板に電力を供給します。
4. センサまたは信号を、入力端子台 J6 と励起端子台 J4 に接続します。
  - a. ADC1 を使用した電圧励起式 6 線式ブリッジの測定、および ADC2 を使用したローサイドバイアス抵抗の測定
  - b. ADC1 を使用した電圧励起 6 線式ブリッジの測定、および ADC2 を使用した電流励起 2 線式 RTD の測定
  - c. ADC1 を使用した電流励起式 4 線式ブリッジの測定、および ADC2 を使用した電圧励起サーミスタの測定
  - d. ADC1 を使用した熱電対の測定、および ADC2 を使用した冷接点補償向け NTC の測定
  - e. ADC1 を使用して、ADC2 を使用して 1 個の 3 線式 RTD を測定し、1 個の 3 線式 RTD を測定します
  - f. ADC1 を使用して、ADC2 を使用して 1 個の 4 線式 RTD を測定し、1 個の 4 線式 RTD を測定します
  - g. 汎用電圧入力または電流入力の測定
5. 端子プログラムを開きます。
  - a. 端子プログラムがインストールされていない場合、Code Composer Studio の統合型シリアル端子を使用してください。
6. この評価基板はプログラム済みのファームウェアで提供されているため、すぐに使用できます。追加部品や基板なしで、システムからデータをキャプチャしてストリーミングできます。
  - a. ソフトウェア セクションでは、これらのプログラムされた機能について説明します。

オプション:SNSR-DUAL-ADC-EVM ソフトウェアの最新バージョンは、<https://github.com/TexasInstruments/precision-adc-examples> からダウンロードできます。

## 5 ハードウェア

### 5.1 ハードウェアの概要

SNSR-DUAL-ADC-EVM は、2 個の ADS122S14 ADC と MSPM0G1507 コントローラを統合したフィールドトランシットリファレンスデザインを実現します。複数のインターフェイスオプションで、ユーザーが評価基板からデータを構成、制御、受信する複数の方法を提供します。TI LP-MSPM0G3507 または他の同等の LaunchPad を使用して、オンボード MSPM0G1507 をプログラムします。4-20mA 産業用ループなどのアナログ出力トランシッタシステムには、ループ制御 AFE トランシッタを使用できます。

図 5-1 に、評価基板とのインターフェイスに必要なハードウェア部品を示します。オプションの外部インターフェイス機器は赤色で示されています。

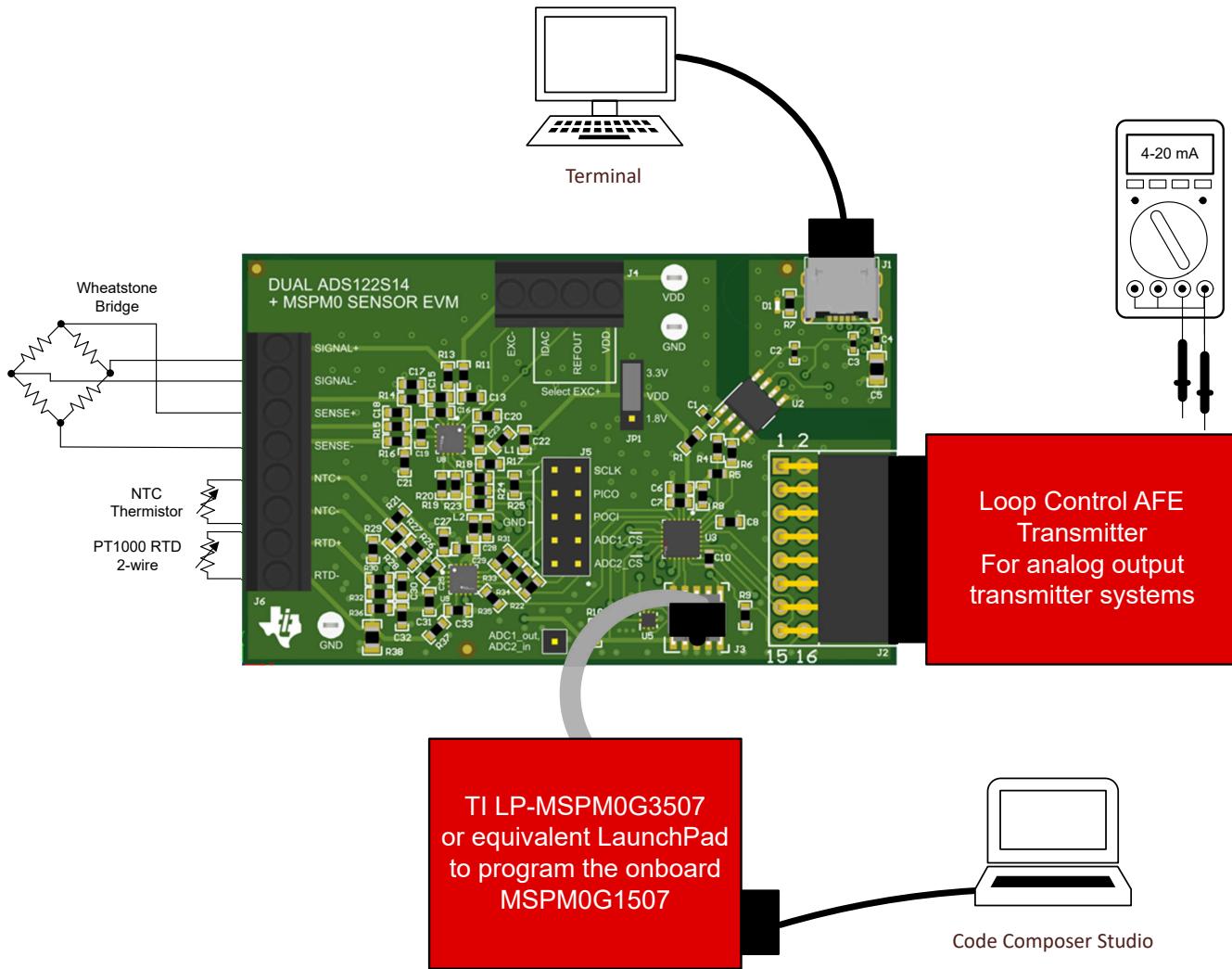


図 5-1. SNSR-DUAL-ADC-EVM インターフェイス オプション

## 5.2 電源要件

SNSR-DUAL-ADC-EVM には、外部電源、JTAG コネクタ、TI ループ制御 AFE トランシミッタ基板の 3 個のソース オプションのいずれかを使用した外部電力が必要です。表 5-1 に、SNSR-DUAL-ADC-EVM の電源接続オプションを示します。

表 5-1. 電源接続オプション

| 電源          | 説明  |
|-------------|---|
| 外部ベンチ電源     | VDD テスト ポイント、外部電源接続 VDD として使用可能: 1.74V - 3.6V<br>2x GND テスト ポイント。評価基板への外部グランド接続として使用可能:                   |
| JTAG        | 評価基板をプログラムして電力を供給するための JTAG ヘッダ。  |
| トランシミッタ ヘッダ | テキサス インスツルメンツのループ制御 AFE トランシミッタ基板と組み合わせて使用する 16 ピンヘッダ。ジャンパ 1 (JP1) がトランシミッタ基板から 1.8V または 3.3V の VDD 電圧を選択 |

VDD および GND テスト ポイントに外部メーターを接続し、システム全体の消費電力を測定します。図 5-2 に、電源接続オプションを示します。

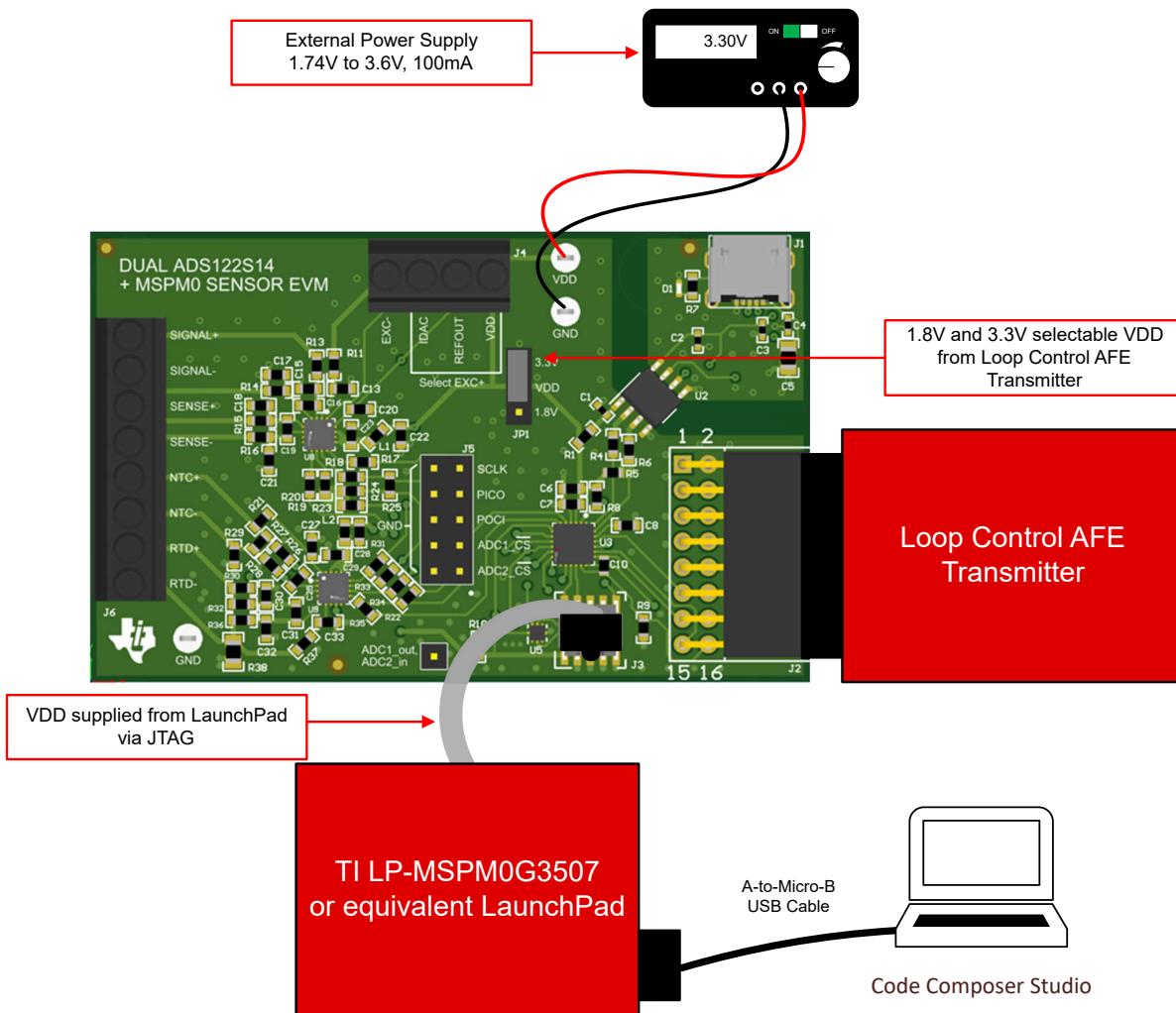


図 5-2. 電源接続オプション

JP1 は、ループ制御 AFE トランシミッタ基板が評価基板に電力を供給する場合のみ、選択可能な VDD として機能します。それ以外の場合、JP1 は影響を与えません。

### 5.3 ADC の接続とデカップリング

図 5-3 に、両方の ADS122S14 データコンバータ (U8 および U9) への接続を示します。各電源端子 (AVDD および DVDD) には、2 個の 100nF デカップリングコンデンサと、パイフィルタ構成のインダクタが含まれます。このフィルタは、電源から高周波ノイズを除去するのに役立ちます。または、インダクタの電流チョーク効果を回避するために、インダクタを  $2\Omega \sim 3\Omega$  の抵抗に置き換えてください。さらに、各リファレンス出力ピンには 100nF のデカップリングコンデンサが含まれています。すべてのコンデンサはデバイスのピンの近くに配置し、GND プレーンへのソリッド接続を確認します。

各デジタルピンには  $47\Omega$  の直列抵抗が内蔵されています。これらの抵抗はデジタル信号エッジを平滑化し、オーバーシュートとリンギングを最小限に抑えます

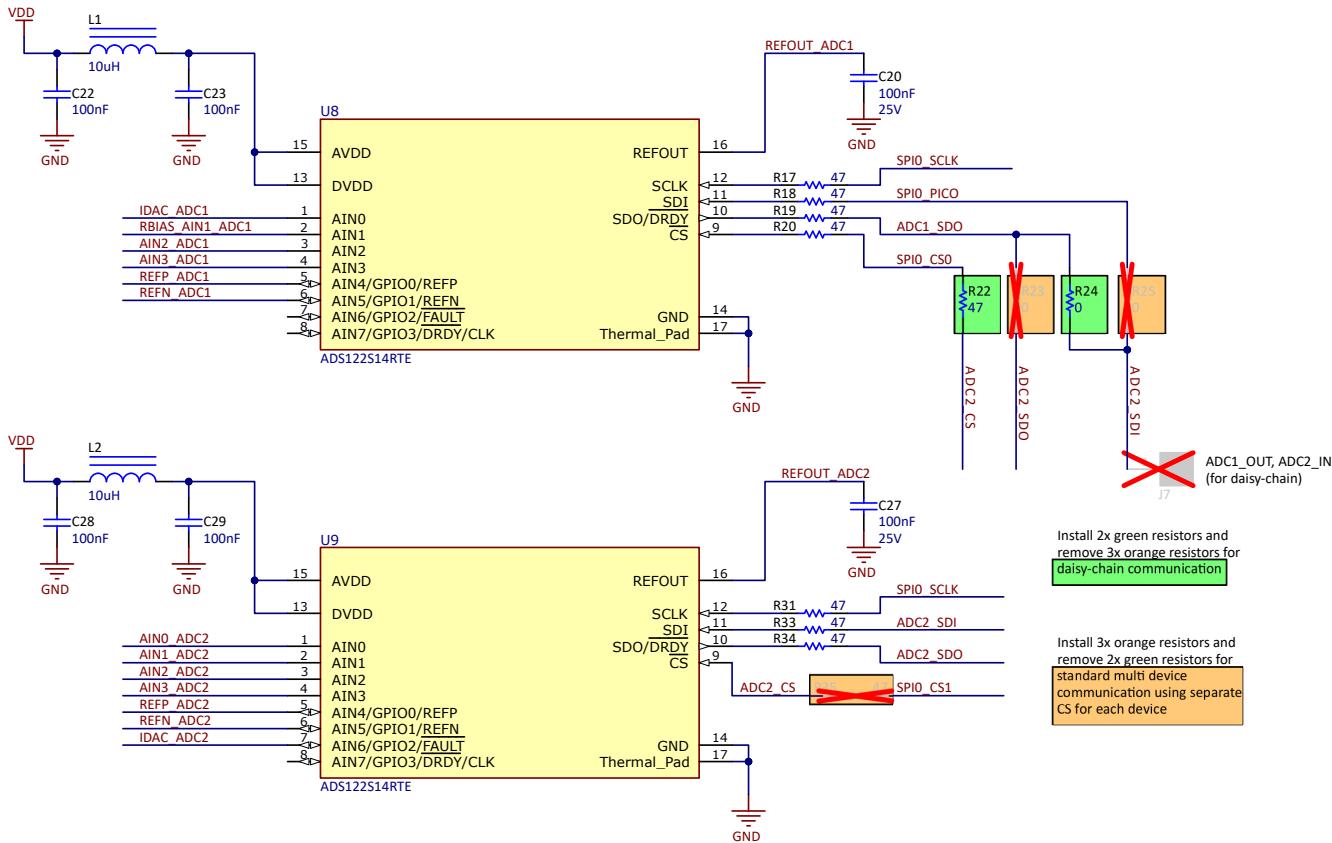


図 5-3. ADC の接続とデカップリング

SNSR-DUAL-ADC-EVM は、ADC とマイコンの間で、デジ털チェーンとマルチデバイス(専用  $\overline{CS}$  ピン)の両方の通信をサポートしています。図 5-3 に、デフォルトの評価基板構成では緑色で強調した抵抗を使用してデジ털チェーン通信を採用していることを示します。緑色で強調表示されている抵抗を取り外し、オレンジ色で強調表示されている抵抗を取り付けることで、マルチデバイス通信を使用します。表 5-2 に、評価基板ボード上の 2 つの構成と、それに対応する複数の設置済み抵抗を示します。図 5-3 に、各抵抗を示します。

表 5-2. 設置済み抵抗のデジタル通信構成オプション

| 抵抗の数 | デジ털チェーン通信 | マルチデバイス通信 |
|------|-----------|-----------|
| R22  | インストール済み  | 未インストール   |
| R23  | 未インストール   | インストール済み  |
| R24  | インストール済み  | 未インストール   |
| R25  | 未インストール   | インストール済み  |
| R35  | 未インストール   | インストール済み  |

## 5.4 アナログ入力

ADC1 アナログ入力 および ADC2 アナログ入力 に、SNSR-DUAL-ADC-EVM の 2 個の ADS122S14 ADC のアナログ入力の概要を示します。

### 5.4.1 ADC1 アナログ入力

SNSR-DUAL-ADC-EVM のデフォルト設定は、抵抗性ブリッジの出力信号を測定するために ADC1 を構成します。しかし、汎用センサ信号を測定するようにチャネルを構成することもできます。図 5-4 に、アナログ入力フィルタリングと ADC1 に接続された追加回路を示します。

AIN2 と AIN3 は差動ペアを形成し、SIGNAL+ と SIGNAL- の間の入力信号を測定します。デフォルトの評価基板設定では、AIN4 と AIN5 を SENSE+ と SENSE- の間のリファレンスとして構成します。入力信号を測定するために、AIN4 と AIN5 を差動ペアとして構成することもできます。デフォルトの評価基板設定では、AIN1 を外部ブリッジ回路からの励起ソースの帰路として構成します。しかし、抵抗 R12 が取り外されているときは、AIN1 をシングルエンド測定入力として使用することもできます。

ADC1 は、抵抗性ブリッジ、熱電対、3 線と 4 線の抵抗性温度ディテクタ (RTD)、および汎用電圧入力と電流入力測定をサポートしています。SNSR-DUAL-ADC-EVM 基板へのセンサの接続方法の詳細については、[アナログ センサ接続](#) を参照してください。

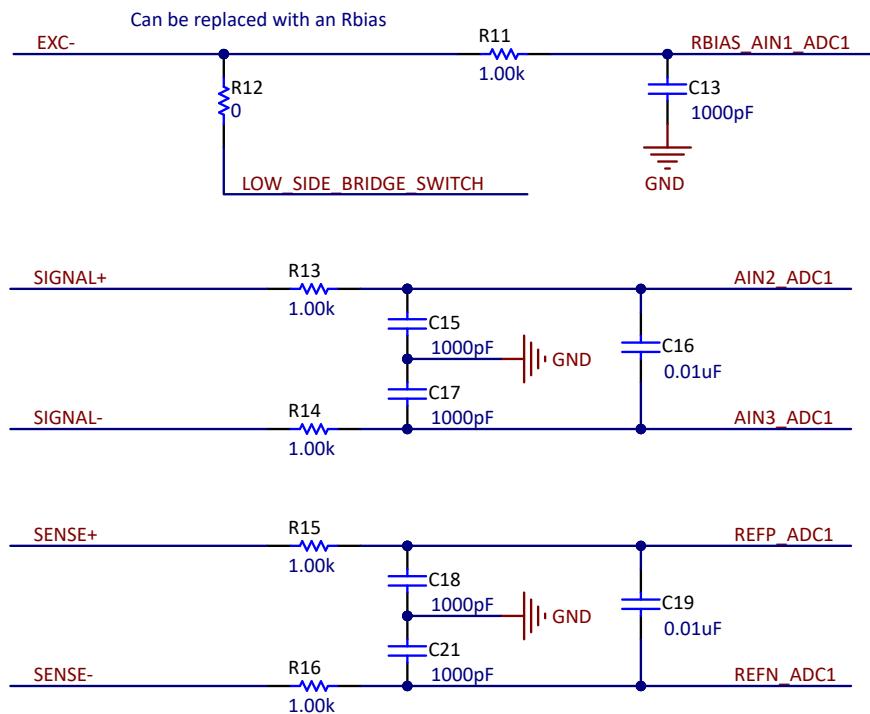


図 5-4. ADC1 アナログ フロント エンド

ADC1 アナログ入力は、エイリアシングとノイズ効果を制限する 1 次 RC フィルタを内蔵しています。差動ペアには、同相モードノイズをフィルタリングする追加の同相モードコンデンサが含まれています。式 1 に、差動カットオフ周波数の計算を示します。式 2 に、同相モードカットオフ周波数の計算を示します。

$$f_{c_{diff}} = 1/[2\pi \times (R1 + R2) \times C_{diff}] = 1/[2\pi \times (1000 + 1000) \times 0.01\mu F] \approx 8\text{kHz} \quad (1)$$

$$f_{c_{cm}} = 1/[2\pi \times R \times C_{cm}] = 1/[2\pi \times 1000 \times 1000\text{pF}] \approx 160\text{kHz} \quad (2)$$

## 5.4.2 ADC2 アナログ入力

SNSR-DUAL-ADC-EVM のデフォルト設定は、外部 NTC と外部 2 線式 RTD の両方の出力信号を測定するために ADC2 を構成します。しかし、チャネルを再構成して汎用入力信号を測定することもできます。図 5-5 に、アナログ入力フィルタリングと ADC2 に接続された追加回路を示します。

NTC+ および NTC- 入力は、外部サーミスタ (NTC または PTC) の測定を目的とした差動入力ペアを形成します。サーミスタは、ADC2 の REFOUT によって励起される  $10\text{k}\Omega$  バイアス抵抗 (Rbias) を持つ抵抗デバイダの一部です。必要に応じて、アナログ線形化をサポートするため、サーミスタと並列に  $10\text{k}\Omega$  抵抗を実装します。RTD+ および RTD- 入力は、異なる RTD タイプと直接接続できるように設計された差動ペアを形成します。実装済みの  $4.02\text{k}\Omega$  リファレンス抵抗は、RTD 測定用のレシオメトリック リファレンス電圧を提供します。

2 個の汎用差動ペアを作るため、R21、R29、R30、R37、R38 を取り外します。NTC+ と NTC- は AIN0 と AIN1 の間に差動ペアを形成し、RTD+ と RTD- は AIN2 と AIN3 の間に差動ペアを形成します。

ADC2 は、2 線式、3 線式、4 線式の RTD、外部サーミスタ、汎用電圧と電流入力測定機能をサポートしています。

SNSR-DUAL-ADC-EVM 基板へのセンサの接続方法の詳細については、[アナログ センサ接続](#) を参照してください。

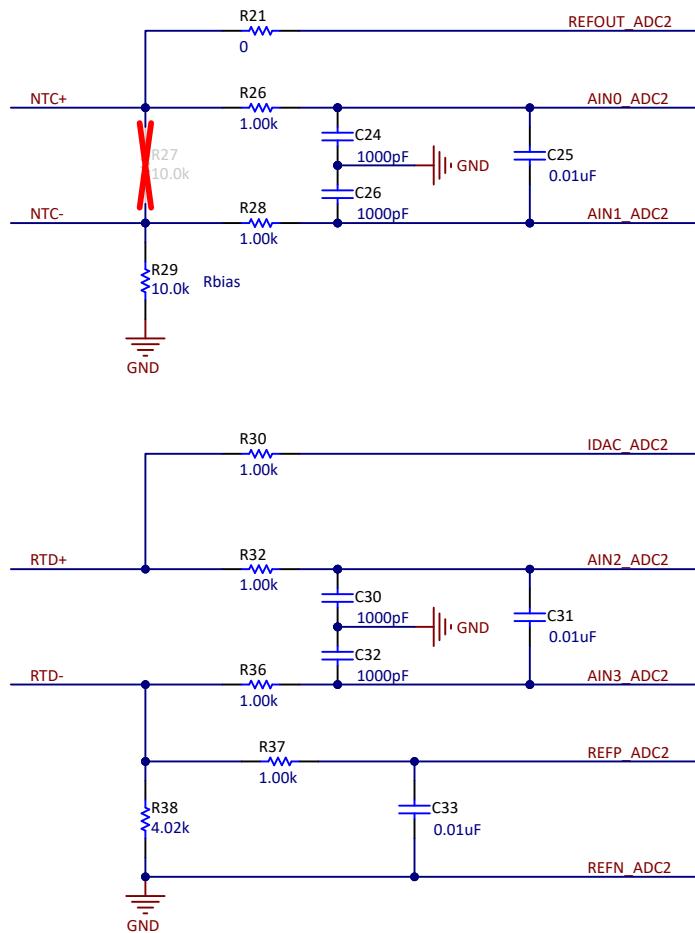


図 5-5. ADC2 アナログ フロント エンド

ADC2 アナログ入力は、エイリアシングとノイズ効果を制限する 1 次 RC フィルタを内蔵しています。差動ペアには、同相モード ノイズをフィルタリングする追加の同相モード コンデンサが含まれています。式 1 に、差動カットオフ周波数の計算を示します。式 2 に、同相モード カットオフ周波数の計算を示します。

$$f_{c_{diff}} = 1/[2\pi \times (R1 + R2) \times C_{diff}] = 1/[2\pi \times (1000 + 1000) \times 0.01\mu\text{F}] \approx 8\text{kHz} \quad (3)$$

$$f_{c_{cm}} = 1/[2\pi \times R \times C_{cm}] = 1/[2\pi \times 1000 \times 1000\text{pF}] \approx 160\text{kHz} \quad (4)$$

## 5.5 励起接続とローサイド ブリッジ スイッチ

図 5-6 に、センサ励起回路を示します。ヘッダ J4 は、評価基板への出力と入力の両方として機能します。このヘッダは、VDD、REFOUT\_ADC1、IDAC\_ADC1 など、複数のセンサ励起ソースをサポートしています。EXC- は、ローサイド ブリッジ スイッチとして機能する TMUX1219 経由のグランドへのブリッジ接続を完了します。MSPM0G1507 は、ローサイド ブリッジ スイッチを制御して、グランドへの経路でブリッジ励起を提供するか、またはブリッジを接続解除して消費電力を削減します。ローサイド ブリッジ スイッチの動作方法の詳細情報については、[セクション 6.3.2.6](#) を参照してください。

電流励起ブリッジ回路では、ブリッジ出力に対して有効な同相電圧を確立するため、 $0\Omega$  抵抗 R12 をバイアス抵抗に置き換えます。また、このバイアス抵抗は励起電流源の帰路となります。

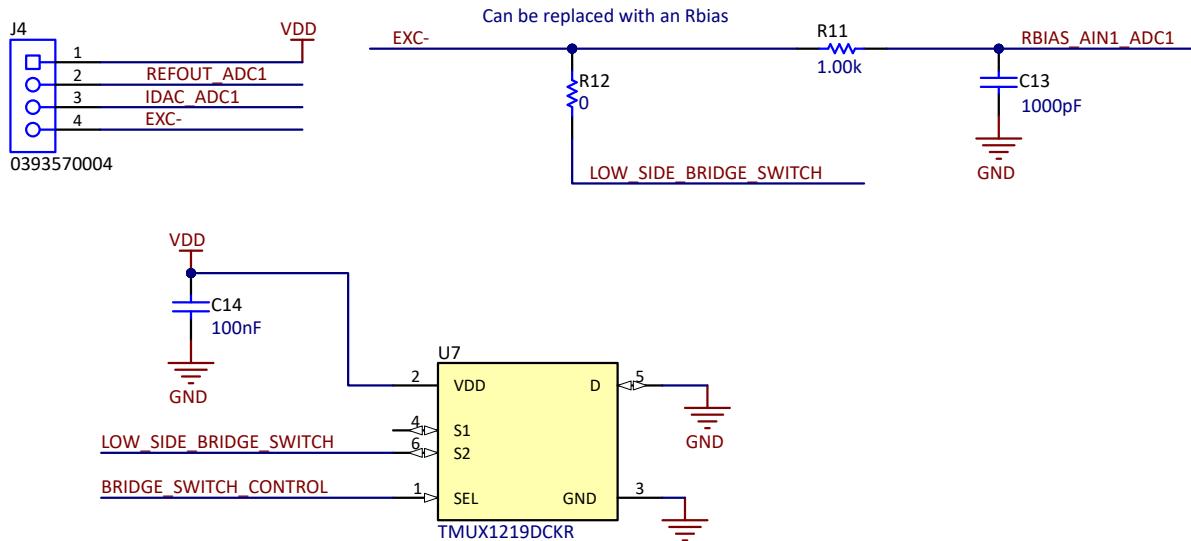


図 5-6. 励起ヘッダおよびローサイド ブリッジ スイッチ

## 5.6 アナログ センサ接続

SNSR-DUAL-ADC-EVM は、多様なアナログ センサを使用するように構成できます。以下のサブセクションでは、センサのさまざまな組み合わせを評価基板に接続する方法を示します。さらに、各サブセクションには、その構成に対する重要な ADC レジスタ設定と、各レジスタのプリロード値の表が含まれています。これらの表では、ハードウェアによって固定されている ADC 設定を紫色のセルに、システム要件に基づいてユーザーが選択する必要のある ADC 設定を黄色のセルに示しています。

- **圧力センサ (抵抗性ブリッジ) アプリケーションの例**

- ADC1 を使用した電圧励起式 6 線式ブリッジの測定、および ADC2 を使用したローサイドバイアス抵抗の測定
- ADC1 を使用した電圧励起 6 線式ブリッジの測定、および ADC2 を使用した電流励起 2 線式 RTD の測定
- ADC1 を使用した電流励起式 4 線式ブリッジの測定、および ADC2 を使用した電圧励起サーミスタの測定

- **温度センサー アプリケーションの例**

- ADC1 を使用した熱電対の測定、および ADC2 を使用した冷接点補償向け NTC の測定
- ADC1 を使用して、ADC2 を使用して 1 個の 3 線式 RTD を測定し、1 個の 3 線式 RTD を測定します
- ADC1 を使用して、ADC2 を使用して 1 個の 4 線式 RTD を測定し、1 個の 4 線式 RTD を測定します

- **汎用アプリケーションの例**

- 汎用電圧入力または電流入力の測定

表 5-3 に、SNSR-DUAL-ADC-EVM ヘッダのそれぞれの ADC ピンへの接続を示します。

**表 5-3. SNSR-DUAL-ADC-EVM ヘッダから ADC ピンへの接続**

| ADC  | SNSR-DUAL-ADC-EVM ヘッダ ピン | ADC ピン      |
|------|--------------------------|-------------|
| ADC1 | VDD                      | AVDD / DVDD |
|      | REFOUT                   | REFOUT      |
|      | IDAC                     | AIN0        |
|      | EXC-                     | AIN1        |
|      | SIGNAL+                  | AIN2        |
|      | SIGNAL-                  | AIN3        |
|      | SENSE+                   | AIN4 (REFP) |
|      | SENSE-                   | AIN5 (REFN) |
| ADC2 | NTC+                     | AIN0        |
|      | NTC-                     | AIN1        |
|      | RTD+                     | AIN2        |
|      | RTD-                     | AIN3        |

### 5.6.1 圧力センサ(抵抗性ブリッジ) アプリケーションの例

一般的な圧力センサ アプリケーションでは、PGA 内蔵の低ノイズ ADC を使用して、圧力に敏感な抵抗性ブリッジからの低レベルの信号を測定します。また、多くのシステムは圧力センサの温度も測定して、温度ドリフトの誤差を補正します。この評価基板により、外部温度センサを使用して、抵抗性ブリッジとブリッジ温度の両方を測定できます。高精度 ADC を使用して抵抗ブリッジを測定する方法の詳細については、『[ブリッジ測定に関する基本ガイド](#)』アプリケーション ノートを参照してください。

図 5-7 に、サンプル センサを入力および励起端子台に接続した SNSR-DUAL-ADC-EVM アナログ フロント エンドのブロック図を示します。ADC1 と ADC2 の両方のアナログ入力に 1 個のアナログ入力ヘッダが使用され、ADC1 が REFOUT と IDAC の励起源を生成することに注意してください。

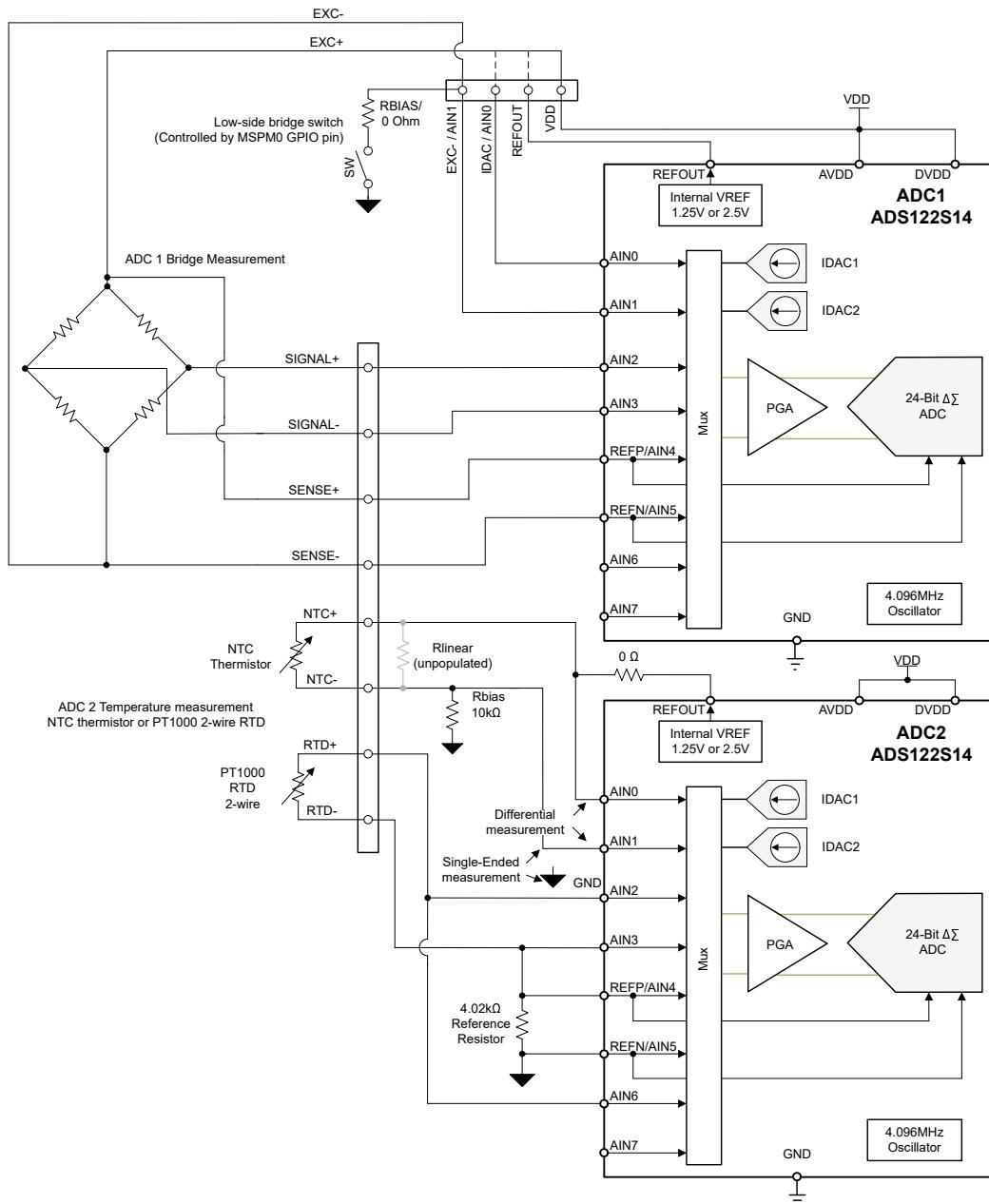


図 5-7. 圧力センサ、サーミスタ、RTD が接続された SNSR-DUAL-ADC-EVM のブロック図

### 5.6.1.1 ADC1 を使用した電圧励起式 6 線式ブリッジの測定、および ADC2 を使用したローサイドバイアス抵抗の測定

図 5-8 に、ADC1 を使用した電圧励起 6 線式抵抗ブリッジの測定と、ADC2 を使用したローサイドバイアス抵抗の測定の評価基板接続図を示します。

1. 正と負のブリッジリードは、それぞれ入力ヘッダの SIGNAL+ と SIGNAL- に接続します。
2. 正と負のブリッジリファレンスまたはセンスリードを入力ヘッダの SENSE+ と SENSE- にそれぞれ接続します。
3. 正のブリッジ励起リードは、励起ヘッダの VDD に接続します。
4. 入力ヘッダの RTD+ と RTD- 間に直列  $R_{Bias}$  抵抗を接続し、ブリッジ抵抗を決定します。
5. 励起ヘッダの RTD- から EXC- に外部ワイヤを接続して、ローサイドブリッジスイッチに接続します。

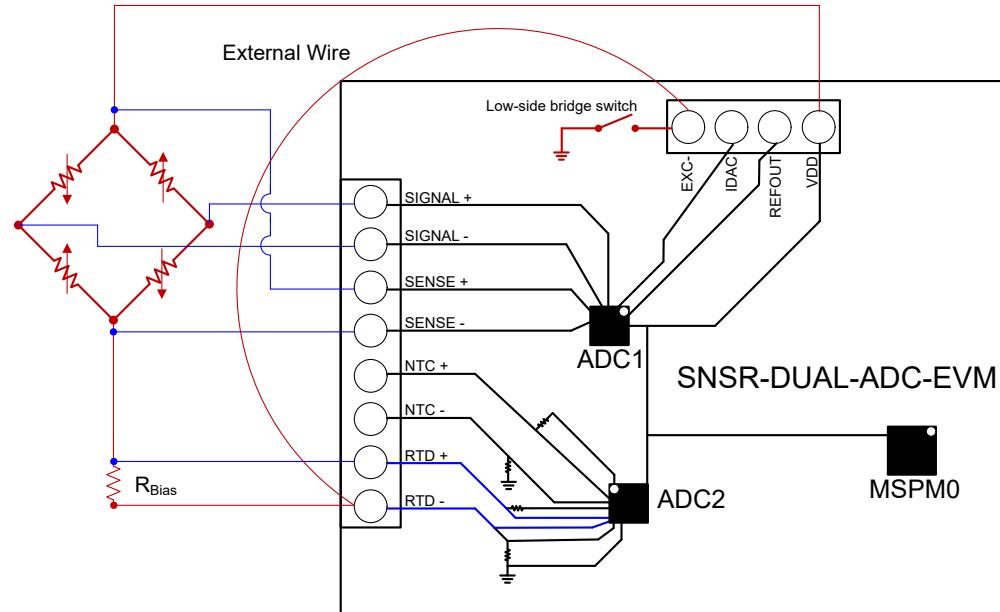


図 5-8. ADC1 を使用した電圧励起式 6 線式ブリッジの測定、および ADC2 を使用したローサイドバイアス抵抗の測定

図 5-8 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-4 に、ADC1 を使用した電圧励起 6 線式抵抗ブリッジの測定と、ADC2 を使用したローサイドバイアス抵抗の測定のアプリケーションレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-4. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明                              |
|------|---------------------|-------|---------------------------------|
| ADC1 | MUX_CFG (07h)       | 0x23h | AINP = AIN2, AINN = AIN3        |
|      | GAIN_CFG (08h)      | 0x0Dh | ゲイン = 128                       |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN, REF_SEL = 外部リファレンス |
| ADC2 | MUX_CFG (07h)       | 0x01h | AINP = AIN0, AINN = AIN1        |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                         |
|      | REFERENCE_CFG (09h) | 0x00h | REFOUT = 1.25V、内部リファレンス         |

(1) デフォルトの評価基板ファームウェア設定については、ADC1 および ADC2 のパワーオンおよび *adc reset* レジスタ設定を参照してください。

### 5.6.1.2 ADC1 を使用した電圧励起 6 線式ブリッジの測定、および ADC2 を使用した電流励起 2 線式 RTD の測定

図 5-9 に、ADC1 を使用した電圧励起 6 線式抵抗ブリッジの測定と、ADC2 を使用した電流励起 2 線式 RTD の測定の評価基板接続図を示します。

1. 正と負のブリッジリードは、それぞれ入力ヘッダの SIGNAL+ と SIGNAL- に接続します。
2. 正と負のブリッジリファレンスまたはセンスリードを入力ヘッダの SENSE+ と SENSE- にそれぞれ接続します。
3. 正と負のブリッジ励起リードは、それぞれ励起ヘッダの REFOUT と EXC- に接続します。
4. 2 線式 PT1000 RTD を、入力ヘッダの RTD+ と RTD- に直接接続します。オンボード 4.02kΩ リファレンス抵抗 (R38) により、ADC2 のレシオメトリックリファレンス電圧構成が可能となります。

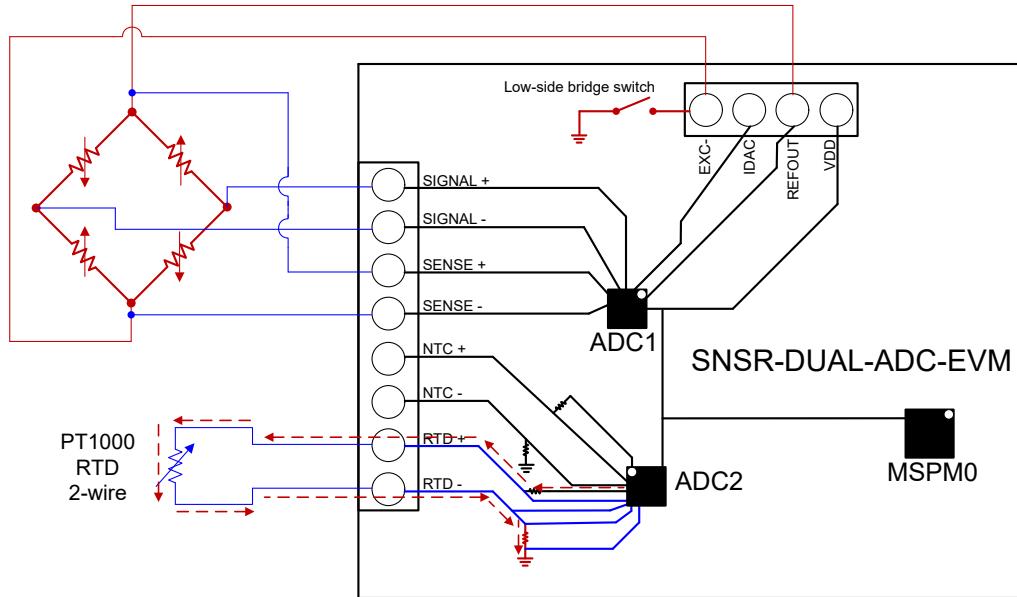


図 5-9. ADC1 を使用した電圧励起 6 線式ブリッジの測定、および ADC2 を使用した電流励起 2 線式 RTD の測定

図 5-9 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-5 に、ADC1 を使用した電圧励起 6 線式抵抗ブリッジの測定と、ADC2 を使用した電流励起 2 線式 RTD の測定で適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-5. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明  |
|------|---------------------|-------|---|
| ADC1 | MUX_CFG (07h)       | 0x23h | AINP = AIN2, AINN = AIN3                      |
|      | GAIN_CFG (08h)      | 0x0Dh | ゲイン = 128                                     |
|      | REFERENCE_CFG (09h) | 0x23h | REFP_BUF_EN, REF_VAL=2.5V, REF_SEL = 外部リファレンス |
|      | IDAC_MUX_CFG (0Eh)  | 0x80h | IDAC ユニット= 10µA<br>I1MUX = AIN0               |
| ADC2 | MUX_CFG (07h)       | 0x23h | AINP = AIN2, AINN = AIN3                      |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                                       |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN = 1b, REF_SEL = 外部リファレンス          |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Ah | IDAC1 振幅 90x IUNIT                            |
|      | IDAC_MUX_CFG (0Eh)  | 0x86h | IDAC ユニット= 10µA<br>I1MUX = AIN6               |

(1) デフォルトの評価基板ファームウェア設定については、[ADC1 および ADC2 のパワーオンおよび adc reset レジスタ設定](#) を参照してください。

### 5.6.1.3 ADC1 を使用した電流励起式 4 線式ブリッジの測定、および ADC2 を使用した電圧励起サーミスタの測定

図 5-10 に、ADC1 を使用した電流励起 4 線式抵抗ブリッジの測定と、ADC2 を使用した電圧励起 NTC の測定の評価基板接続図を示します。

1. 正と負のブリッジリードは、それぞれ入力ヘッダの SIGNAL+ と SIGNAL- に接続します。
2. 外部ジャンパワイヤを、入力信号ヘッダの SENSE+ と SENSE- から、それぞれ励起ヘッダの IDAC と EXC- に接続します。
3. 正と負のブリッジ励起リードは、励起ヘッダの IDAC と EXC- に接続します。
4. R12 に適切なサイズのバイアス抵抗を取り付けて、電流励起ブリッジから適切な同相モード出力電圧を確立します
5. 差動測定の場合は NTC+ と NTC- 間にサーミスタを接続し、シングルエンド測定の場合は NTC+ と GND を接続します。オンボード  $10\text{k}\Omega$  (R29) バイアス抵抗により、外部サーミスタと組み合わせて電圧デバイダを構成できます。

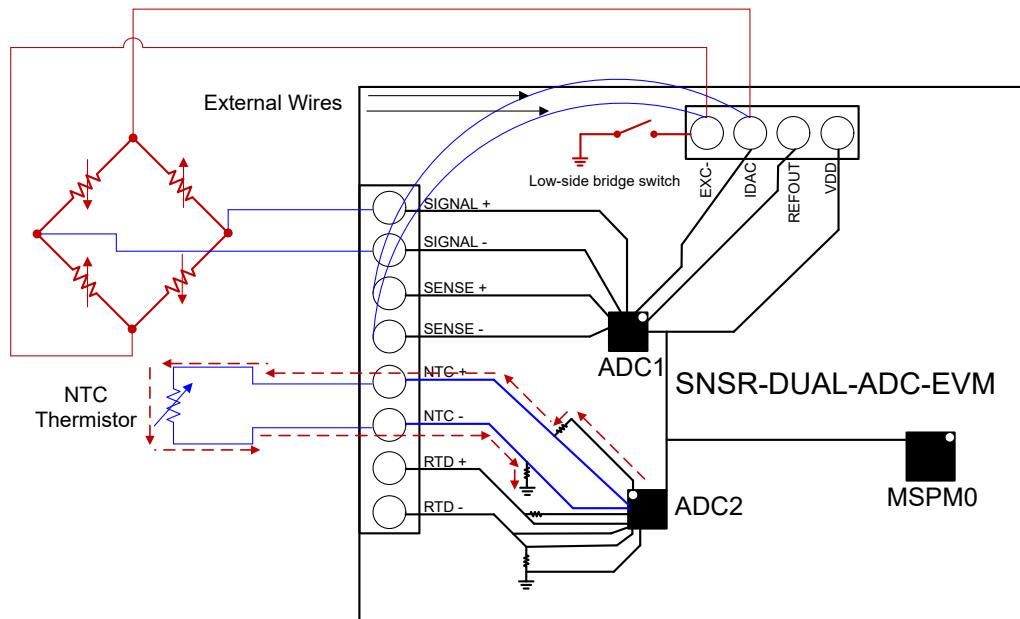


図 5-10. ADC1 を使用した電流励起式 4 線式ブリッジの測定、および ADC2 を使用した電圧励起サーミスタの測定

図 5-10 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-6 に、ADC1 を使用した電流励起 4 線式抵抗ブリッジの測定と、ADC2 を使用した電圧励起 NTC の測定で適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-6. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明  |
|------|---------------------|-------|---|
| ADC1 | MUX_CFG (07h)       | 0x23h | AINP = AIN2, AINN = AIN3                        |
|      | GAIN_CFG (08h)      | 0x0Dh | ゲイン = 128                                       |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN, REF_SEL = 外部リファレンス                 |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Bh | IDAC1 振幅 100x IUNIT                             |
|      | IDAC_MUX_CFG (0Eh)  | 0x80h | IDAC ユニット電流 = $10\mu\text{A}$ ,<br>I1MUX = AIN0 |
| ADC2 | MUX_CFG (07h)       | 0x01h | AINP = AIN0, AINN = AIN1                        |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1   |
|      | REFERENCE_CFG (09h) | 0x00h | REFOUT = 2.5V、内部リファレンス                          |

(1) デフォルトの評価基板ファームウェア設定については、[ADC1 および ADC2 のパワーオンおよび adc reset レジスタ設定](#) を参照してください。

## 5.6.2 温度センサー アプリケーションの例

熱電対の測定では、異なる温度にさらされる 2 つの異なる金属の間で発生する電圧差に依存します。冷接点補償機能は、基準接合部温度を補正して、検出接合部の実際の温度を正確に表現します。高精度 ADC を使用して熱電対を測定する方法の詳細については、『[熱電対測定に関する基本ガイド](#)』アプリケーション ノートを参照してください。

RTD は、幅広い温度範囲に対応した、最も精度の高い温度センサの 1 つです。RTD は、特定の金属の抵抗が温度とともに予測可能に増加するという原理に基づいて動作します。高精度 ADC を使用して RTD を測定する方法の詳細については、『[RTD 測定に関する基本ガイド](#)』アプリケーション ノートを参照してください。

図 5-11 に、サンプル センサを入力および励起端子台に接続した SNSR-DUAL-ADC-EVM アナログ フロントエンドのブロック図を示します。ADC1 と ADC2 の両方のアナログ入力に 1 個のアナログ入力ヘッダが使用され、ADC1 が REFOUT と IDAC の励起起源を生成することに注意してください。

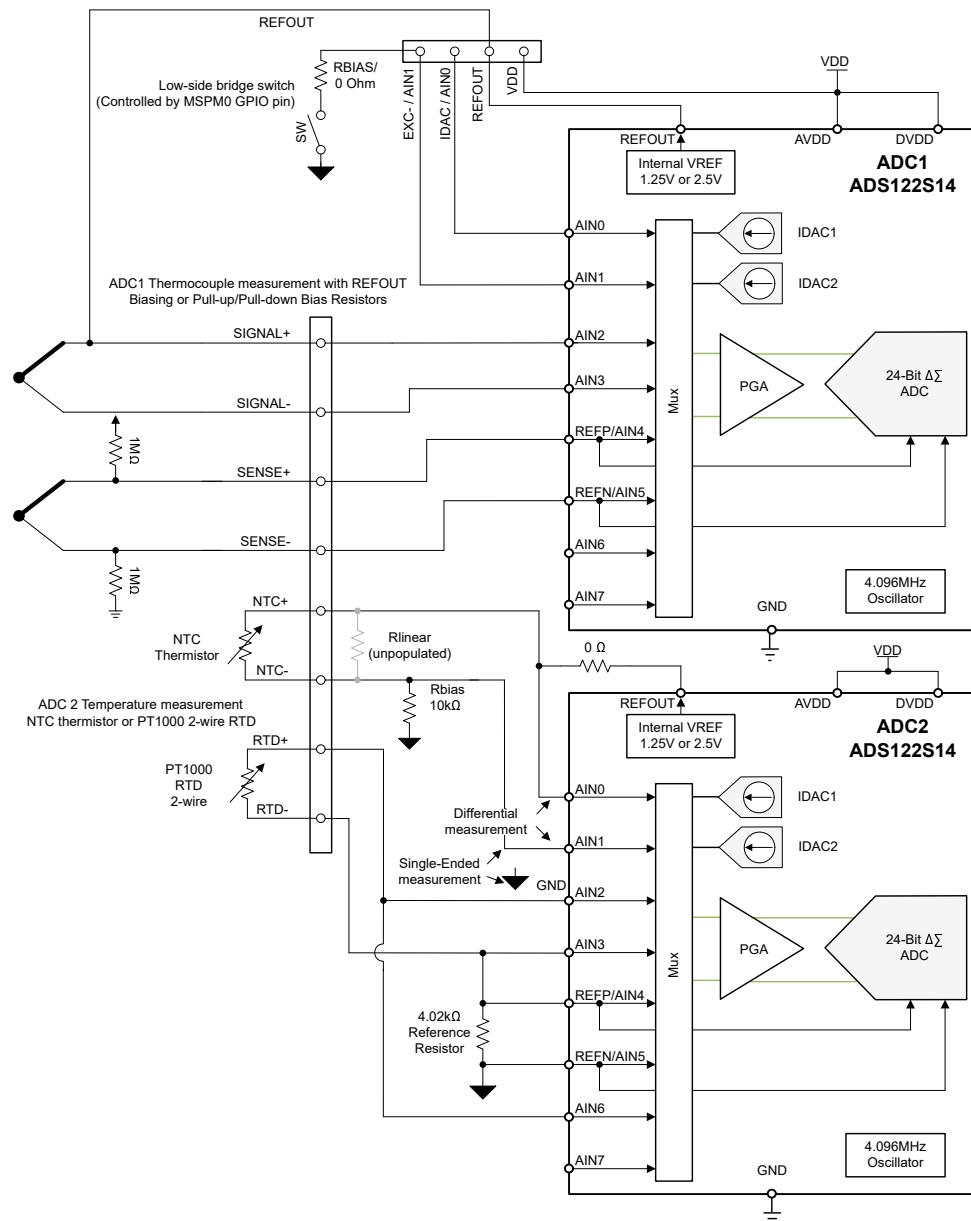


図 5-11. 熱電対、サーミスタ、RTD が接続された SNSR-DUAL-ADC-EVM のブロック図

### 5.6.2.1 ADC1 を使用した熱電対の測定、および ADC2 を使用した冷接点補償向け NTC の測定

図 5-12 に、ADC1 を使用した熱電対の測定と、ADC2 を使用した冷接点補償向け NTC の測定の評価基板接続図を示します。

- 外部プルアップおよびプルダウン抵抗を使用して熱電対をバイアスし、同相電圧を中間電圧に設定します。または、REFOUT ピンから外部ワイヤで熱電対を SIGNAL+ にバイアスします。
- 熱電対の冷接点補償のため、外部サーミスタを入力ヘッダの NTC+ と NTC- ピンに接続します。
- 差動測定の場合は NTC+ と NTC- 間に外部サーミスタを接続し、シングルエンド測定の場合は NTC+ と GND を接続します。オンボード  $10\text{k}\Omega$  (R29) バイアス抵抗により、外部サーミスタと組み合わせて電圧デバイダを構成できます。

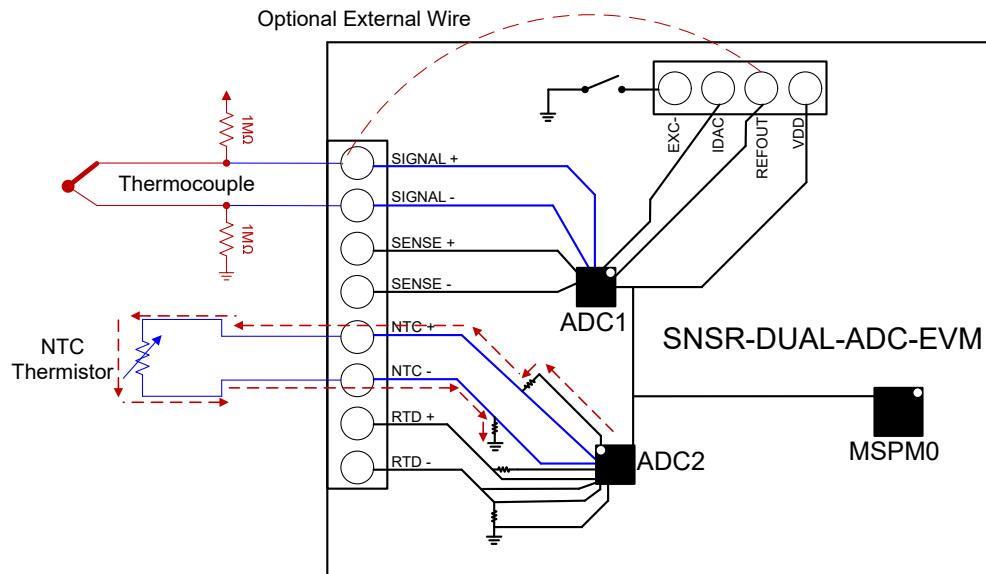


図 5-12. ADC1 を使用した熱電対の測定、および ADC2 を使用した冷接点補償向け NTC の測定

図 5-12 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-7 に、熱電対と冷接点補償向け NTC サーミスタの測定に適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-7. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明                        |
|------|---------------------|-------|---------------------------|
| ADC1 | MUX_CFG レジスタ (07h)  | 0x23h | AINP = AIN2, AIINN = AIN3 |
|      | GAIN_CFG (08h)      | 0x0Dh | ゲイン = 128                 |
|      | REFERENCE_CFG (09h) | 0x00h | REFOUT = 1.25V、内部リファレンス   |
| ADC2 | MUX_CFG レジスタ (07h)  | 0x01h | AINP = AIN0, AIINN = AIN1 |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                   |
|      | REFERENCE_CFG (09h) | 0x03h | REFOUT = 2.5V、内部リファレンス    |

(1) デフォルトの評価基板ファームウェア設定については、ADC1 および ADC2 のパワーオンおよび **adc reset** レジスタ設定を参照してください。

### 5.6.2.2 ADC1 を使用して、ADC2 を使用して 1 個の 3 線式 RTD を測定し、1 個の 3 線式 RTD を測定します

図 5-13 に、ADC1 を使用して 1 個の 3 線式 RTD と、ADC2 を使用して 1 個の 3 線式 RTD を測定するための評価基板接続図を示します。

1. 図に示されているように、RTD1 リード 1、2、3 を接続し、ADC1 が入力ヘッダの SIGNAL+ と SIGNAL- 間の RTD 出力を測定するようにします。
2. SENSE+ と SENSE- 間に外部 RTD リファレンス抵抗 ( $R_{REF}$ ) を接続し、ADC1 のレシオメトリックリファレンス電圧構成を可能にします。
3. 追加のジャンパワイヤを IDAC から SIGNAL+ に、そして SENSE- から EXC- に接続します。
4. 図に示されているように、RTD2 リード 1、2、3 を接続し、ADC2 が入力ヘッダの NTC+ と NTC- 間の RTD 出力を測定するようにします。オンボード 4.02kΩ リファレンス抵抗 (R38) により、ADC2 のレシオメトリックリファレンス電圧構成が可能となります。
5. RTD+ と NTC+ ピン間に追加の外部ワイヤを接続します。

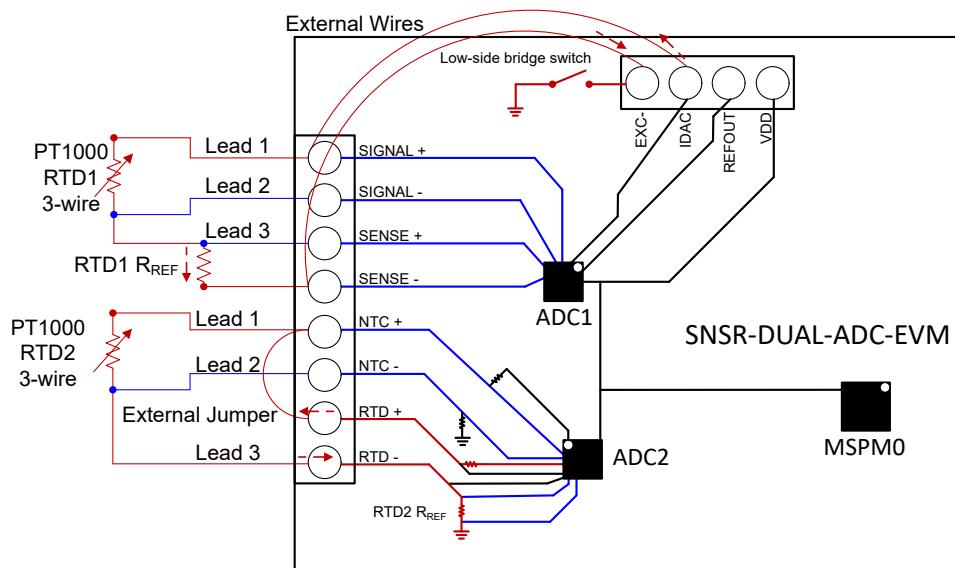


図 5-13. ADC1 を使用して、ADC2 を使用して 1 個の 3 線式 RTD を測定し、1 個の 3 線式 RTD を測定します

図 5-13 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-8 に、2 個の 3 線式 RTD 測定に適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-8. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明                              |
|------|---------------------|-------|---------------------------------|
| ADC1 | MUX_CFG レジスタ (07h)  | 0x23h | AINP = AIN2, AINN = AIN3        |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                         |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN, REF_SEL = 外部リファレンス |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Ah | IDAC1 振幅 90x IUNIT              |
|      | IDAC_MUX_CFG (0Eh)  | 0x80h | IDAC ユニット= 10µA<br>I1MUX = AIN0 |

**表 5-8. アプリケーションの推奨レジスタ設定 (続き)**

| ADC  | レジスタ (1)            | 値     | 説明                              |
|------|---------------------|-------|---------------------------------|
| ADC2 | MUX_CFG レジスタ (07h)  | 0x01h | AINP = AIN0、AINN = AIN1         |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                         |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN、REF_SEL = 外部リファレンス  |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Ah | IDAC1 振幅 90x IUNIT              |
|      | IDAC_MUX_CFG (0Eh)  | 0x86h | IDAC ユニット= 10μA<br>I1MUX = AIN6 |

(1) デフォルトの評価基板ファームウェア設定については、[ADC1 および ADC2 のパワーオンおよび adc reset レジスタ設定](#) を参照してください。

### 5.6.2.3 ADC1 を使用して、ADC2 を使用して 1 個の 4 線式 RTD を測定し、1 個の 4 線式 RTD を測定します

図 5-14 に、ADC1 を使用して 1 個の 4 線式 RTD と、ADC2 を使用して 1 個の 4 線式 RTD を測定するための評価基板接続図を示します。

1. 図に示されているように、RTD1 リード 1、2、3、4 を接続し、ADC1 が入力ヘッダの SIGNAL+ と SIGNAL- 間の RTD 出力を測定するようにします。
2. SENSE+ と SENSE- 間に外部 RTD リファレンス抵抗 ( $R_{REF}$ ) を接続し、ADC1 のレシオメトリックリファレンス電圧構成を可能にします。
3. 追加の外部ワイヤを入力ヘッダの SENSE- から励起ヘッダの EXC- に接続します。
4. 図に示されているように、RTD2 リード 1、2、3、4 を接続し、ADC2 が入力ヘッダの NTC+ と NTC- 間の RTD 出力を測定するようにします。オンボード  $4.02\text{k}\Omega$  リファレンス抵抗 ( $R_{38}$ ) により、ADC2 のレシオメトリックリファレンス電圧構成が可能となります。

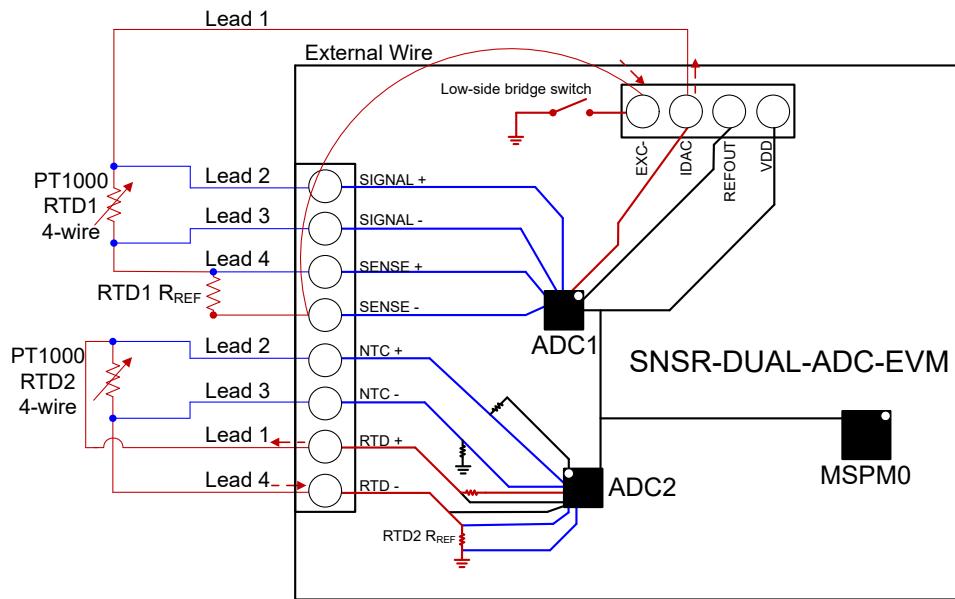


図 5-14. ADC1 を使用して、ADC2 を使用して 1 個の 4 線式 RTD を測定し、1 個の 4 線式 RTD を測定します

図 5-14 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-9 に、2 個の 4 線式 RTD 測定に適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

表 5-9. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)            | 値     | 説明  |
|------|---------------------|-------|---|
| ADC1 | MUX_CFG (07h)       | 0x23h | AINP = AIN2, AINN = AIN3                    |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                                     |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN, REF_SEL = 外部リファレンス             |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Ah | IDAC1 振幅 90x IUNIT                          |
|      | IDAC_MUX_CFG (0Eh)  | 0x80h | IDAC ユニット = $10\mu\text{A}$<br>I1MUX = AIN0 |

**表 5-9. アプリケーションの推奨レジスタ設定 (続き)**

| ADC  | レジスタ (1)            | 値     | 説明                              |
|------|---------------------|-------|---------------------------------|
| ADC2 | MUX_CFG レジスタ (07h)  | 0x01h | AINP = AIN0、AINN = AIN1         |
|      | GAIN_CFG (08h)      | 0x01h | ゲイン = 1                         |
|      | REFERENCE_CFG (09h) | 0x21h | REFP_BUF_EN、REF_SEL = 外部リファレンス  |
|      | IDAC_MAG_CFG (0Dh)  | 0x0Ah | IDAC1 振幅 90x IUNIT              |
|      | IDAC_MUX_CFG (0Eh)  | 0x86h | IDAC ユニット= 10µA<br>I1MUX = AIN6 |

(1) デフォルトの評価基板ファームウェア設定については、[ADC1 および ADC2 のパワーオンおよび adc reset レジスタ設定](#) を参照してください。

### 5.6.3 汎用アプリケーションの例

SNSR-DUAL-ADC-EVM は、両方の ADS122S14 高精度 ADC の全般的な評価に使用できます。これは、センサ測定アプリケーションには制限されません。各 ADC は、2 個の差動入力、4 個のシングルエンド入力、または両方の入力タイプの組み合わせを測定できます。すべての入力信号が、表 4-1 の要件を満たしていることを確認します。

#### 5.6.3.1 汎用電圧入力または電流入力の測定

図 5-15 に、ADC1 と ADC2 を使用した汎用電圧入力または電流入力の測定の評価基板接続図を示します。図に示されているように、ADC1 は差動電圧源とシングルエンド電流源を測定します。ADC2 は、差動電流源とシングルエンド電圧源を測定します。しかし、ソースタイプの任意の組み合わせが可能です。特定のチャネルで汎用入力測定を有効にするには、受動部品を取り外す必要がある場合があります。こうした部品の特定については、回路図を参照してください。

図 5-15 では、赤い線はセンサのバイアスパス、青い線はセンサ測定パスを示しています。表 5-10 に、汎用電圧と電流測定に適用可能なレジスタ設定を示します。ハードウェアによって固定されている ADC 設定を紫色のセルに、ユーザーが選択する必要のある ADC 設定を黄色のセルに示していることに注意してください。

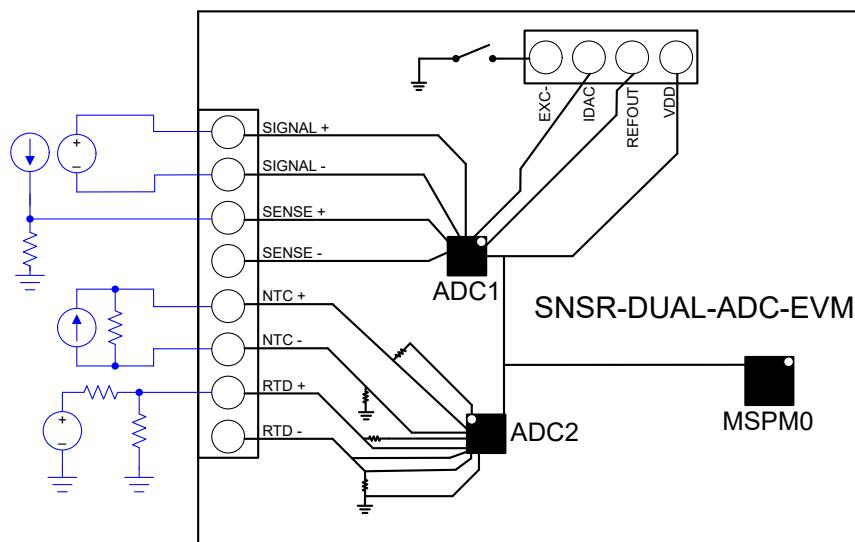


図 5-15. 汎用電圧入力または電流入力の測定

表 5-10. アプリケーションの推奨レジスタ設定

| ADC  | レジスタ (1)           | 値     | 説明                       |
|------|--------------------|-------|--------------------------|
| ADC1 | MUX_CFG レジスタ (07h) | 0x23h | AINP = AIN2, AINN = AIN3 |
|      | GAIN_CFG (08h)     | 0x01h | ゲイン = 1                  |
| ADC2 | MUX_CFG レジスタ (07h) | 0x01h | AINP = AIN0, AINN = AIN1 |
|      | GAIN_CFG (08h)     | 0x01h | ゲイン = 1                  |

(1) デフォルトの評価基板ファームウェア設定については、ADC1 および ADC2 のパワーオンおよび *adc reset* レジスタ設定を参照してください。

## 5.7 MSPM0G1507

SNSR-DUAL-ADC-EVM は、MSPM0G1507 を使用して、両方の ADS122S14 ADC との通信とデータ受信を行います。このマイコンは JTAG を使用してプログラムでき、絶縁型 USB 経由で制御できます。このマイコンには、ADC1 に接続された外部抵抗ブリッジと、温度補償のために ADC2 に接続された 2 線式 RTD を使用した圧力センサアプリケーションで評価基板使用するためのファームウェアがプリロードされています。ソフトウェア セクションでは、プログラムで利用可能な機能の概要を説明します。最新のファームウェアについては、[PADC GitHub Web](#) サイトを参照してください。

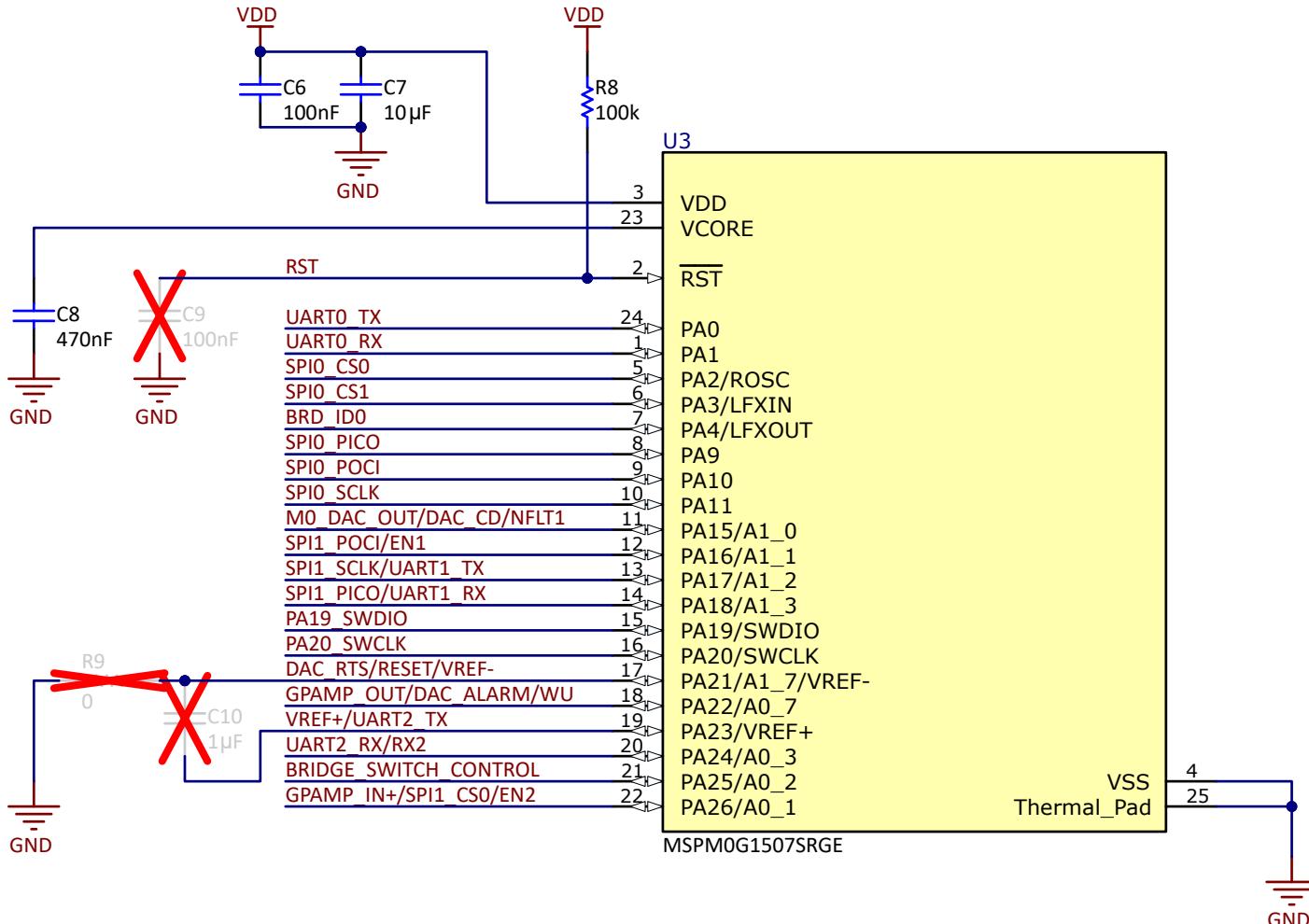


図 5-16. SNSR-DUAL-ADC-EVM MSPM0G1507 回路

## 5.8 デジタル インターフェイス

図 5-17 に、SNSR-DUAL-ADC-EVM で使用される 3 個のデジタル インターフェイスを示します。付属の USB ケーブルをヘッダ J1 に接続し、PC 端子プログラムを使用して、プリロードされた評価基板ファームウェアと通信します。この評価基板は特に絶縁型 USB をサポートしており、ボードが 4-20mA ループで動作している状態で、ADC レジスタの構成を可能にします。端子プログラムを使用して評価基板を制御する方法の詳細については、[ソフトウェア セクション](#)を参照してください。ヘッダ J3 は、任意のテキサス インスツルメンツ LaunchPad または他のデバッガ プラットフォームで MSPM0G1507 をプログラミングするための JTAG コネクタです。SNSR-DUAL-ADC-EVM が、ループ制御 AFE トランスマッタまたは他の互換性のある出力ボードに接続されたときに、2 枚のボード間のシリアル通信にヘッダ J2 を使用します。

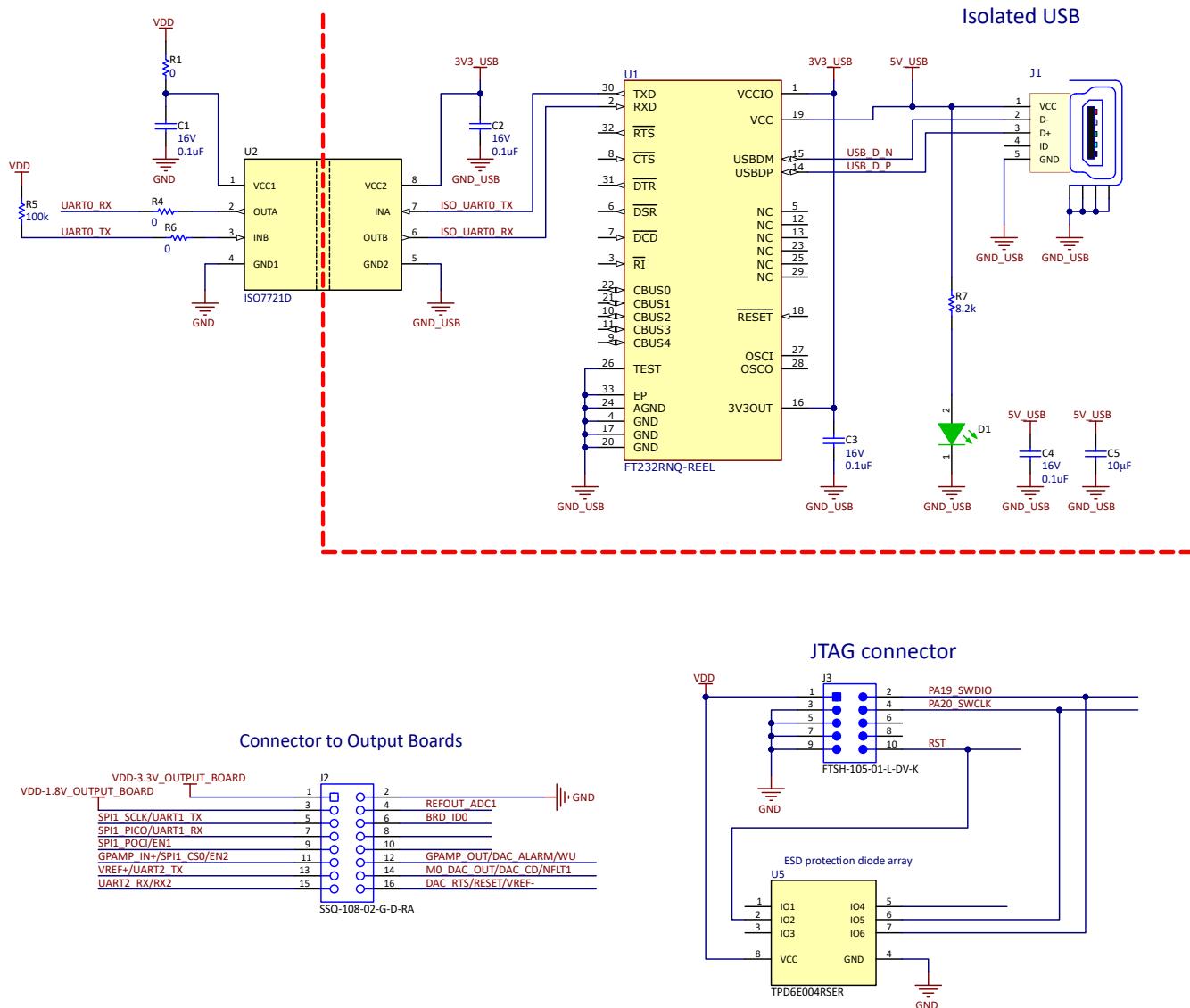


図 5-17. SNSR-DUAL-ADC-EVM デジタル インターフェイス

表 5-11 に、互換性のある出力ボードとのインターフェイスに使用するヘッダ J2 のピン配置を示します。ピン 1 は PCB でマークされています。

表 5-11. J2 ヘッダ ピン

| ピン | 説明                         |
|----|----------------------------|
| 1  | 出力ボードからの VDD-3.3V          |
| 2  | GND                        |
| 3  | 出力ボードからの VDD-1.8V          |
| 4  | ADC1 REFOUT                |
| 5  | SPI1 SCLK / UART1 TX       |
| 6  | 出力ボード ID                   |
| 7  | SPI1 PICO / UART1 RX       |
| 8  | 未使用                        |
| 9  | SPI1 POCI / EN 1           |
| 10 | 未使用                        |
| 11 | GPAMP IN+ / SPI1 CS / EN2  |
| 12 | GPAMP 出力 / DAC アラーム / WU   |
| 13 | VREF+ / UART2 TX           |
| 14 | M0 DAC 出力 / DAC CD / NFLT1 |
| 15 | UART2 RX / RX2             |
| 16 | DAC RTS / RESET / VREF-    |

## 5.9 デジタル接続ヘッダ

図 5-18 に、ヘッダ J5 と J7 がデジタル信号を測定するためのテストポイントを提供する仕組み、または必要に応じて SNSR-DUAL-ADC-EVM を外部コントローラに接続する仕組みを示します。ヘッダ J5 には、次の通信信号が含まれます。マルチデバイス通信用の SCLK、PICO、POCI、CS0、ADC2 CS。ヘッダ J7 は、ADC1 の SDO から ADC2 の SDI へのデイジーチェーン通信を監視するために使用できます。デフォルトでは、この評価基板はヘッダ J7 を実装していません。

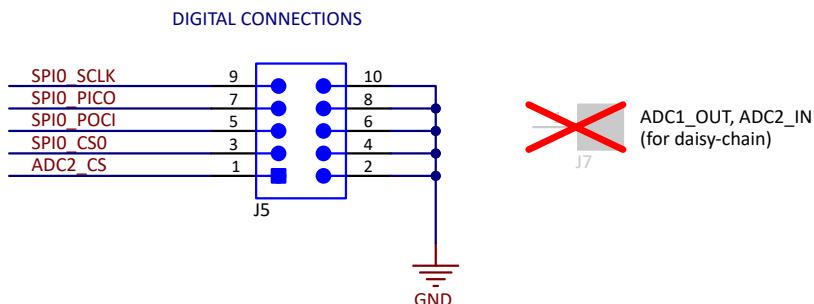


図 5-18. デジタル接続ヘッダ

## 5.10 シフトレジスタ

図 5-19 に、シフトレジスタ通信回路を示します。各評価基板バリエーションには、シフトレジスタ A:H ピンに印加される電圧に基づいて、固有の識別子があります。マイコンはスタートアップ時にこのボード ID を読み取り、接続するボードと、実行する構成設定および機能を決定します。起動後、ファームウェアは、シフトレジスタが不要になるため、TMUX1219 マルチプレクサを SHIFT\_REGISTER から ADC2\_SDO に切り替えます。

このシフトレジスタ回路は、センサトランスマッタのリファレンス デザイン基板に対する独自の機能であり、実際のシステムで複製するのに必要な回路ではありません。

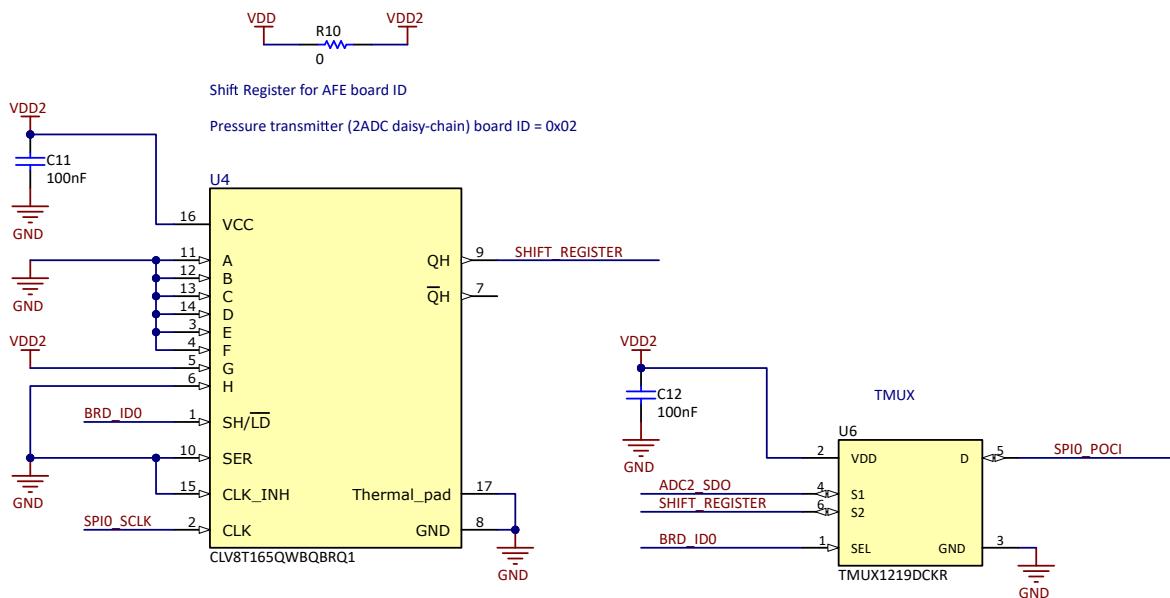


図 5-19. 特定の SNSR-DUAL-ADC-EVM ボード ID の識別シフトレジスタを表示

## 5.11 外部出力基板のヘッダ J2 への接続

SNSR-DUAL-ADC-EVM は、複数の外部出力基板と接続して、包括的なフィールドトランスマッタシステムをモデル化することができます。これらのコンパニオン PCB リファレンスデザインには、4-20mA および 0-10V を含む、デジタル出力とアナログ出力両方のオプションが含まれています。たとえば、ループ制御 AFE トランスマッタは、テキサスインストゥルメンツのリファレンスデザインで、ローパワー高精度 DAC と出力段を搭載し、ループ電源のトランスマッタアプリケーションで 4-20mA 信号を生成します。この構成では、4-20mA ループはループ制御 AFE トランスマッタ基板に電力を供給し、それが SNSR-DUAL-ADC-EVM に電力を供給します。SNSR-DUAL-ADC-EVM のジャンパ JP1 を使用して、適切な VDD 電圧レベルを選択します。

図 5-20 に、4-20mA 出力のループ制御 AFE トランスマッタに接続された SNSR-DUAL-ADC-EVM を示します。ループ制御 AFE トランスマッタの詳細と、トランスマッタを SNSR-DUAL-ADC-EVM と組み合わせて使用する方法については、[TIDA-010982](#) を参照してください。

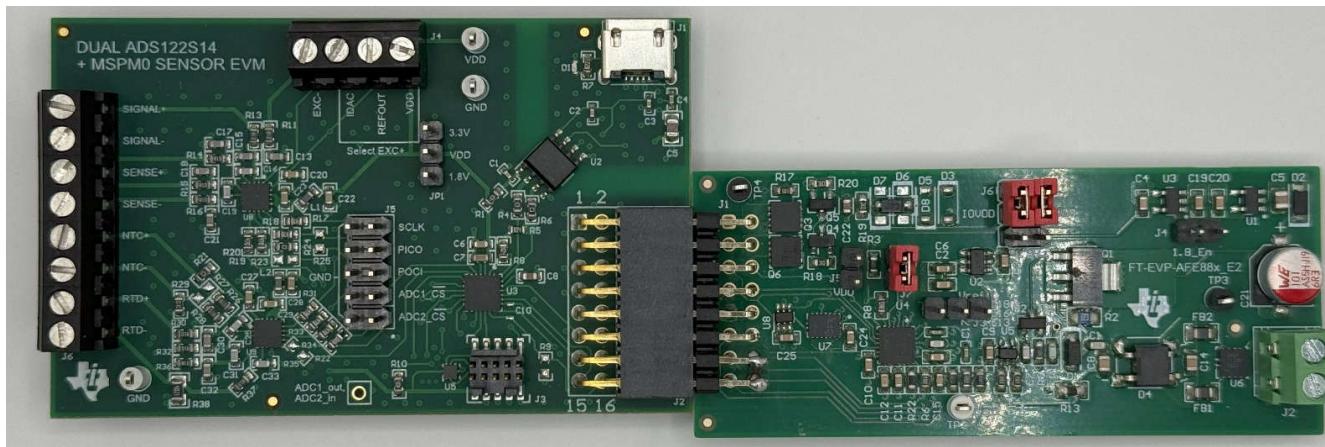


図 5-20. SNSR-DUAL-ADC-EVM に接続されたループ制御 AFE トランスマッタ基板

## 6 ソフトウェア

SNSR-DUAL-ADC-EVM には、ユーザーが絶縁型 USB 経由で端子プログラムを使用してアクセスできるファームウェアがプリロードされています。[高精度 ADC GitHub®](#) からサンプル コードをダウンロードし、以下に一覧されている以外のコマンドでスクリプトを変更します。

### 6.1 トップ レベル メニュー

SNSR-DUAL-ADC-EVM ソフトウェアはネストされたメニューを使用します。`help` コマンドを使用してトップ レベル メニューにアクセスします。任意のサブメニューで、サブメニュー名の後に「`help`」と入力して、`help` コマンドを使用します。トップ レベル `help` 機能には、アクセス可能なすべてのサブシステム メニューが一覧されます。[図 6-1](#) に、評価基板のトップ レベル「`help`」(ヘルプ) メニューを示します。

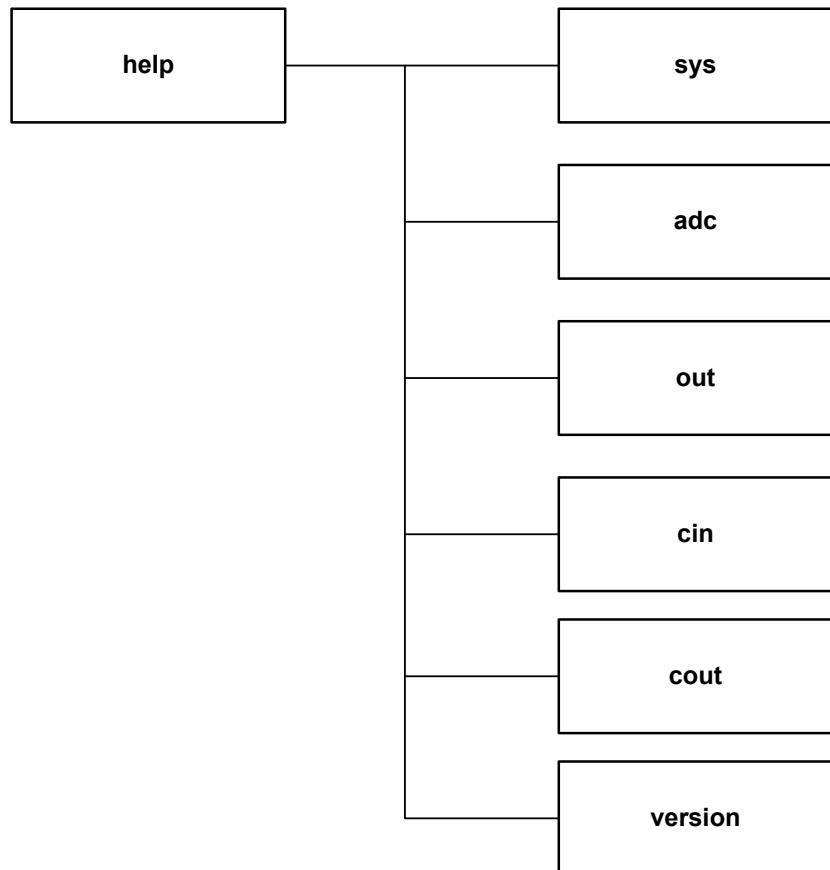


図 6-1. トップ レベル「`Help`」(ヘルプ) メニュー

#### 6.1.1 トップ レベル「`help`」(ヘルプ) メニュー端子

[図 6-2](#) に、`help` コマンドの端子ビューを示します。

```
FT Platform Oct 31 2025 07:38:59
Running at 32 MHz
Using ADS122S14 in daisy chain for pressure sensing
initialized...
help
help
sys      - 0x4ael - configure system
adc      - 0x545d - configure adc subsystem
out      - 0x5fed - configure output subsystem
cin      - 0x5f6d - configure adc data conditioning system
cout      - 0x6da9 - configure output data conditioning system
help      - 0x6659 - show this message
version   - 0x45f5 - show information about software and hardware version
ret: 0
```

図 6-2. 端子トップ レベル「Help」(ヘルプ) メニュー

## 6.2 システム サブ メニュー

各サブシステムメニューには、追加の機能メニューがあります。たとえば、「**sys help**」を書き込むと、**sys** サブシステムを構成するためのヘルプメニューが開きます。これには、各メニューを使用する説明が含まれています。**図 6-3** に、**sys** レベルで使用可能な機能を示します。

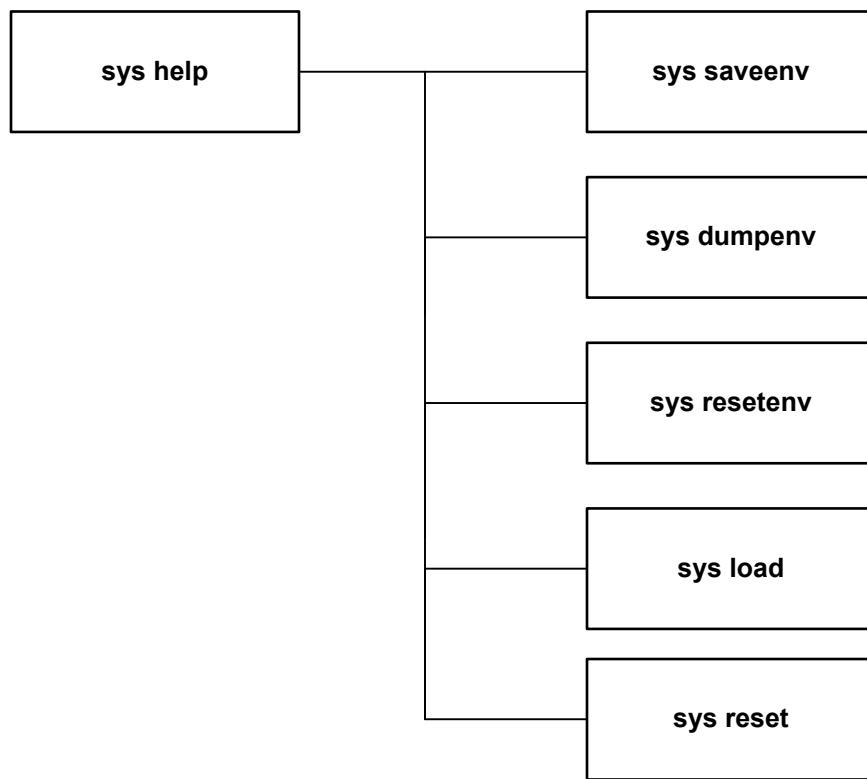


図 6-3. サブレベル「**sys help**」(sys ヘルプ) メニュー

### 6.2.1 「SYS Help」(ADC ヘルプ) メニュー出力

**図 6-4** に、**sys help** コマンドの端子ビューを示します。

```

sys help
sys help
All commands must start with sys
help      - 0x5501 - show this message
saveenv   - 0x166d - writes current configuration to flash
dumpenv   - 0x26f5 - dumps current configuration to screen
resetenv  - 0x7805 - dumps current configuration to screen
load      - 0x7d2d - read processing time of signal chain
reset     - 0x7d45 - restart the cpu
ret: 0
  
```

図 6-4. 端子サブルペル「**sys help**」(sys ヘルプ) メニュー

## 6.3 ADC サブメニュー

各サブシステムメニューには、追加の機能メニューがあります。たとえば、「**adc help**」を書き込むと、ADC サブシステムを構成するためのヘルプメニューが開きます。これには、各メニューを使用する説明が含まれています。図 6-5 に、各 ADS122S14 で利用可能な **adc help** (adc ヘルプ) メニュー機能を示します。

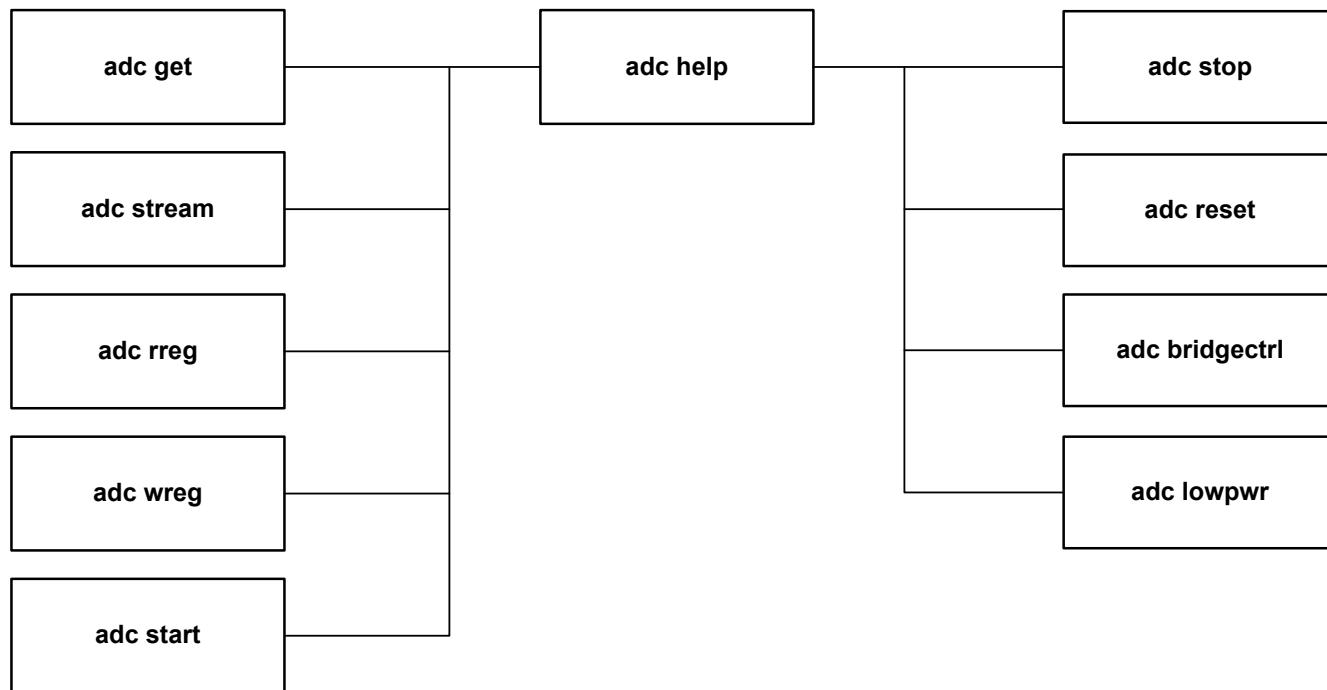


図 6-5. サブレベル **adc help** (adc ヘルプ) メニュー

### 6.3.1 「ADC Help」(ADC ヘルプ) メニュー出力

ADC の構成と制御が可能なコマンドのリストを表示するには、**adc help** コマンドを使用します。図 6-6 に、**ADC help** コマンドの端子ビューを示します。

```

adc help
adc help
All commands must start with adc
help      - 0x6605 - show this message
get       - 0x790d - return one raw reading
stream   - 0x7689 - starts/stops streaming raw readings
rreg      - 0x62ad - read register on both ADCs - rreg reg
wreg      - 0x52a9 - write register to ADC1 - wreg 1 reg value
           - write register to ADC2 - wreg 2 reg value
start     - 0x79bd - start conversion
stop      - 0x79d9 - stop conversion
reset     - 0x6059 - rewrite default EVM adc config
bridgectrl - 0x4ef9 - Enable/disable bridge and bridge status readback - bridgectrl [on|off]
lowpwr   - 0x1f35 - operate bridge and ADC in duty cycle mode - enter time between power-ups in ms
cm_test   - 0x2c29 - production test for manufacturer
ret: 0

```

図 6-6. 端子サブレベル「**adc help**」(adc ヘルプ) メニュー

### 6.3.2 「`adc help`」(adc ヘルプ) メニューの入出力例

以下のセクションでは、図 6-6 に示されているコマンドのいくつかの使用例を示します。各セクションには、コマンドを実行するための端子への入力と、予想される出力を示すロジック アナライザ キャプチャが含まれています。

- `adc reset` の例
- `adc wreg` デイジーチェーンの例 (1 個の ADC への書き込み)
- `adc wreg` デイジーチェーンの例 (両方の ADC への書き込み)
- `adc rreg` デイジーチェーンの例
- `adc stream` の例
- `adc lowpwr` の例

SNSR-DUAL-ADC-EVM のデフォルト動作では、デイジーチェーン モードでは、通信サイクルごとに常に 10 個のデータフレームが送信されます。プリロードされたファームウェアは、送信されたコマンドまたはデータに関係なく、各 ADC から 2 つのステータス バイトとそれに続く 3 つのデータ バイトを受信します。デイジーチェーン接続の詳細については、ADS122S14 データシートを参照してください。

図 6-7 に、変換データを読み取るための評価基板応答フレームのロジック アナライザ キャプチャの例を示します。これ以降のセクションでのロジック アナライザ キャプチャについて理解するためのガイドとして 図 6-7 を使用してください。

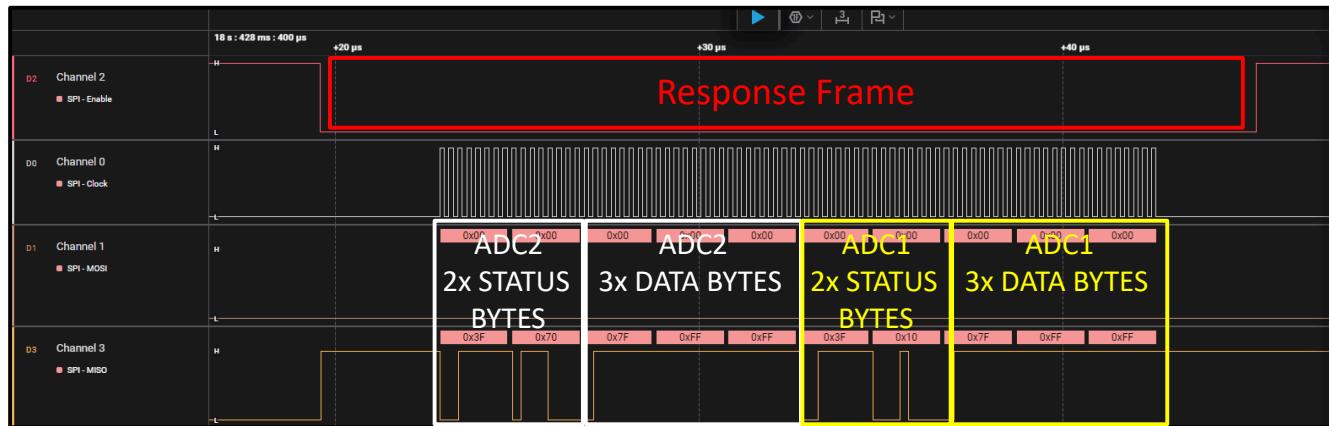


図 6-7. ロジック アナライザ ADC データフレームの例

### 6.3.2.1 *adc reset* の例

*adc reset* コマンドを使用して、ADC1 と ADC2 の両方をプリロードされたファームウェアのデフォルト設定にリセットします。この設定は、デバイスのデフォルト設定とは異なる場合もあります。[図 6-8](#) に、ADC1 と ADC2 をファームウェアのデフォルト値にリセットするための適切な端子構文の例を示します。*adc reset* コマンドは常に、デフォルトのデイジーチェーン構成の両方の ADC をリセットするため、単一の ADC をリセットできないようにします。

```
adc reset
adc reset
ret: 9
```

**図 6-8. ADC1 と ADC2 の両方をデフォルトのファームウェア値にリセットするための端子入力 (*adc reset*)**

構文:*adc reset*

[表 6-1](#) に、パワーアップ時または *adc reset* コマンドを使用して設定される SNSR-DUAL-ADC-EVM ADC1 および ADC2 レジスタのデフォルト設定を示します。

**表 6-1. ADC1 および ADC2 のパワーONおよび *adc reset* レジスタ設定**

| ADC  | レジスタ (アドレス)         | 値    |
|------|---------------------|------|
| ADC1 | DEVICE_CFG (05h)    | 0x00 |
|      | DATA_RATE_CFG (06h) | 0x07 |
|      | MUX_CFG (07h)       | 0x23 |
|      | GAIN_CFG (08h)      | 0x01 |
|      | REFERENCE_CFG (09h) | 0x21 |
|      | DIGITAL_CFG (0Ah)   | 0x10 |
|      | IDAC_MUX_CFG (0Eh)  | 0x80 |
| ADC2 | DEVICE_CFG (05h)    | 0x00 |
|      | DATA_RATE_CFG (06h) | 0x07 |
|      | MUX_CFG (07h)       | 0x23 |
|      | GAIN_CFG (08h)      | 0x01 |
|      | REFERENCE_CFG (09h) | 0x21 |
|      | DIGITAL_CFG (0Ah)   | 0x10 |
|      | IDAC_MAG_CFG (0Dh)  | 0x04 |
|      | IDAC_MUX_CFG (0Eh)  | 0xF6 |

[表 6-1](#) に含まれていない他のすべての ADC レジスタは、ADS122S14 データシートに規定されているデフォルト値です。

### 6.3.2.2 adc wreg デイジーチェーンの例 (1 個の ADC への書き込み)

`adc wreg` コマンドを使用して、その後に 1 または 2 を押して ADC1 または ADC2 に書き込み、もう一方の ADC に null コマンドを書き込みます。ADC の数値に 1 バイトのレジスタ アドレスと 1 バイトのレジスタ値を追加して、このコマンドを完了します。図 6-9 に、以下は、レジスタ 08 (GAIN\_CFG) に書き込んで、ADC1 のゲインを 128: `adc wreg 1 08 0D` に設定するための適切な端子構文の例を示します。

構文:`adc wreg [ADC] [レジスタ アドレス] [値]`

```
adc wreg 1 08 0D
adc wreg 1 08 0D
ret: 0
```

図 6-9. ADC1 ゲインを 128 に設定するための端子入力 (`adc wreg 1 08 0D`)

図 6-10 に、`adc wreg 1 08 0D` コマンドのロジックアナライザキャプチャの例を示します。白色の枠は ADC2 への入力、黄色の枠は ADC1 への入力です。白色の枠はコントローラが ADC2 に null コマンドを送信している状態、黄色の枠はコントローラが ADC1 に書き込みコマンドを送信している状態を示しています。

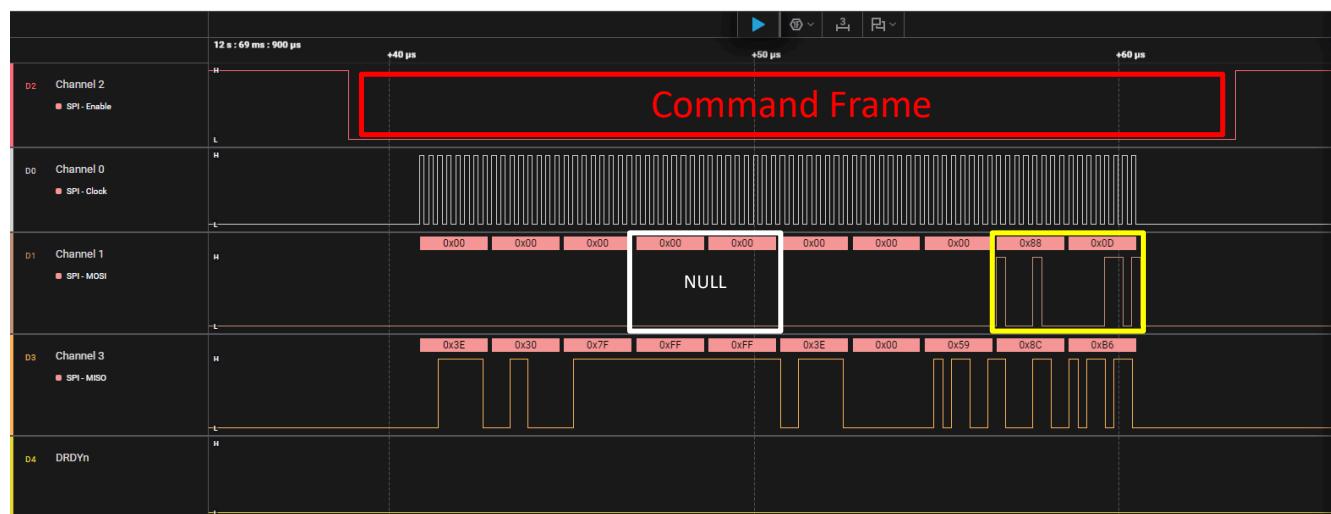


図 6-10. `adc wreg 1 08 0D` ロジックアナライザキャプチャ

### 6.3.2.3 adc wreg デイジーチェーンの例 (両方の ADC への書き込み)

`adc wreg` コマンドを使用してから、1 バイトのレジスタ アドレスと 1 バイトのレジスタ値を送信して、ADC1 と ADC2 の両方に書き込みます。図 6-11 に、レジスタ 06 (DATA\_RATE\_CFG) に書き込んで、ADC1 と ADC2 を OSR = 16: `wreg 06 00` に設定するための適切な端子構文の例を示します。

構文:`adc wreg [レジスタ アドレス] [値]`

```
adc wreg 06 00
adc wreg 06 00
ret: 0
```

図 6-11. ADC1 および ADC2 の OSR を 16 に設定するための端子入力 (`adc wreg 06 00`)

図 6-12 に、`adc wreg 06 00` コマンドのロジックアナライザ キャプチャの例を示します。白色の枠の中にあるのは ADC2 への入力、黄色の枠の中にあるのは ADC1 への入力です。白色の枠は ADC2 への書き込みコマンド、黄色の枠は ADC1 への書き込みコマンドを示しています。

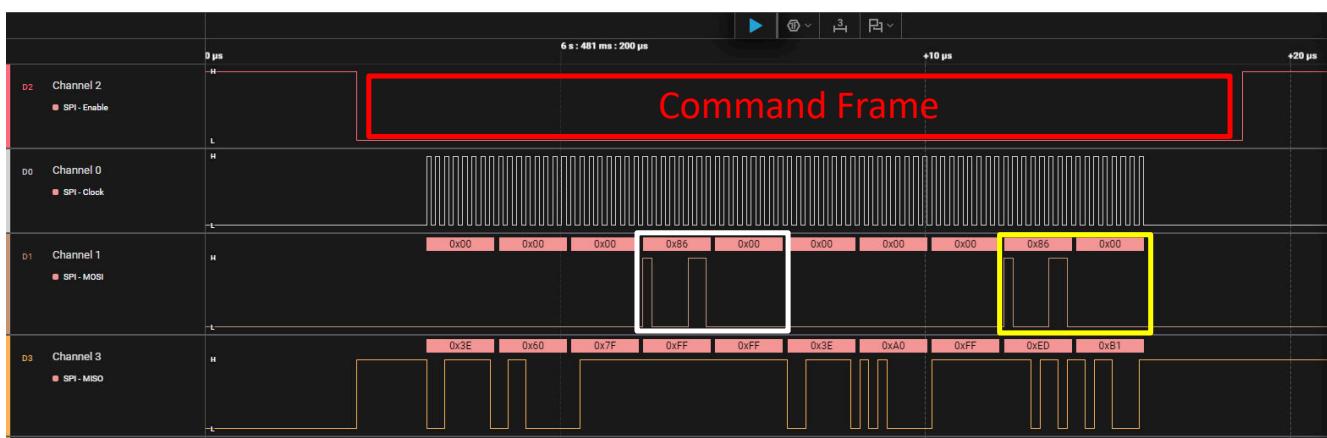


図 6-12. `adc wreg 06 00` ロジック アナライザ キャプチャ

### 6.3.2.4 adc rreg デイジーチェーンの例

*adc rreg* コマンドと 1 バイトのレジスタ アドレスを送信して、ADC1 と ADC2 の両方のレジスタ値を読み取ります。図 6-13 に、05 (DEVICE\_CFG): *adc rreg 05* を読み取る際の適切な端子構文と応答の例を示します。

構文:*adc rreg [レジスタアドレス]*

応答 *Reg [レジスタアドレス], 0x[ADC1 レジスタ値] 0x[ADC2 レジスタ値]*

```
adc rreg 05
adc rreg 05
Reg 0x5, 0x0 0x0
ret: 0
[]
```

図 6-13. 端子 *adc rreg 05*

図 6-14 に、*adc rreg 05* コマンドのロジック アナライザ キャプチャの例を示します。ADC2 への入力と応答が白色の枠に含まれており、ADC1 からの入力と応答が黄色の枠に含まれています。10 バイトのコマンドフレームは、両方の ADC に書き込まれる読み取りコマンドを示します。10 バイトの応答フレームは、両方の ADC からレジスタデータを読み取ります。*adc rreg* コマンドは、デフォルトのデイジーチェーン構成では常に両方の ADC からデータを読み取ります。そのため、単一の ADC からデータを読み取ることができません。

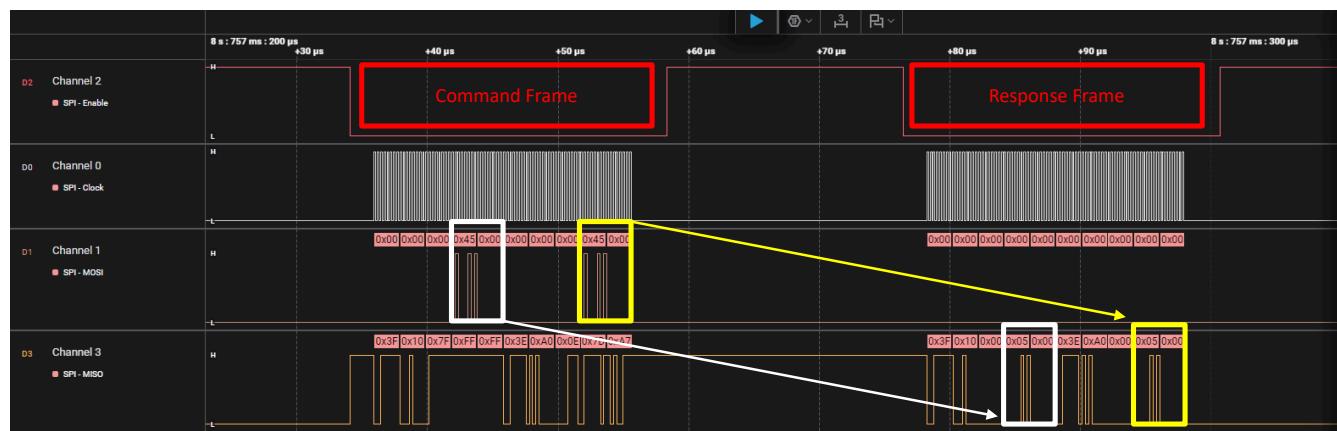


図 6-14. *adc rreg 05* ロジック アナライザ キャプチャ

### 6.3.2.5 adc stream の例

*adc stream* コマンドを使用して、ADC1 と ADC2 のデータを端子に直接ストリーミング送信します。図 6-15 に、*adc stream* コマンドの適切な端子構文と応答の例を示します。

```
adc stream
adc stream
ret: 0
0x1734cf 0x7feecf
0x173527 0x7feeae
0x173448 0x7feecb
0x1734a3 0x7feed7
0x17366b 0x7fef15
0x17348e 0x7feefc
0x17358e 0x7feed4
d0x173499 0x7feef8
0x1734f8 0x7feecc
0x173424 0x7feef3
0x173371 0x7feeee
c0x17353b 0x7feed4
0x17341c 0x7feef7
0x173455 0x7feebc
0x1735a7 0x7feecb
0x17334f 0x7feef2
s0x1734cf 0x7feedb
0x1736e4 0x7feed8
0x17352c 0x7feed7
t0x173497 0x7fef10
0x173545 0x7feeee
r0x173367 0x7feee8
0x1733a2 0x7feeb3
0x17337e 0x7feedf
e0x17364e 0x7feee1
0x1734b1 0x7feee3
a0x173495 0x7feeb2
0x173479 0x7feed3
```

図 6-15. 端子 *adc stream*

図 6-16 に、*adc stream* コマンドのロジックアナライザキャプチャの例を示します。



図 6-16. *adc stream* ロジック アナライザ キャプチャ

### 6.3.2.6 adc lowpwr の例

消費電力を最小限に抑えながら、センサの定期的な読み取り値を収集するには、**ADC lowpwr** コマンドを使用します。ファームウェアは、マイコン、両方の ADC、および変換間のブリッジ電源をサイクル化することで、消費電力を最小限に抑えます。[図 6-17](#) に、ブリッジ電源、ADC 電源、1 センサ サイクル周期全体でのマイコン消費電力を含む **ADC lowpwr** コマンドのタイミング図を示します。

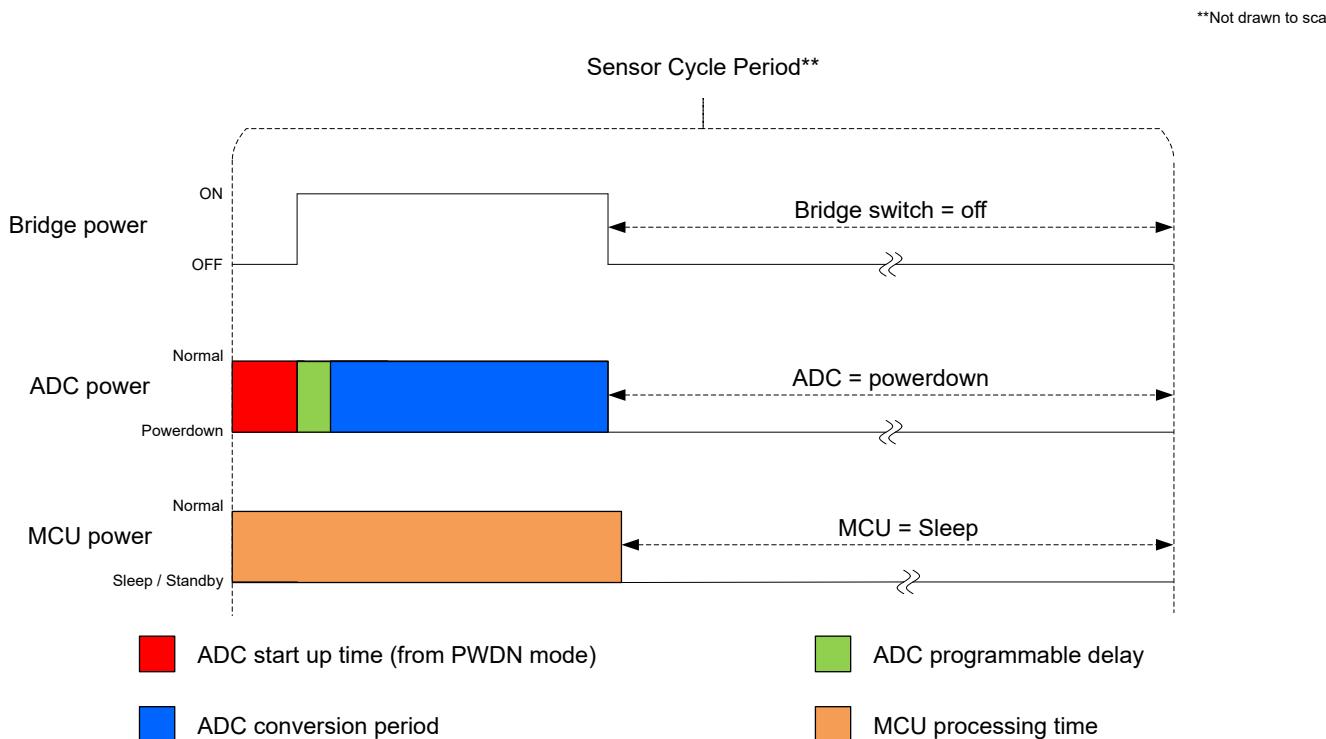


図 6-17. **adc lowpwr** のタイミング図

[図 6-17](#) に示されているように、システムオン時間は実質的に ADC のスタートアップ時間、ADC 遅延、ADC 変換時間の合計です。しかし、受信データを処理し、ADC をパワーダウン モードにするには、マイコンはより長い時間アクティブを維持する必要があります。ユーザーは、選択した ADC 設定により、オン時間がセンサ サイクル周期より短いことを確認する必要があります。[図 6-18](#) に、ADC1 および ADC2 から 1000ms ごとに 1 つの読み取りを取得するための適切な端子構文と応答の例を示します：**ADC lowpwr 1000**。

構文:**ADC lowpwr [センサ サイクル周期]**

```
adc lowpwr 1000
adc lowpwr 1000
Mode: 0 | f_MOD: 32000 Hz | OSR: 0x07h | Start up: 10.0 ms | Delay: 0.0000 ms | Conv: 55.33 ms | Duty Cycle: 6.5%
ADC Low power bridge cycling streaming every 1000 ms. Type 'adc lowpwr stop' to halt.

ADC1: 0xfffffff ADC2: 0x7fedf5
ADC1: 0xfffffff ADC2: 0x7fef21
ADC1: 0xfffffff ADC2: 0x7feeld
ADC1: 0xfffffff ADC2: 0x7fef8f
ADC1: 0xfffffff ADC2: 0x7fef67
ADC1: 0xfffffff ADC2: 0x7ff07f
ADC1: 0xfffffff ADC2: 0x7feeaa
ADC1: 0xfffffff ADC2: 0x7feedb
ADC1: 0xfffffff ADC2: 0x7fef99
ADC1: 0xfffffff ADC2: 0x7feeee
ADC1: 0xfffffff ADC2: 0x7feeb3
ADC1: 0xfffffff ADC2: 0x7fef99
ADC1: 0xfffffff ADC2: 0x7fee4f
ADC1: 0xfffffff ADC2: 0x7feeaa
```

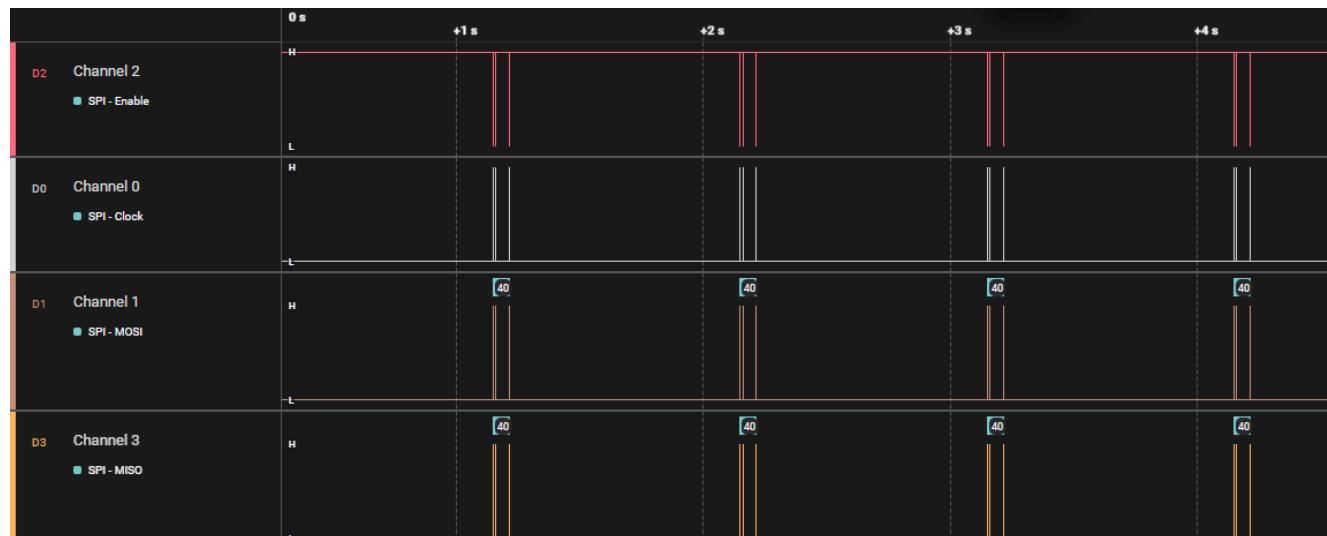
図 6-18. **adc lowpwr 1000** 端子入力例

ファームウェアは、ユーザーが設定した電流 ADC 設定を使用してタイミング パラメータを導出し、**adc lowpwr** コマンドを実行します。このコマンドは、ユーザーが設定した適切な ADC 設定および参照用の派生タイミング パラメータを表示します。[表 6-2](#) に、**ADC lowpwr** コマンドの出力を示します。

**表 6-2. adc lowpwr 応答**

| パラメータ      | 説明   | タイプ    | 該当する ADS122S14 レジスタ   |
|------------|--|--------|-----------------------|
| モード        | 電流 ADC の速度モード  | ユーザー構成 | DEVICE_CFG (0x05h)    |
| f_MOD      | モード変調器周波数  | 応答     | 該当なし                  |
| OSR        | OSR レジスタビット  | ユーザー構成 | DATA_RATE_CFG (0x06h) |
| 今すぐ開始      | パワーダウン モードからの ADC スタートアップ時間について<br>は、ADS122S14 のデータシートの電気的特性表を参照してください | 応答     | 該当なし                  |
| DELAY      | プログラマブル遅延。必要に応じて、外部アナログ セトリングを考慮して使用します                                | ユーザー構成 | DATA_RATE_CFG (0x06h) |
| CONV       | 合計変換時間、遅延を含む   | 応答     | 該当なし                  |
| デューティ サイクル | [(起動 + CONV) / センサ サイクル周期] のパーセンテージ                                    | 応答     | 該当なし                  |

[図 6-19](#) に、4 秒間の **adc lowpwr 1000** コマンドのロジック アナライザ キャプチャの例を示します。



**図 6-19. adc lowpwr 1000 ロジック アナライザ キャプチャ**

[図 6-20](#) に、ADC のアクティブ期間がユーザー入力センサ サイクル周期の 90% を超えた場合の端子出力の例を示します。端子には、現在の ADC 設定に基づいた最小センサ サイクル周期が表示されます。

```
adc lowpwr 50
adc lowpwr 50
Sensor cycle period too short for settings(min time: 73.19 ms). Please adjust inputs.
ret: 1
```

**図 6-20. adc lowpwr センサ サイクル周期が短すぎる場合**

[図 6-21](#) に、**adc lowpwr** ストリーム モードを停止するための適切な構文と応答の例「**adc lowpwr stop**」を示します。

構文:**adc lowpwr stop**

```
adc lowpwr stop
Stopping ADC Low power bridge cycling stream...
ADC Low power bridge cycling stream stopped.
ret: 0
```

図 6-21. *adc lowpwr stop* 端子入力の例

図 6-22 に、`adc lowpwr 1000` コマンドを 4 秒間使用した SNSR-DUAL-ADC-EVM の合計電源電流を示します。ブリッジスイッチが無効化され、ADS122S14 ADC はパワーダウン モードに移行し、デューティサイクルの低い部分中、MSPMO はスリープ モードに移行します。このパワー サイクリングにより、4.5mA から 2.34mA まで、1000ms のサンプリング期間にわたる平均消費電流が 48% 低減されます。変換時間を短縮したり、センササイクル周期を長くしたり、マイコンを低消費電力状態にしたりすることで、さらなる平均電力を節約できます。

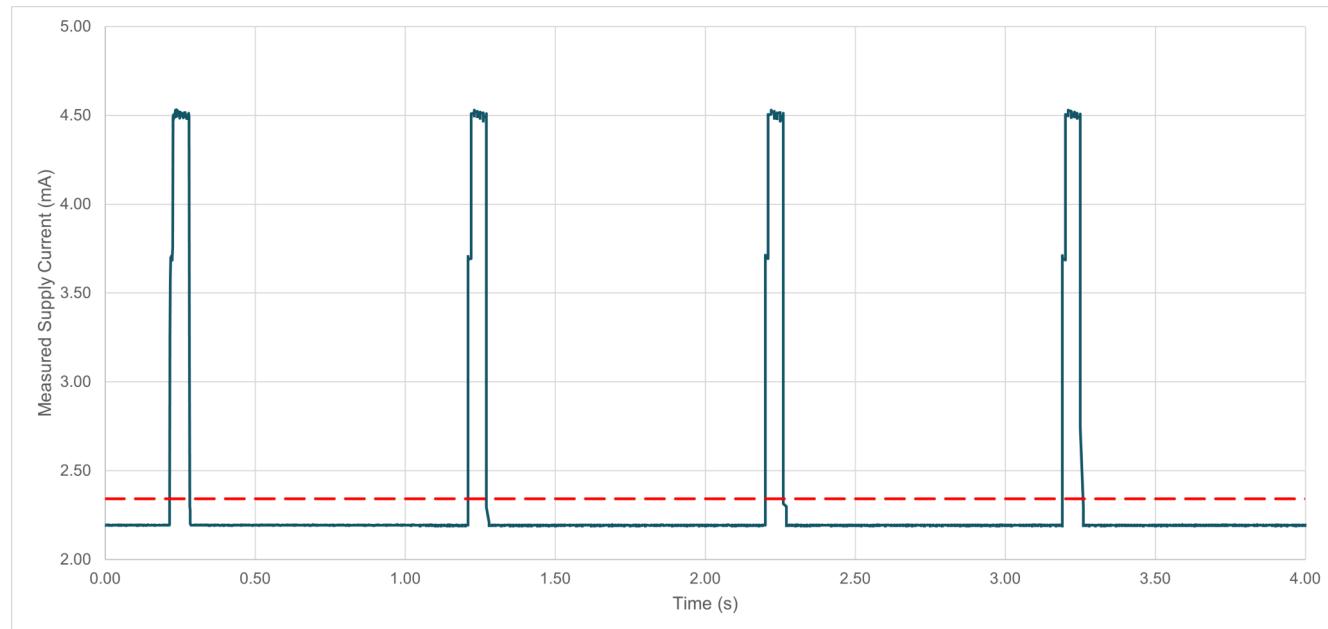


図 6-22. `adc lowpwr 1000` コマンド使用期間にわたる SNSR-DUAL-ADC-EVM 電源電流

図 6-23 に、図 6-18 に示されている設定を使用して SNSR-DUAL-ADC-EVM を通常動作させた場合の ADC1、ADC2、1.5kΩ (公称値) のホイートストン ブリッジ、MSPMO の電流消費の内訳を示します。

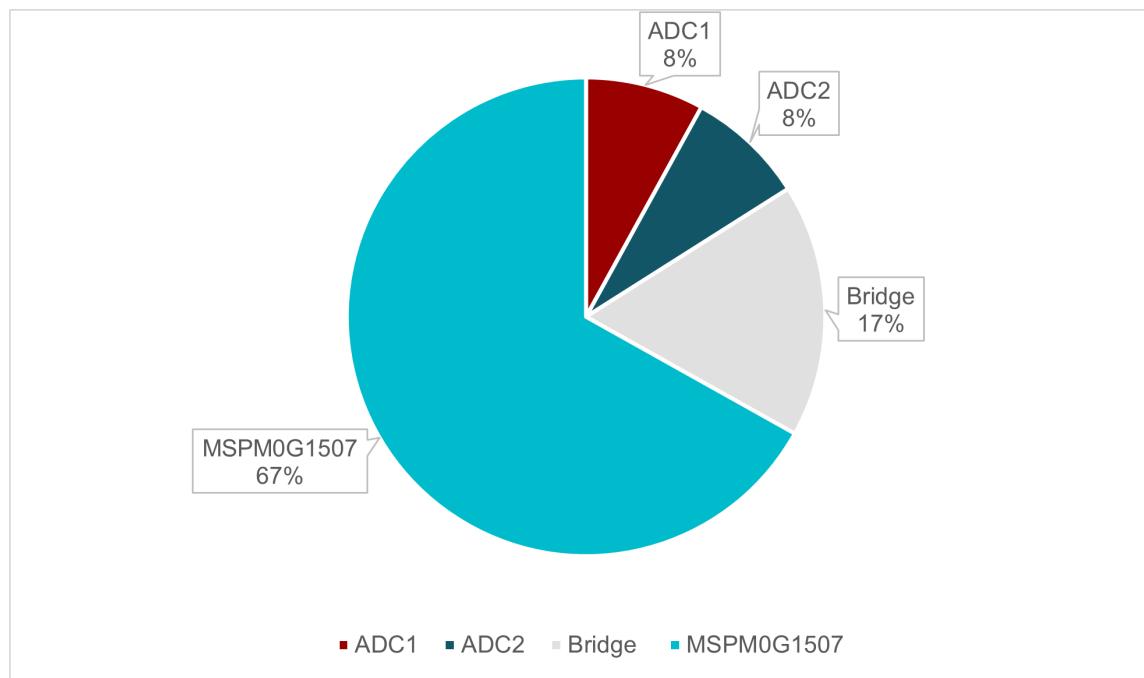


図 6-23. デバイスの通常動作時の電源電流

7 ハードウェア設計ファイル

以下のセクションに、SNSR-DUAL-ADC-EVM 基板の回路図、プリント基板 (PCB) レイアウト、部品表 (BOM) を示します。

## 7.1 回路図

図 7-1 ~ 図 7-3 に、SNSR-DUAL-ADC-EVM の回路図を示します。

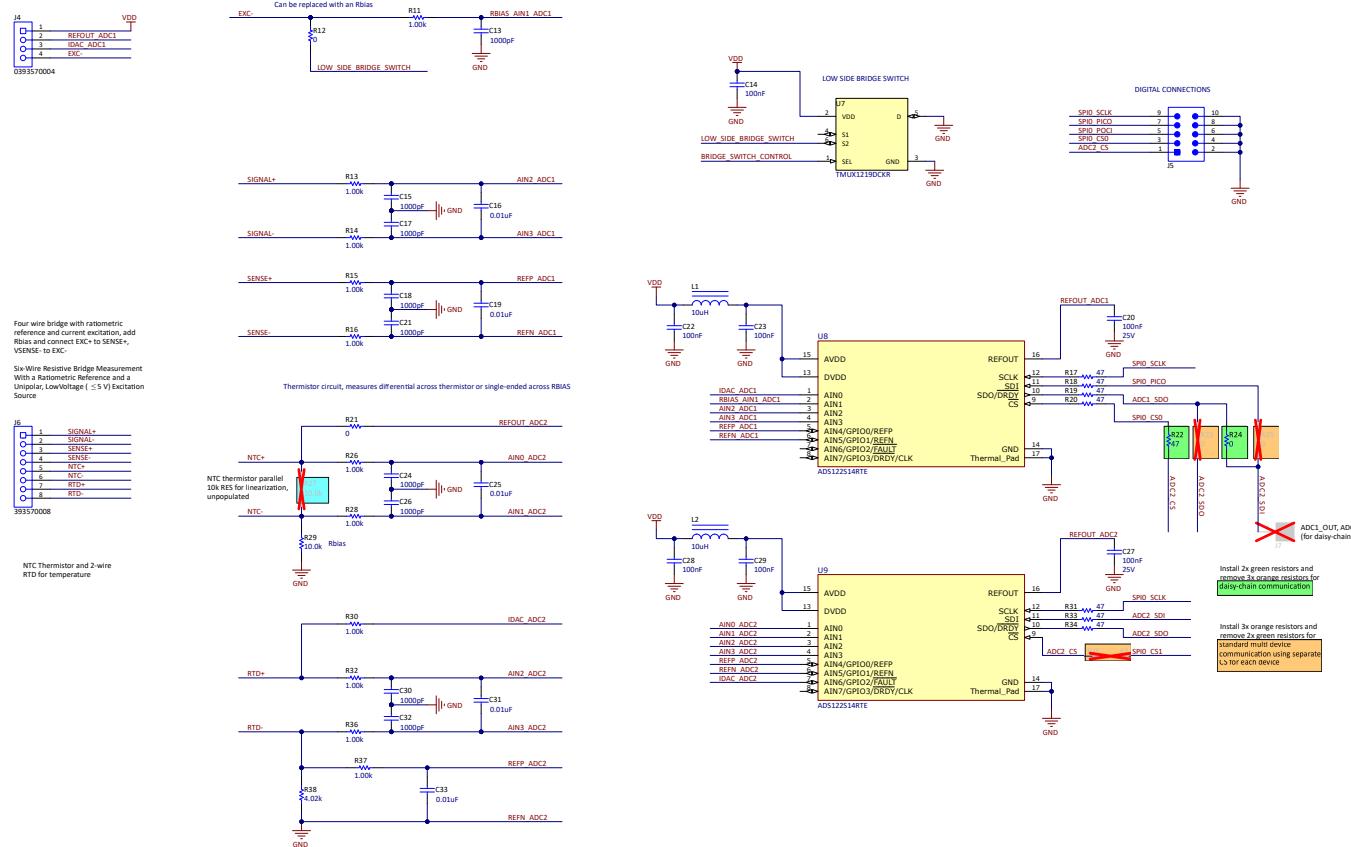


図 7-1. SNSR-DUAL-ADC-EVM アナログ フロント エンド

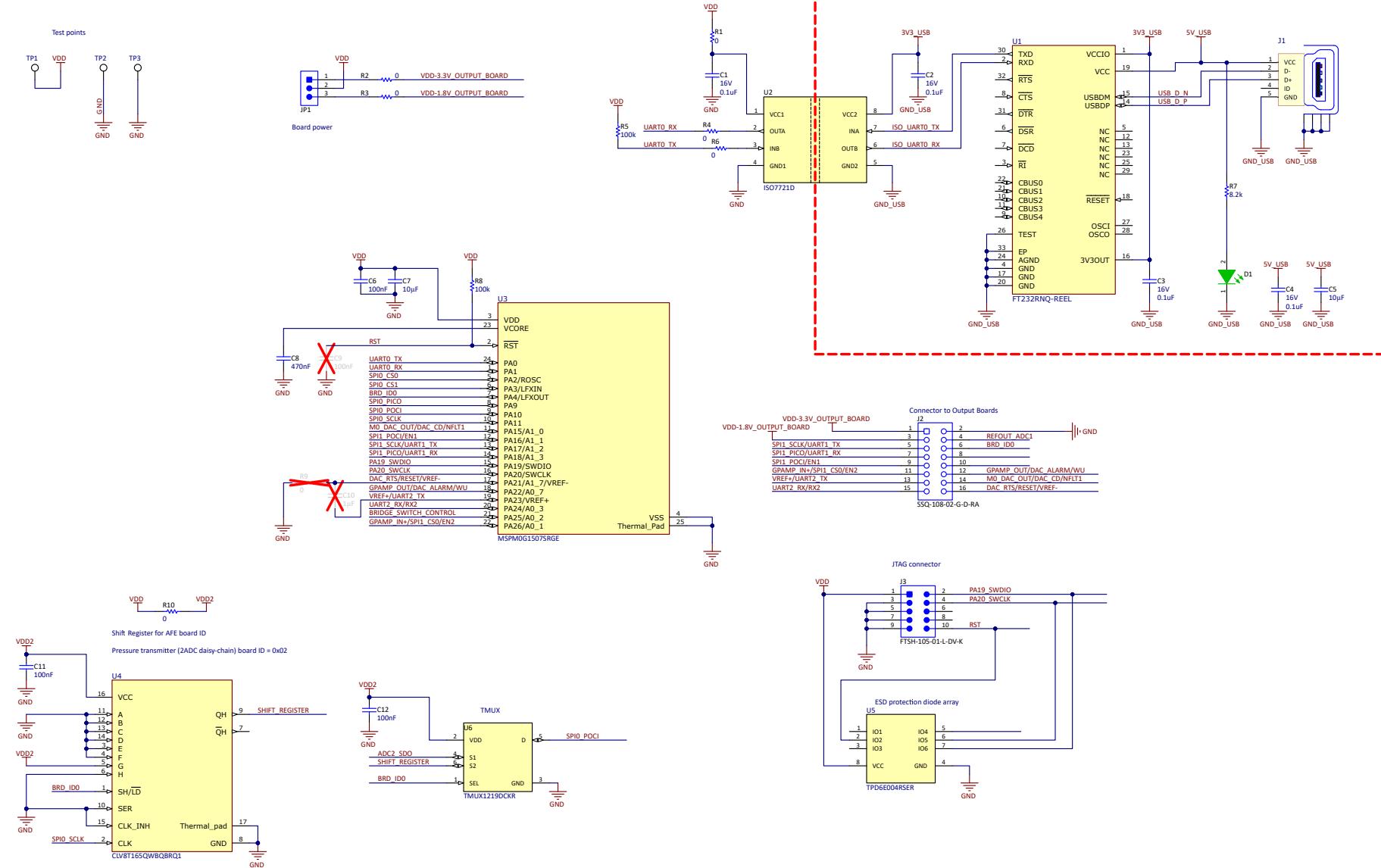


図 7-2. SNSR-DUAL-ADC-EVM デジタル回路図

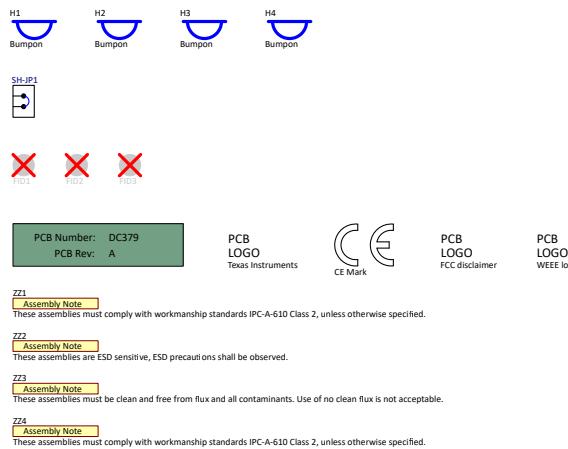


図 7-3. SNSR-DUAL-ADC-EVM ハードウェア

## 7.2 PCB レイアウト

図 7-4 図 7-7 に、SNSR-DUAL-ADC-EVM の PCB レイアウトを示します。基板レイアウトはスケーリングできません。これらの図は、基板のレイアウト方法を示すことを目的としています。これらの図は、評価基板 PCB の製造に使用することを意図したものではありません。

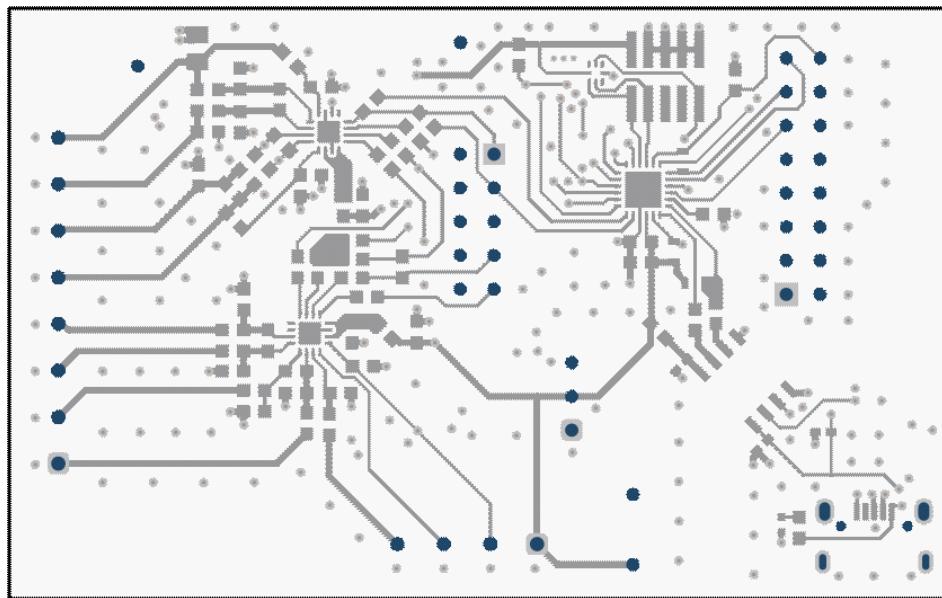


図 7-4. SNSR-DUAL-ADC-EVM の PCB レイアウト—最上層

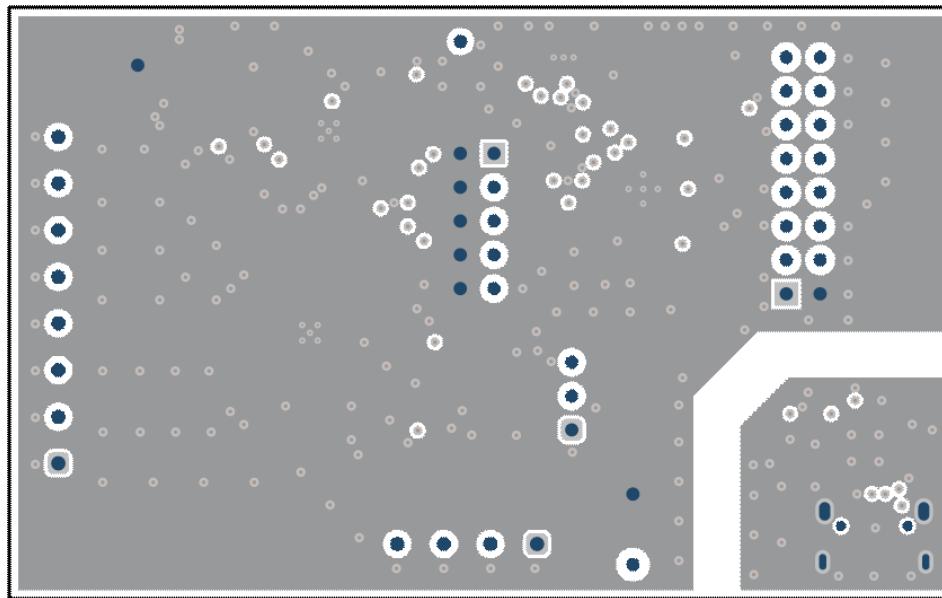


図 7-5. SNSR-DUAL-ADC-EVM の PCB レイアウト—グランド層 1

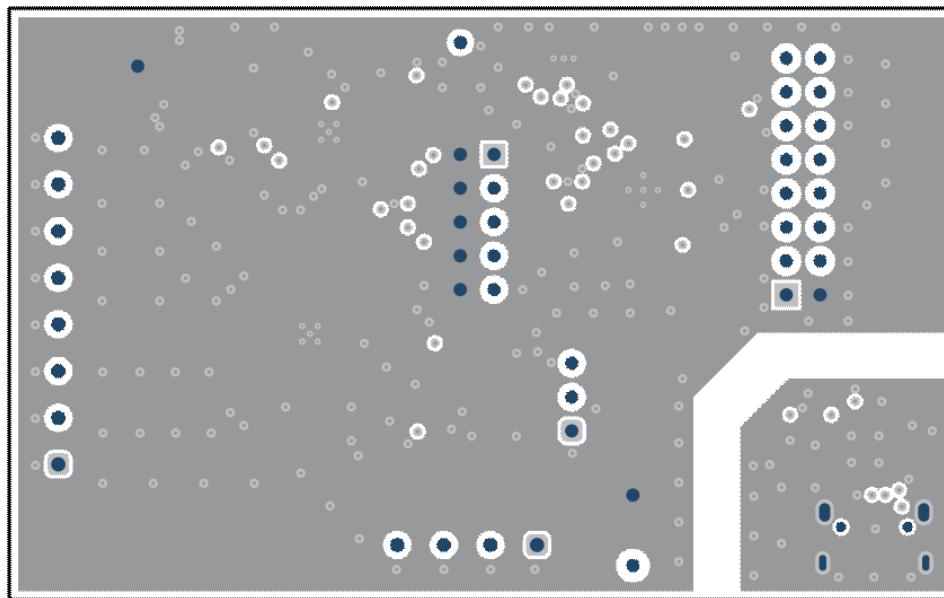


図 7-6. SNSR-DUAL-ADC-EVM の PCB レイアウト — グラウンド層 2

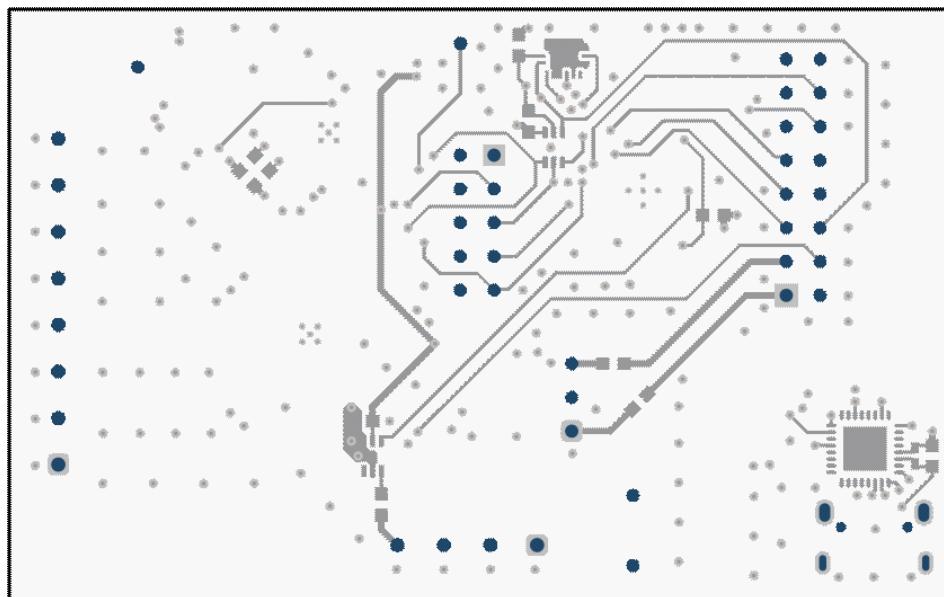


図 7-7. SNSR-DUAL-ADC-EVM の PCB レイアウト — 最下層

## 7.3 部品表

表 7-1 に、SNSR-DUAL-ADC-EVM の部品表 (BOM) を一覧します。

**表 7-1. 部品表**

| 記号                                     | 数量 | 値      | 説明   | パッケージ記号                       | 部品番号               | メーカー             |
|--|----|--------|--|-------------------------------|--------------------|------------------|
| !PCB1                                  | 1  |        | プリント基板   |                               | DC379              | 任意               |
| C1、C2、C3、C4                            | 4  | 0.1uF  | コンデンサ、セラミック、0.1μF、16V、±20%、X5R、0402                          | 402                           | 8.85E+11           | Wurth Elektronik |
| C5、C7                                  | 2  | 10uF   | コンデンサ、セラミック、10uF、10V、±20%、X7R、0603                           | 603                           | GRM188Z71A106MA73D | MuRata           |
| C6、C11、C12、C14、C20、C22、C23、C27、C28、C29 | 10 | 0.1uF  | コンデンサ、セラミック、0.1μF、25V、±10%、X7R、0603                          | 603                           | C0603C104K3RACTU   | Kemet            |
| C8                                     | 1  | 0.47uF | コンデンサ、セラミック、0.47μF、25V、±10%、X7R、AEC-Q200 グレード 1、0603         | 603                           | GCM188R71E474KA64D | MuRata           |
| C13、C15、C17、C18、C21、C24、C26、C30、C32    | 9  | 1000pF | コンデンサ、セラミック、1000pF、50V、± 5%、C0G/NP0、0603                     | 603                           | GRM1885C1H102JA01D | MuRata           |
| C16、C19、C25、C31、C33                    | 5  | 0.01uF | コンデンサ、セラミック、0.01uF、50V、± 5%、C0G/NP0、0603                     | 603                           | GRM1885C1H103JA01D | MuRata           |
| D1                                     | 1  | 緑      | LED、緑、SMD  | 1x0.5mm                       | 150040GS73240      | Wurth Elektronik |
| H1、H2、H3、H4                            | 4  |        | Bumpon、円筒形、0.312 × 0.200、黒                                   | Black Bumpon                  | SJ61A1             | 3M               |
| J1                                     | 1  |        | USB - micro B USB 2.0 Receptacle コネクタ 5 ポジション 表面実装、直角、スルーホール | CONN_USB_8MM0_6MM6            | 6.29E+11           | ウルトエレクトロニクス      |
| J2                                     | 1  |        | レセプタクル、100mil、8x2、金、R/A、TH                                   | SSQ-108-02G-D-RA              | SSQ-108-02G-D-RA   | Samtec           |
| J3                                     | 1  |        | ヘッダー (シュラウド付き)、1.27mm、5x2、金、SMT                              | ヘッダー (シュラウド付き)、1.27mm、5x2、SMT | FTSH-105-01L-DV-K  | Samtec           |
| J4                                     | 1  |        | 端子台、3.5mm、4x1、錫、TH   | 端子台、3.5mm、4x1、TH              | 3.94E+08           | Molex            |
| J5                                     | 1  |        | ヘッダ、100mil、5x2、金、TH  | 5x2 ヘッダー                      | TSW-105-07G-D      | Samtec           |
| J6                                     | 1  |        | 端子台、3.5mm、8x1、錫、TH   | 端子台、3.5mm、8x1、TH              | 3.94E+08           | Molex            |
| JP1                                    | 1  |        | ヘッダ、100mil、3x1、金、TH  | 3x1 ヘッダー                      | TSW-103-07G-S      | Samtec           |
| L1、L2                                  | 2  | 10uH   | インダクタ、マルチレイヤ、フェライト、10uH、0.3A、0.6Ω、SMD                        | 603                           | MLZ1608N100LT000   | TDK              |
| R1、R2、R3、R4、R6、R10、R12、R21、R24         | 9  | 0      | 抵抗、0、5%、0.1W、0603  | 603                           | RC0603JR-070RL     | Yageo            |
| R5、R8                                  | 2  | 100k   | 抵抗、100k、5%、0.1W、0603   | 603                           | CRCW0603100KJNEAC  | Vishay-Dale      |

**表 7-1. 部品表 (続き)**

| 記号  | 数量 | 値     | 説明   | パッケージ記号              | 部品番号                 | メーカー                        |
|---|----|-------|--|----------------------|----------------------|-----------------------------|
| R7  | 1  | 8.2k  | 抵抗、8.2k, 5%, 0.1W, AEC-Q200 グレード 0, 0603                           | 603                  | CRCW06038K20JNEA     | Vishay-Dale                 |
| R11, R13, R14, R15, R16, R26, R28, R30, R32, R36, R37 | 11 | 1.00k | RES、1.00k, 0.1%、0.1W, 0603   | 603                  | RG1608P-102B-T5      | Susumu Co Ltd               |
| R17, R18, R19, R20, R22, R31, R33, R34                | 8  | 47    | RES、0、5%、0.1W、AEC-Q200 グレード 47, 0603                               | 603                  | CRCW060347R0JNEA     | Vishay-Dale                 |
| R29   | 1  | 10.0k | RES、10.0k、1%、0.1W、0603   | 603                  | RC0603FR-0710KL      | Yageo                       |
| R38   | 1  | 4.02k | 抵抗、4.02k、0.1%、0.125W、0805  | 805                  | RT0805BRD074K02L     | Yageo America               |
| SH-JP1  | 1  | 1x2   | シャント、100mil、フラッシュゴーランド、黒   | クローズドトップ 100mil シャント | SPC02SYAN            | Sullins Connector Solutions |
| TP1, TP2, TP3   | 3  |       | テスト ポイント、ミニチュア、白色、TH   | 白色ミニチュアテストポイント       | 5002                 | Keystone                    |
| U1  | 1  |       | USB ブリッジ、USB から UART への USB 2.0 UART インターフェイス 32-QFN (5x5)         | QFN32                | FT232RNQ-REEL        | FTDI                        |
| U2  | 1  |       | 高速、堅牢な EMC 強化型デュアル チャネル デジタル アイソレーター、D0008B (SOIC-8)               | D0008B               | ISO7021D             | テキサス・インストルメンツ               |
| U3  | 1  |       | ミックスド シグナル マイコン、VQFN24   | VQFN24               | MSPM0G1507SRGE       | テキサス・インストルメンツ               |
| U4  | 1  |       | 車載、1.65V ~ 5V 並列負荷 8 チャネル シフトレジスタ、ロジック レベル シフタ内蔵、16-WQFN -40 ~ 125 | WQFN16               | CLV8T165QWBQBRQ1     | テキサス・インストルメンツ               |
| U5  | 1  |       | 低容量、6 チャネル +/-15kV ESD 保護アレイ、高速データインターフェイス向け、RSE0008A (UQFN-8)     | RSE0008A             | TPD6E004RSER         | テキサス・インストルメンツ               |
| U8, U9  | 2  |       | ローパワー、24 ビット、8 チャネル、64kSPS、SPI/PGA/電圧リフアレンス内蔵デルタ シグマ ADC           | WQFN16               | ADS122S14RTE         | テキサス・インストルメンツ               |
| C9  | 0  | 0.1uF | コンデンサ、セラミック、0.1μF、25V、±10%、X7R、0603                                | 603                  | C0603C104K3RACTU     | Kemet                       |
| C10   | 0  | 1uF   | コンデンサ、セラミック、1μF、25V、±10%、X7R、AEC-Q200 グレード 1、0603                  | 603                  | CGA3E1X7R1E105K080AC | TDK                         |
| FID1, FID2, FID3                                      | 0  |       | ファイデューシャル マーク。購入または取り付け不要。   | 該当なし                 | 該当なし                 | 該当なし                        |
| J7  | 0  |       | ヘッダ、100mil、1x1、金、TH  | ヘッダ、1x1、2x54mm、TH    | HTSW-101-09G-S       | Samtec                      |
| R9, R23, R25  | 0  | 0     | 抵抗、0、5%、0.1W、0603  | 603                  | RC0603JR-070RL       | Yageo                       |

表 7-1. 部品表 (続き)

| 記号  | 数量 | 値     | 説明                                     | パッケージ記号 | 部品番号             | メーカー        |
|-----|----|-------|--|---------|------------------|-------------|
| R27 | 0  | 10.0k | RES、10.0k、1%、0.1W、0603                 | 603     | RC0603FR-0710KL  | Yageo       |
| R35 | 0  | 47    | RES、0、5%、0.1W、AEC-Q200<br>グレード 47、0603 | 603     | CRCW060347R0JNEA | Vishay-Dale |

## 8 準拠に関する情報

### 準拠および認証

REACH、RoHS、CE、ANSI、IEC、UL、ISO など

## 9 参考資料

表 9-1 にテキサス インスツルメンツの関連資料を示します。

表 9-1. 関連資料

| 資料                                  | 資料番号                     |
|-------------------------------------|--------------------------|
| <a href="#">ADS122S14 製品データシート</a>  | <a href="#">SBASAI9</a>  |
| <a href="#">MSPM0G1507 製品データシート</a> | <a href="#">SLASEW9E</a> |

## **STANDARD TERMS FOR EVALUATION MODULES**

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
  - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
  - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
- 2 *Limited Warranty and Related Remedies/Disclaimers:*
  - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
  - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
  - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

### **WARNING**

**Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.**

**User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.**

**NOTE:**

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

---

### 3 Regulatory Notices:

#### 3.1 United States

##### 3.1.1 Notice applicable to EVMs not FCC-Approved:

**FCC NOTICE:** This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

##### 3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

#### CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

#### FCC Interference Statement for Class A EVM devices

*NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.*

#### FCC Interference Statement for Class B EVM devices

*NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:*

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

#### 3.2 Canada

##### 3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

#### Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

#### Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

#### Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

#### Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

#### 3.3 Japan

- 3.3.1 *Notice for EVMs delivered in Japan:* Please see [http://www.tij.co.jp/lsts/ti\\_ja/general/eStore/notice\\_01.page](http://www.tij.co.jp/lsts/ti_ja/general/eStore/notice_01.page) 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

- 3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。 技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。日本テキサス・インスツルメンツ株式会社

東京都新宿区西新宿6丁目24番1号

西新宿三井ビル

- 3.3.3 *Notice for EVMs for Power Line Communication:* Please see [http://www.tij.co.jp/lsts/ti\\_ja/general/eStore/notice\\_02.page](http://www.tij.co.jp/lsts/ti_ja/general/eStore/notice_02.page) 電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

#### 3.4 European Union

- 3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

---

4 *EVM Use Restrictions and Warnings:*

- 4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.
  - 4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.
  - 4.3 *Safety-Related Warnings and Restrictions:*
    - 4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.
    - 4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.
  - 4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.
5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. *Disclaimers:*

- 6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.
  - 6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.
7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

- 8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.
- 8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.
9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.
10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月