

EVM User's Guide:

AM263x LaunchPad ユーザーガイド



説明

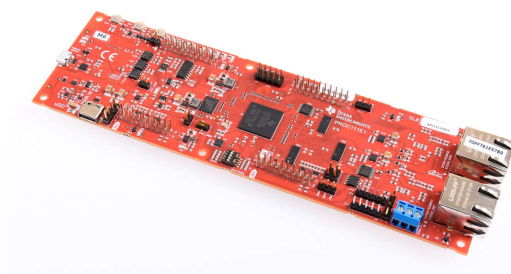
LP-AM263 は、AM263x シリーズの Arm® ベース高性能マイコン (マイコン) 向けのコスト最適化された開発基板です。このボードは、新しいアプリケーションを開発するための標準化された使いやすいプラットフォームを実現するために、初期評価とプロトタイプ製作用に設計されています。

LP-AM263 は、Sitara AM2634 プロセッサと付加的なコンポーネントを採用しています。開発ユーザーは、産業用イーサネット (IE)、標準的なイーサネット、高速シリアルインターフェイス (FSI) などの各種デバイス インターフェイスを使用して、プロトタイプを容易に製作できます。AM2634 は、EtherCAT、Ethernet/IP、PROFINET® などのさまざまな IE プロトコルに対応しています。

この基板ボードは LaunchPad™ XL 開発キットの拡張版であり、開発用の複数の追加 I/O ピンを採用し、最大 2 個の BoosterPack™ プラグイン モジュールとの接続をサポートしています。LP-AM263 には、設計の評価を迅速に開始するのに役立つ、直観的ですぐに使用できるユーザーガイドも付属しています。

特長

- AM263x クワッドコア Arm® Cortex®-R5F マイコン
 - 2MB 最適化済みカスタム SRAM (OCSRAM)
 - 16MB クワッド SPI (シリアル ペリフェラル インターフェイス) フラッシュ メモリ、128 バイトの I²C (Inter-Integrated Circuit) EEPROM (電氣的消去とプログラムが可能な読み取り専用メモリ)
 - A/D コンバータ (ADC) への 20 個の入力チャネル、D/A コンバータ (DAC) の 1 個の出力チャネル
 - ePWM (拡張型パルス幅変調器) の 10 個の出力チャネル、2 個の eQEP (拡張型直交エンコーダパルス)、2 個の SFDM (特殊な周波数分割多重)、4 個の FSI (高速シリアル インターフェイス)
 - 2 個の UART (ユニバーサル非同期レシーバ/トランスミッタ)、2 個の SPI、2 個の I²C インターフェイス
 - 2 個の RGMII (Reduced Gigabit Media Independent Interface: GMII に比べてピン数を半分に低減)、RMII (Reduced MII)、MII の各産業用イーサネットに対応
 - 2 個の PRU (プログラマブル リアルタイム ユニット) は、産業用と車載の複数のネットワーク プロトコルとセンサ プロトコルをサポート
- AM263x I/O マルチプレクサ (MUX) とオンボード MUX オプションを通じて、他のペリフェラルもサポート
- PRU (プログラマブル リアルタイム ユニット)、MCAN (モジュラー コントローラ エリア ネットワーク)、LIN (local interconnect network)、RGMII、RMII、MII の各インターフェイスを通じて、産業用と車載の複数のネットワーク プロトコルをサポート
- ストレージ拡張向けの microSD カード スロット
- オンボード XDS110 JTAG デバッグ



目次

説明.....	1
特長.....	1
1 序文:はじめにお読みください.....	5
1.1 Sitara マイコン + Academy.....	5
1.2 サポートが必要な場合.....	5
1.3 重要な使用上の注意.....	5
2 キットの概要.....	6
2.1 概要.....	7
2.2 キットの内容.....	7
2.3 仕様.....	8
2.4 製品情報.....	11
2.5 ブースタバック.....	11
2.6 コンプライアンス.....	11
2.7 セキュリティ.....	11
3 ボードのセットアップ.....	13
3.1 電源要件.....	13
3.2 プッシュ ボタン.....	18
3.3 ブート モードの選択.....	19
4 ハードウェアの説明.....	21
4.1 機能ブロック図.....	21
4.2 GPIO へのマッピング.....	22
4.3 リセット.....	23
4.4 クロック.....	26
4.5 メモリ インターフェイス.....	27
4.6 イーサネット インターフェイス.....	29
4.7 I2C.....	34
4.8 産業用アプリケーションの LED.....	35
4.9 SPI.....	36
4.10 UART.....	37
4.11 MCAN.....	38
4.12 FSI.....	40
4.13 JTAG.....	40
4.14 テスト オートメーション ヘッダー.....	41
4.15 LIN.....	43
4.16 MMC.....	44
4.17 ADC および DAC.....	45
4.18 EQEP と SDFM.....	47
4.19 EPWM.....	48
4.20 ブースタバック ヘッダー.....	49
4.21 ピンマルチプレクサ マッピング.....	51
5 EVM リビジョン設計の変更.....	55
5.1 Rev A の設計変更.....	55
6 ハードウェア設計ファイル.....	56
7 参考資料.....	56
7.1 参考資料.....	56
7.2 この設計で使用するその他の TI 部品.....	56
8 改訂履歴.....	57

図の一覧

図 2-1. AM263x LaunchPad 基板.....	6
図 2-2. システム アーキテクチャ.....	7
図 2-3. AM263x LaunchPad の上面部品の識別.....	9
図 2-4. AM263x LaunchPad の底面部品の識別.....	10
図 2-5. AM263x LaunchPad の機能ブロック図.....	10
図 3-1. USB Type-C 電力供給分類.....	13
図 3-2. Type-C CC の構成.....	14

図 3-3. 電源ステータス LED.....	16
図 3-4. AM263x LaunchPad の電源ツリー図.....	17
図 3-5. プッシュ ボタン.....	18
図 3-6. ブートモード DIP スイッチの位置.....	19
図 4-1. AM263x LaunchPad の機能ブロック図.....	21
図 4-2. リセット アーキテクチャ.....	23
図 4-3. PORz リセット信号ツリー.....	24
図 4-4. WARMRESETn リセット信号ツリー.....	25
図 4-5. AM263x LaunchPad クロック ツリー.....	26
図 4-6. QSPI フラッシュ インターフェイス.....	27
図 4-7. 基板 ID EEPROM.....	28
図 4-8. イーサネット PHY #1.....	29
図 4-9. イーサネット PHY #2.....	31
図 4-10. I2C ターゲット.....	34
図 4-11. 産業用アプリケーションの I2C LED アレイ.....	35
図 4-12. SoC SPI から BoosterPack へ.....	36
図 4-13. UART.....	37
図 4-14. MCAN トランシーバと BoosterPack ヘッダ.....	38
図 4-15. FSI 10 ピン ヘッダ.....	40
図 4-16. XDS110 との JTAG インターフェイス.....	40
図 4-17. テスト オートメーション ヘッダー.....	41
図 4-18. LIN インスタンスとブースタパック ヘッダーの接続.....	43
図 4-19. マイクロ SD カード コネクタ.....	44
図 4-20. ADC/DAC 信号パス.....	45
図 4-21. ADC と DAC の VREF スイッチ.....	46
図 4-22. EQEP 信号と SDFM 信号のマッピング.....	47
図 4-23. ブースタパック ヘッダーへの EPWM 信号のマッピング.....	48
図 4-24. AM263x LaunchPad- Rev E2 BoosterPack のピン配置.....	49
図 4-25. AM263x LaunchPad- Rev A BoosterPack のピン配置.....	49

表の一覧

表 3-1. USB Type-C ケーブルの電流ソース能力と状態.....	15
表 3-2. 電圧レールの生成.....	15
表 3-3. 電源ステータス LED.....	16
表 3-4. LaunchPad プッシュ ボタン.....	18
表 3-5. ブートモードの選択.....	19
表 3-6. サポートされているブート モード.....	20
表 4-1. GPIO マッピング表.....	22
表 4-2. イーサネット PHY #1 CPSW/ICSSM 選択.....	30
表 4-3. イーサネット PHY #1 ストラッピング抵抗.....	30
表 4-4. イーサネット PHY #2 CPSW/ICSSM 選択.....	32
表 4-5. イーサネット PHY #2 ストラッピング抵抗.....	32
表 4-6. イーサネット PHY #1 の RJ45 コネクタ の LED 表示.....	33
表 4-7. イーサネット PHY #2 の RJ45 コネクタ の LED 表示.....	33
表 4-8. I2C アドレッシング.....	34
表 4-9. SPI マルチプレクサ.....	36
表 4-10. MCAN トランシーバの動作モード.....	39
表 4-11. MCAN BoosterPack マルチプレクサ.....	39
表 4-12. テスト オートメーションの GPIO マッピング.....	42
表 4-13. LIN 2:1 マルチプレクサ.....	43
表 4-14. ADC BoosterPack マルチプレクサ.....	45
表 4-15. DAC VREF スイッチ.....	46
表 4-16. ADC VREF スイッチ.....	46
表 4-17. SDFM0 マルチプレクサ.....	47
表 4-18. ピンマルチプレクサの凡例.....	51
表 4-19. J1 のピンマルチプレクサのオプション.....	51
表 4-20. J2 のピンマルチプレクサのオプション.....	51
表 4-21. J3 のピンマルチプレクサのオプション.....	52

表 4-22. J4 のピンマルチプレクサのオプション.....	52
表 4-23. J5 のピンマルチプレクサのオプション.....	52
表 4-24. J6 のピンマルチプレクサのオプション.....	53
表 4-25. J7 のピンマルチプレクサのオプション.....	53
表 4-26. J8 のピンマルチプレクサのオプション.....	54
表 4-27. ピンマルチプレクサの凡例.....	54
表 5-1. LP-AM263 Rev E2 → BoosterPack のピン配置の比較.....	55

1 序文:はじめにお読みください

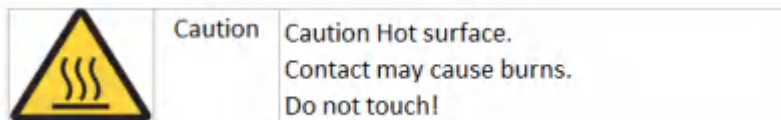
1.1 Sitara マイコン + Academy

テキサス・インスツルメンツ は、サポート対象デバイスのマイコン + ソフトウェアとツールを使用した設計を行うためのリソースとして、[マイコン + Academy](#) を提供しています。マイコン + Academy は、開発開始の基礎から高度な開発トピックに至るまで、使いやすいトレーニング モジュールを取り揃えています。

1.2 サポートが必要な場合

ご意見・ご質問等がございましたら、テキサス・インスツルメンツ製品情報センター (PIC) と [テキサス・インスツルメンツ E2E™ フォーラム](#) によって Sitara マイコンと AM263x LaunchPad 開発キットのサポートが提供されます。PIC の連絡先情報は [テキサス・インスツルメンツの Web サイト](#) に掲載しております。各デバイスの詳細情報については、「[参考資料](#)」を参照してください。

1.3 重要な使用上の注意



注

AM263x LaunchPad を機能させるには 5V、3A の電源が必要です。キットには、USB Type-C ケーブルは付属していますが、5V、3A 電源は付属していないため別途注文する必要があります。[Belkin USB-C ウォールチャージャ](#) は、LaunchPad と付属の Type-C ケーブルで動作することが知られています。電源要件の詳細については、「[電源要件](#)」を参照してください。電源入力が不十分な場合は、赤色の LED (DS1) が点灯します。電源ステータス LED の詳細については、「[電源ステータス LED](#)」を参照してください。

注

外部電源または電源アクセサリの要件:

- 公称出力電圧: 5VDC
- 最大出力電流: 3000mA
- パワー デリバリ

注

TI は、UL、CSA、VDE、CCC、PSE など、該当する地域の安全規格に準拠した外部電源またはアクセサリの使用を推奨しています。

2 キットの概要

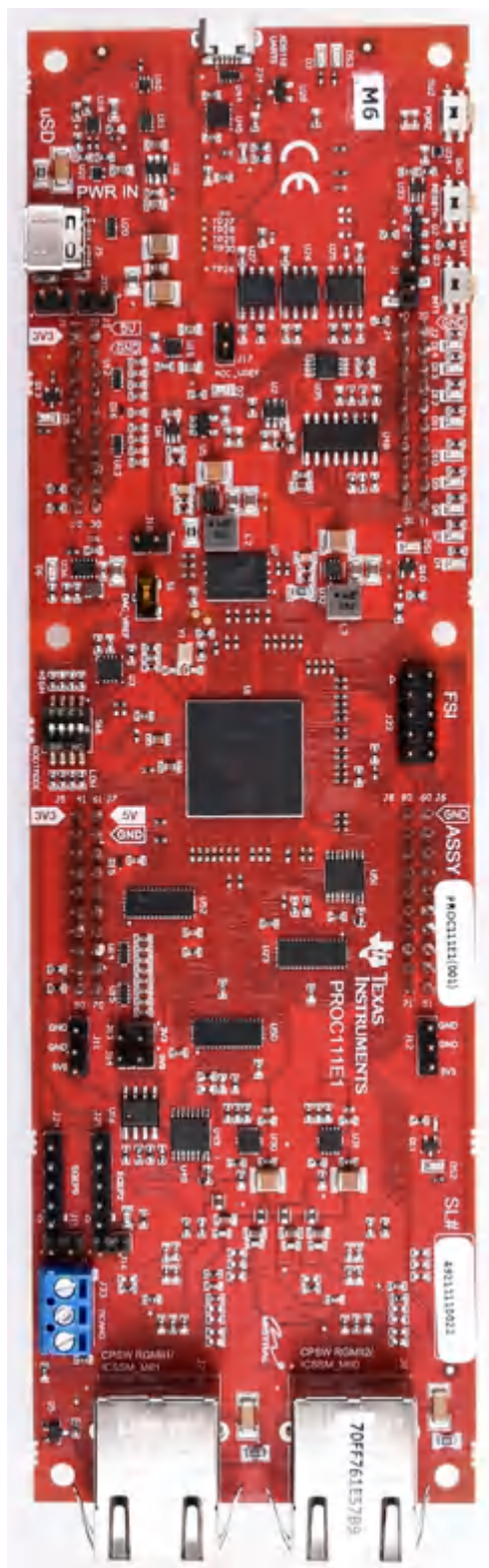


図 2-1. AM263x LaunchPad 基板

図 2-2 は、AM263x LaunchPad の最上位アーキテクチャ全体を示しています。

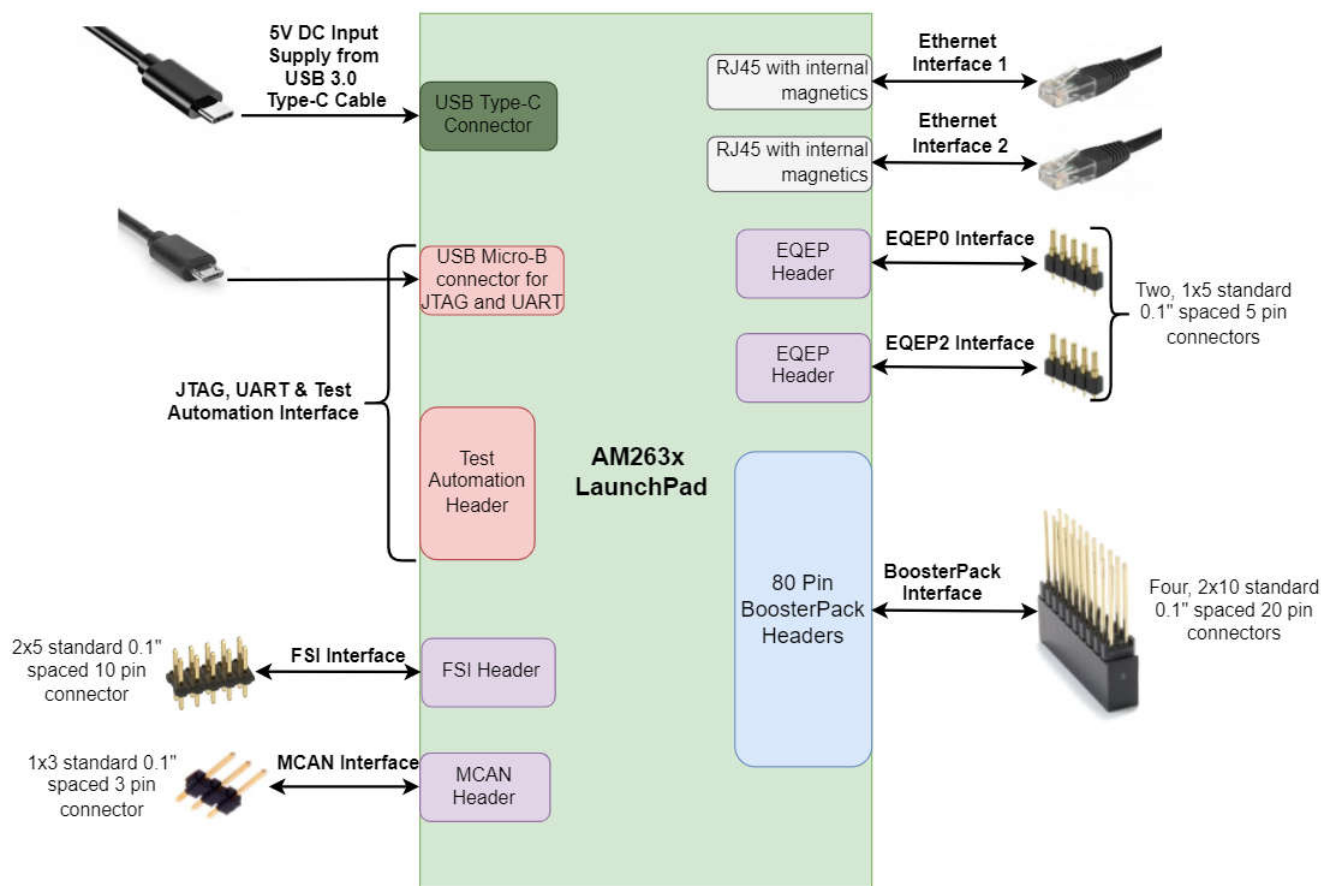


図 2-2. システム アーキテクチャ

2.1 概要

AM263x LaunchPad™ 開発キットは、テキサス インスツルメンツ™ Sitara™ AM263x シリーズ マイコン (マイコン) 向けのシンプルで安価なハードウェア評価基板 (EVM) です。この評価基盤には、プログラミングおよびデバッグ用のオンボードエミュレーションが搭載され、ボタンや LED を備えたシンプルなユーザー インターフェイスを利用できるため、AM263x マイコンでの開発を簡単に始めることができます。この LaunchPad にはさらに、2 つの独立した BoosterPack XL 拡張コネクタ、オンボードのコントローラエリア ネットワーク (CAN) トランシーバ、2 つの RJ45 イーサネット ポート、オンボードの XDS110 デバッグ プローブも搭載されています。

2.2 キットの内容

Sitara AM263x シリーズ LaunchPad 開発キットには、以下のものが含まれています。

- AM263x Sitara シリーズ LaunchPad 開発基板
- USB Micro-B ケーブル
- Micro SD カード
- CAT5 イーサネット ケーブル

注

IO ケーブルの最大長が 3m を超えないことを推奨します。

キットには以下のものは含まれていません。

- USB Type-C 5V/3A AC/DC 電源

- USB Type-C ケーブル

2.3 仕様

2.3.1 主な特長

AM263x LaunchPad の特長:

- PCB の寸法サイズ:
- 5V、3A の USB Type-C 入力経路で電力を供給
- 2 つの RJ45 イーサネット ポートは、1Gbps または 100Mbps の速度に対応
- オンボードの XDS110 デバッグ プローブ
- 3 つのプッシュ ボタン:
 - PORz
 - ユーザー 割り込み
 - RESETz
- 目 LED:
 - 電源ステータス
 - ユーザー テスト
 - イーサネット接続
 - I2C 駆動アレイ
- オンボード CAN トランシーバとの CAN 接続
- 専用の FSI コネクタ
- テキサス・インスツルメンツのテスト オートメーション ヘッド
- マイクロ SD カード コネクタへの MMC インターフェイス
- 2 つの独立した拡張直交エンコーダ パルス (EQEP) ベースのエンコーダ コネクタ
- BoosterPack エコシステムを活用して拡張性を最大限に高めるスタッカブル ヘッドを搭載した、2 つの独立した BoosterPack XL (40 ピン) 標準コネクタ
- オンボード メモリ:
 - 128M バイト QSPI フラッシュ
 - 1M バイト I2C 基板 ID EEPROM

2.3.2 部品の識別

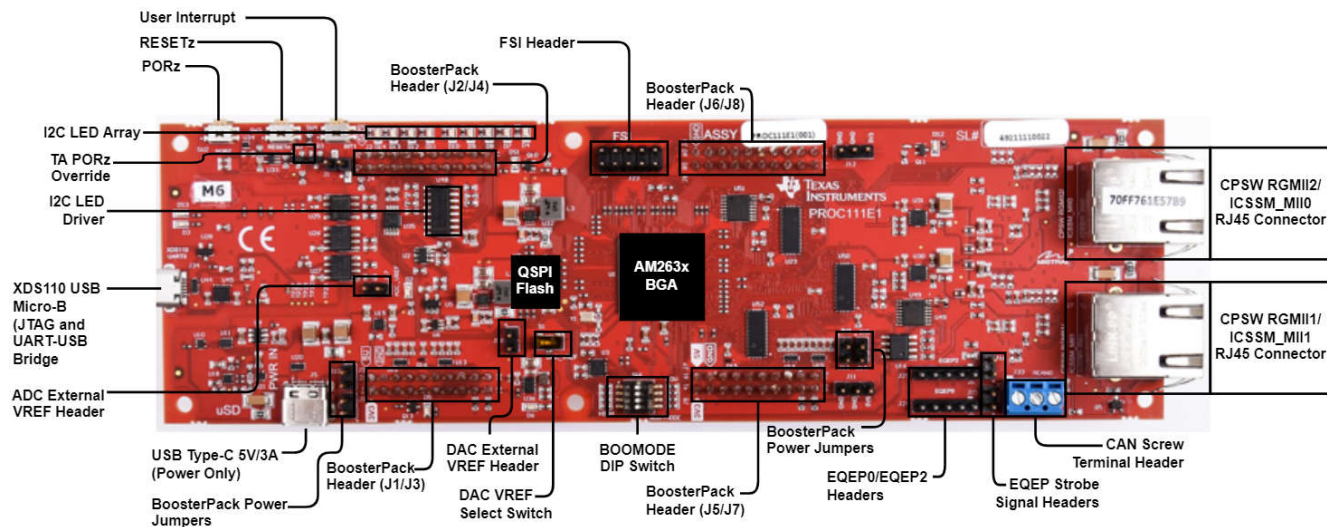


図 2-3. AM263x LaunchPad の上面部品の識別

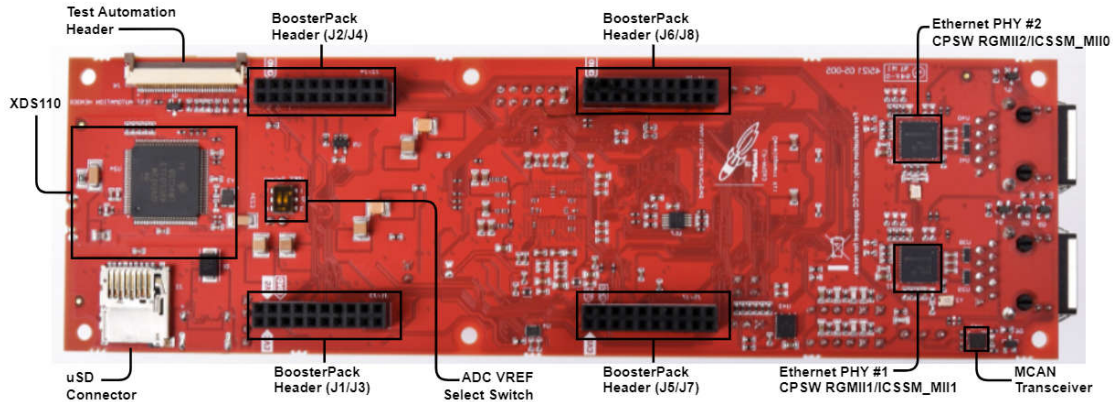


図 2-4. AM263x LaunchPad の底面部品の識別

2.3.3 機能ブロック図

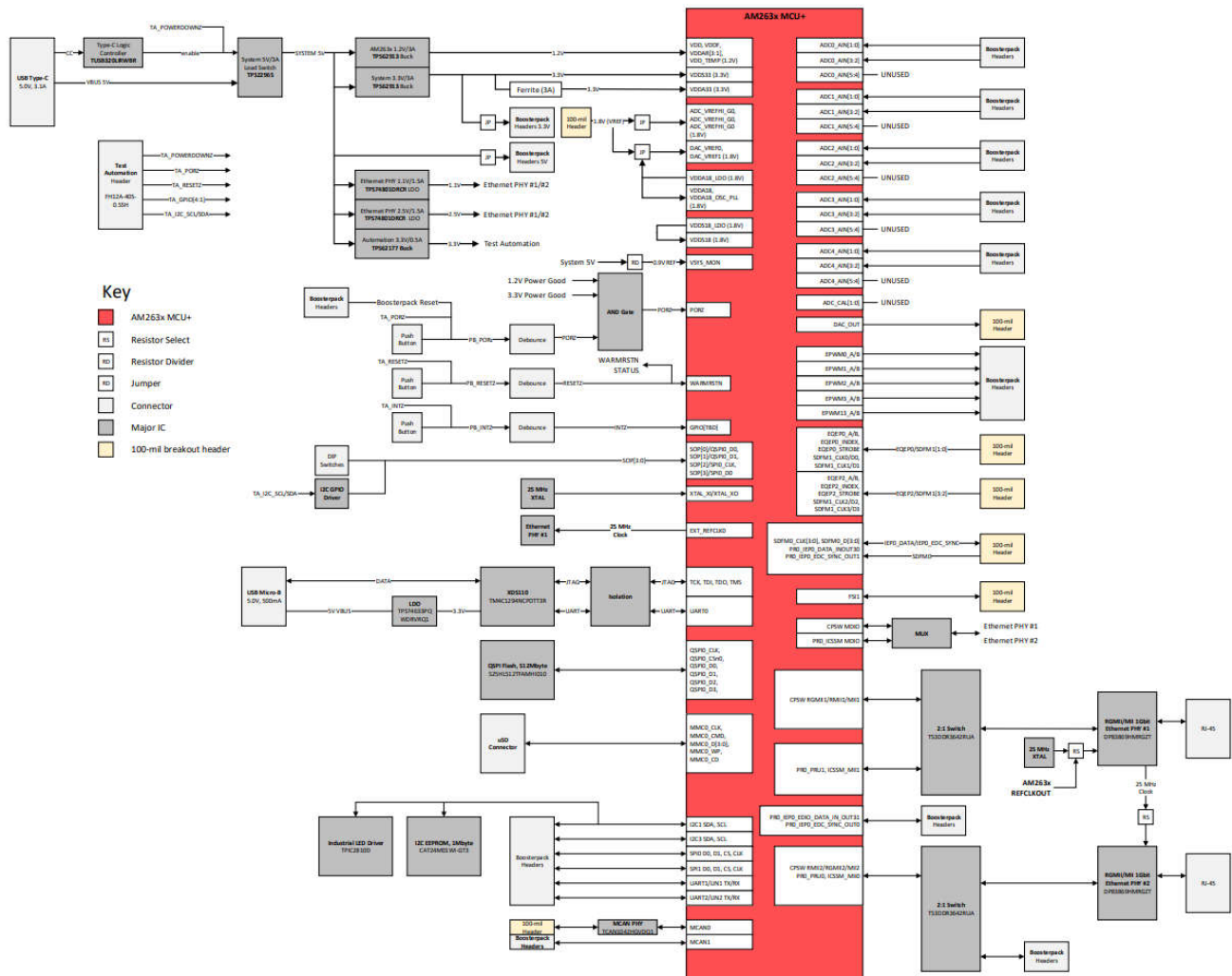


図 2-5. AM263x LaunchPad の機能ブロック図

2.4 製品情報

AM263x Sitara™ Arm® マイクロコントローラは、次世代の産業用および車載用組込み製品の複雑なリアルタイム処理ニーズを満たすように構成されています。AM263x MCU ファミリーは、最大 4 つの 400MHz Arm® Cortex®-R5F コアを搭載した複数のピン互換デバイスで構成されています。オプションとして、Arm® R5F サブシステムをプログラムして、ロックステップ モードまたはデュアル コア モードで複数の機能安全構成を実行することができます。産業用通信サブシステム (PRU-ICSS) を使用することで、PROFINET®, TSN, EtherNet/IP®, EtherCAT® (その他多数)、標準的なイーサネット接続、さらにカスタム I/O インターフェイスなどの産業用イーサネット通信プロトコルを統合できます。このファミリーは、高度なアナログ センシング モジュールとデジタル アクチュエータ モジュールを搭載した、将来のモーター制御およびデジタル電源アプリケーション向けに設計されています。

複数の R5F コアをクラスタ サブシステムに配置し、256KB の共有密結合メモリ (TCM) と 2MB の共有 SRAM を備えているため、外部メモリの必要性が非常に小さくなっています。拡張 ECC をオンチップ メモリ、ペリフェラル、およびインターコネクに備えることで、高度な信頼性を確保しています。ハードウェア セキュリティ マネージャ (HSM) が管理する粒度の細かいファイアウォールにより、開発者はセキュリティ重視のシステム設計要件を厳格に実装できます。AM263x デバイスでは、暗号化アクセラレーションとセキュア ブートも利用できます。

テキサス・インスツルメンツは、AM263x マイクロコントローラ ファミリーのマイクロコントローラ ソフトウェアと開発ツール一式を提供します。

2.5 ブースタパック:

AM263x LaunchPad 開発キットを使用すると、AM263x シリーズのマイコンを使用してアプリケーションを簡単かつ低コストで開発できます。ブースタパックは、テキサス インスツルメンツが作成したピン配置標準に準拠したアドオン ボードです。TI とサードパーティーのブースタパック エコシステムにより、AM263x LaunchPad で簡単に確認できるペリフェラルと潜在的なアプリケーションが大幅に拡張されています。AM263x LaunchPad の詳細なピン配置図については、「[BoosterPack ヘッド](#)」を参照してください。

TI のウェブサイトの設計ガイドラインに従って、独自のブースタパックを構築することもできます。テキサス インスツルメンツは、ブースタパックをコミュニティの他のメンバーにプロモーションすることも可能にしています。テキサス・インスツルメンツは、潜在顧客へのさまざまな連絡手段をご用意しております。

2.6 コンプライアンス

厳選された部品がすべて、RoHS と REACH への適合性を満たしています。

本製品に取り付けられている部品は、静電放電 (ESD) の影響を受けやすいものです。本製品は、ESD が制御された環境で使用することを推奨します。これには、ESD の蓄積を抑えるために温度や湿度が制御された環境も含まれます。また、本製品との接続時には、リストストラップや ESD マットなどの ESD 保護具の使用が推奨されます。

本製品は実験室に類似した基本的な電磁環境で使用され、EN IEC 61326-1:2021 に準拠した規格が適用されます。

2.7 セキュリティ

AM263x LaunchPad は、HS-FS (High Security, Field Securable: 高度セキュリティ対応、フィールドでのセキュア化可能) デバイスを搭載しています。HS-FS デバイスは、1 回のプログラミングを使用して、デバイスを HS-FS から HS-SE (High Security, Security Enforced: 高度セキュリティ対応、セキュリティ強化) に変換できます。

AM263x デバイスは、顧客キーがプログラムされていない HS-FS 状態の TI 工場出荷時に以下の属性を備えています。

- セキュア ブート プロセスを強制的に実行しない
- M4 JTAG ポートは閉じている
- R5 JTAG ポートはオープン
- セキュリティ サブシステム ファイアウォールは閉じている
- SoC ファイアウォールはオープン
- ROM ブートには TI の署名付きバイナリが想定されている (暗号化はオプション)
- TIFS- マイコンバイナリは、TI の秘密鍵によって署名されている

ワンタイム プログラマブル (OTP) Keywriter は、セキュア デバイスを HS-FS から HS-SE に変換します。OTP キーライターは、顧客キーをデバイスの eFuse にプログラムして、セキュア ブートを強制し、信頼できるルートを確立します。セキュア

ブートを使用するには、1つの画像を暗号化 (オプション) し、顧客キーを使用して署名する必要があります。これらは SoC によって検証されます。HS-SE 状態のセキュア デバイスには、次の属性があります。

- M4、R5 JTAG ポートの両方が閉じている
- セキュリティ サブシステムと SoC ファイアウォールの両方が閉じている
- TIFS- マイコンと SBL は、アクティブな顧客キーを使用して署名する必要がある

3 ボードのセットアップ

3.1 電源要件

AM263x LaunchPad には、5V、3A USB Type-C 入力から電力が供給されます。以下のセクションでは、AM263x LaunchPad、サポートコンポーネント、リファレンス電圧に電力を供給する電源分配ネットワークのトポロジについて説明します。

AM263x LaunchPad と互換性のある電源オプション:

- USB Type-C 入力を使用する場合:
 - USB-C レセプタクル対応の 5V、3A 電源アダプタ
 - キャプティブ USB-C ケーブル搭載、5V、3A 電源アダプタ
 - 電力供給分類がある PC USB Type-C ポート
 - Thunderbolt
 - USB ロゴの後ろのバッテリー












	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
			
Does support Power Delivery			
			
Thunderbolt Does support Power Delivery			

図 3-1. USB Type-C 電力供給分類

AM263x LaunchPad と互換性のない電源オプション:

- USB Type-C 入力を使用する場合:
 - 次のような任意の USB アダプタ ケーブル:
 - Type-A - Type-C
 - Micro-B - Type-C
 - DC パレル ジャック - Type-C
 - USB-C キャプティブ ケーブルまたはレセプタクルを使用する、5V、1.5A 電源アダプタ
 - PC USB Type-C ポートには 3A は使用不可

3.1.1 USB Type-C コネクタを使用した電源入力

AM263x LaunchPad には、USB Type-C 接続から電力が供給されます。USB Type-C ソースは 5V で 3A を供給でき、電流ソーシング能力を CC1 および CC2 信号経路で伝達します。AM263x LP では、USB Type-C コネクタの CC1 と CC2 がポートコントローラ IC (TUSB320) に接続されています。このデバイスは、CC ピンを使用してポートの接続 / 未接続、ケーブルの方向、役割の検出、Type-C 電流モードのポート制御を判断します。CC ロジックは、検出された役割に応じて、Type-C 電流モードをデフォルト、中、または高のいずれかとして検出します。

ポートピンは、抵抗を使用してグラウンドにプルダウンされ、上向きポート (UFP) モードとして構成されます。UFP モードでの正しい接続を判定するため、VBUS 検出が実装されています。OUT1 および OUT2 ピンは NOR ゲートに接続されています。OUT1 ピンと OUT2 ピンの両方のアクティブ low は、接続された状態の大電流 (3A) をアドバタイズします。これにより、VUSB_5V0 パワー スイッチで VSYS_5V0 電源を提供し、他のレギュレータと LDO に電力を供給できるようになります。

UFP モードでは、ポートコントローラ IC は常に両方の CC ピンにプルダウン抵抗を提示します。ポートコントローラ IC は、接続されている DFP からの Type-C モード電流アドバタイズメントに対応する電圧レベルを検出するため、CC ピンを監視します。ポートコントローラ IC は CC ピンをデバウンスし、VBUS が検出されるまで待機してから、接続を成功させます。UFP として構成されているポートコントローラ デバイスは、OUT1 および OUT2 GPIO を使用して、DFP のアドバタイズされた電流レベルを検出してシステムに通信します。

AM263x LP の電源要件は 3A で 5V です。、ソースが必要な電力を供給できない場合、NOR ゲートの出力は low になり、VUSB_5V0 パワー スイッチが無効化されます。したがって、電源要件が満たされていない場合、VCC3V3_TA を除くすべての電源はオフの状態のままです。このボードは、ソースが 5V、3A を供給できる場合のみ完全にオンになります。

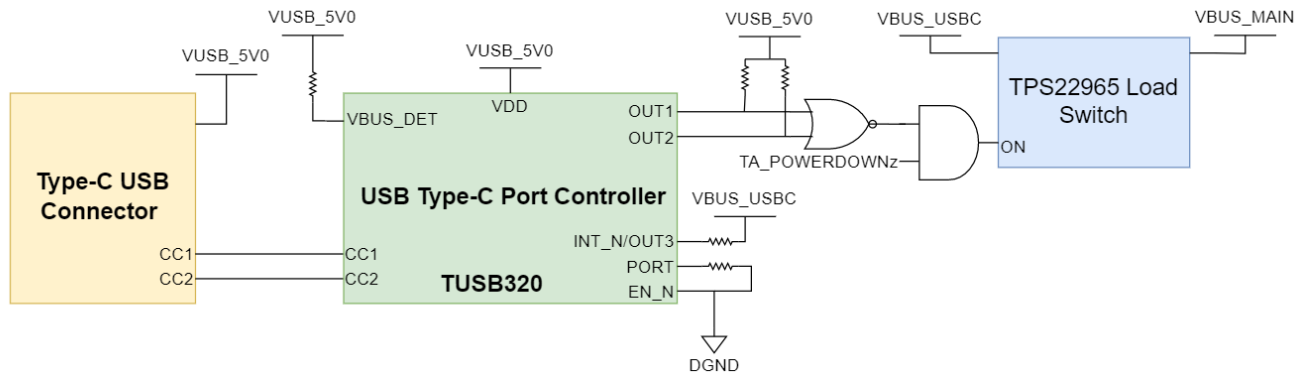


図 3-2. Type-C CC の構成

表 3-1. USB Type-C ケーブルの電流ソース能力と状態

OUT1	OUT2	広告
H	H	非接続状態でのデフォルト電流
H	L	接続状態でのデフォルト電流
L	H	接続状態での中電流 (1.5A)
L	L	接続状態での高電流 (3.0A)

AM263x LaunchPad には、各電源レールのディスクリートレギュレータに基づいた電源オプションがあります。電源の初期段では、Type-C USB コネクタから 5V 電源が供給され、LaunchPad が必要とするすべての電圧が生成されます。

ディスクリート DC/DC 降圧レギュレータと LDO を使用して、AM263x システム オン チップ (SoC) とおよびその他のペリフェラルに必要な電源を生成します。

表 3-2. 電圧レールの生成

部品	機能	入力電圧	出力電圧
TPS62913	AM263x コア デジタル 1.2V	5.0V	1.2V
TPS74801	システム 3.3V	5.0V	3.3V
TSP74801	イーサネット PHY 2.5V	5.0V	2.5V
TPS74801	イーサネット PHY 1.1V	5.0V	1.1V
TPS62177	テスト オートメーション ヘッド 3.3V	5.0V	3.3V

3.1.2 電源ステータス LED

複数の電源表示 LED をオンボード実装しており、主要電源の出力ステータスをユーザーに通知できます。LED は、さまざまなドメインで電力を示します。

表 3-3. 電源ステータス LED

名称	デフォルトのステータス	動作	機能
D2	ON	VSYS_5V0	電圧の電源インジケータ
D4	ON	VSYS_3V3	電圧の電源インジケータ
D5	ON	PG_VDD_1V2	電圧の電源インジケータ
D6	ON	VSYS_TA_3V3	電圧の電源インジケータ
DS1	OFF	SAFETY_ERROR	電圧の電源エラー表示 - VUSB_5V0
D3	OFF	XDS_PROGSTAZ1	micro-B 接続が確立されると LED が点灯します
DS3	OFF	XDS_PROGSTAZ2	LED が点灯し、JTAG 経由の通信が表示されます

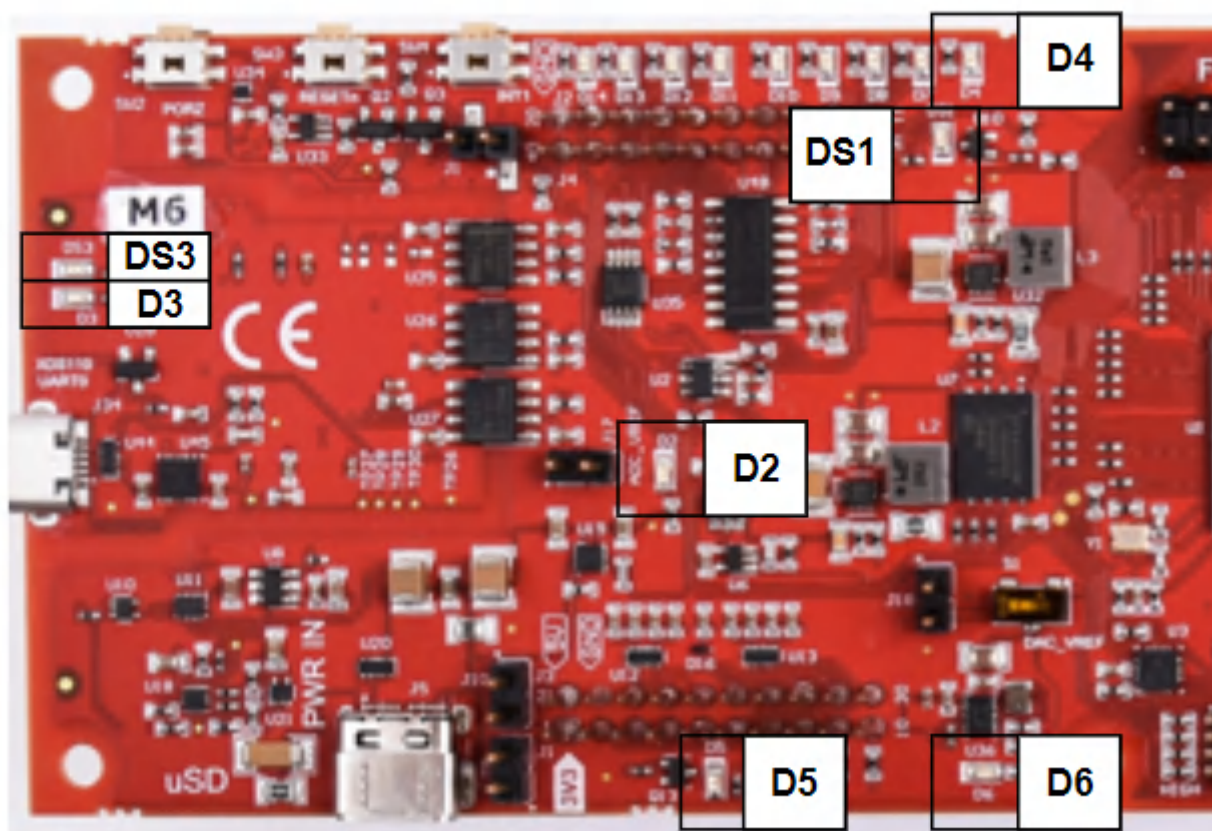


図 3-3. 電源ステータス LED

3.1.3 電源ツリー

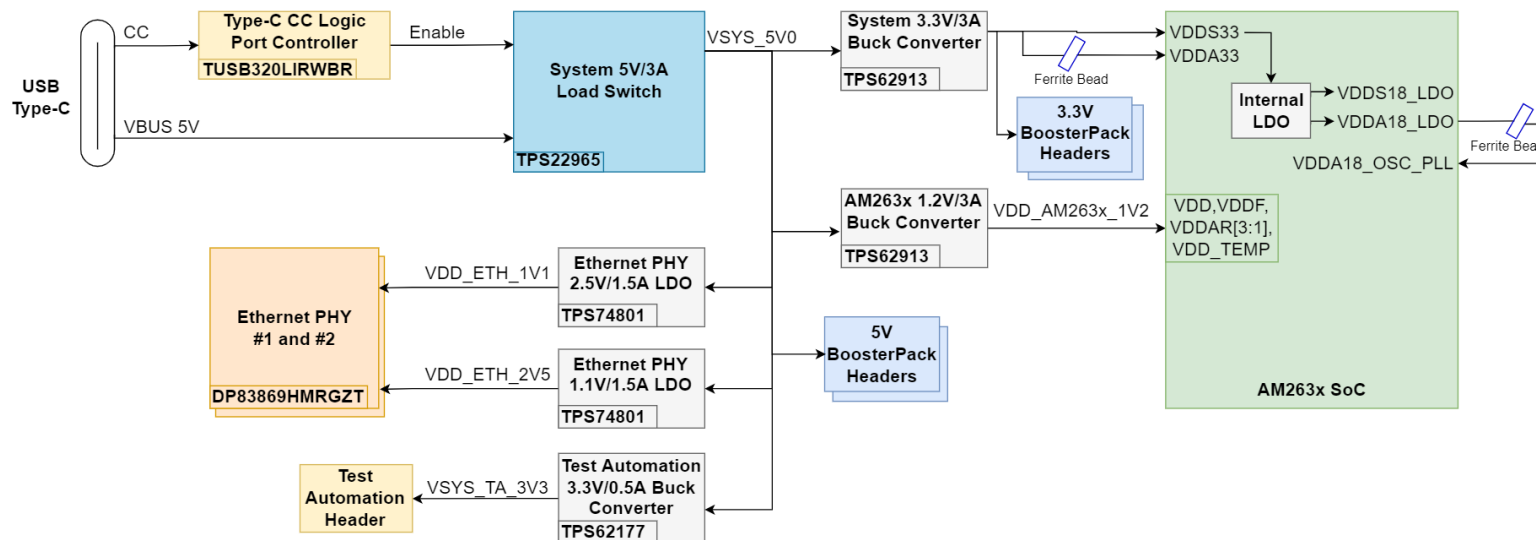


図 3-4. AM263x LaunchPad の電源ツリー図

3.2 プッシュ ボタン

LaunchPad は、AM263x SoC にリセット入力とユーザー割り込みを提供する、複数のユーザー プッシュ ボタンが用意されています。

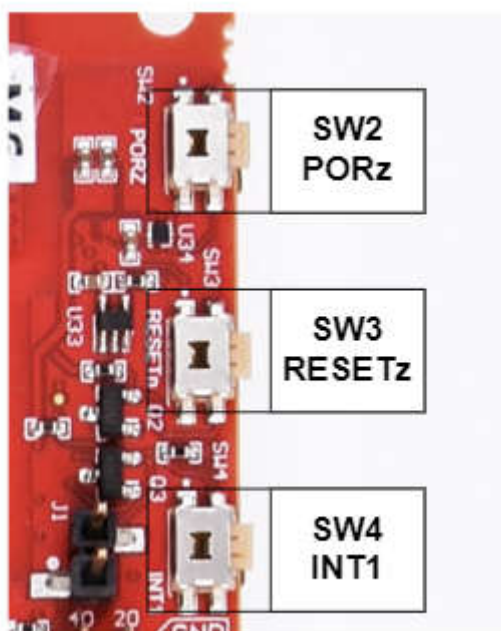


図 3-5. プッシュ ボタン

AM263x LaunchPad の上面に配置されているプッシュ ボタンの一覧を [表 3-4](#) に示します。

表 3-4. LaunchPad プッシュ ボタン

プッシュ ボタン	信号	機能
SW2	PORz	SoC PORz リセット入力
SW3	RESETz	SoC ウォームリセット入力
SW4	INT1	ユーザー割り込み信号

3.3 ブートモードの選択

AM263x のブートモードは、DIP スイッチ (SW1) またはテスト オートメーション ヘッドによって選択されます。PORz がトリグラーされたとき、テスト オートメーション ヘッドは、I2C 拡張バッファを使用してブートモードを駆動します。サポートされているブートモードを [表 3-6](#) に示します。各ブートモードの DIP スイッチ構成を [表 3-5](#) に示します。

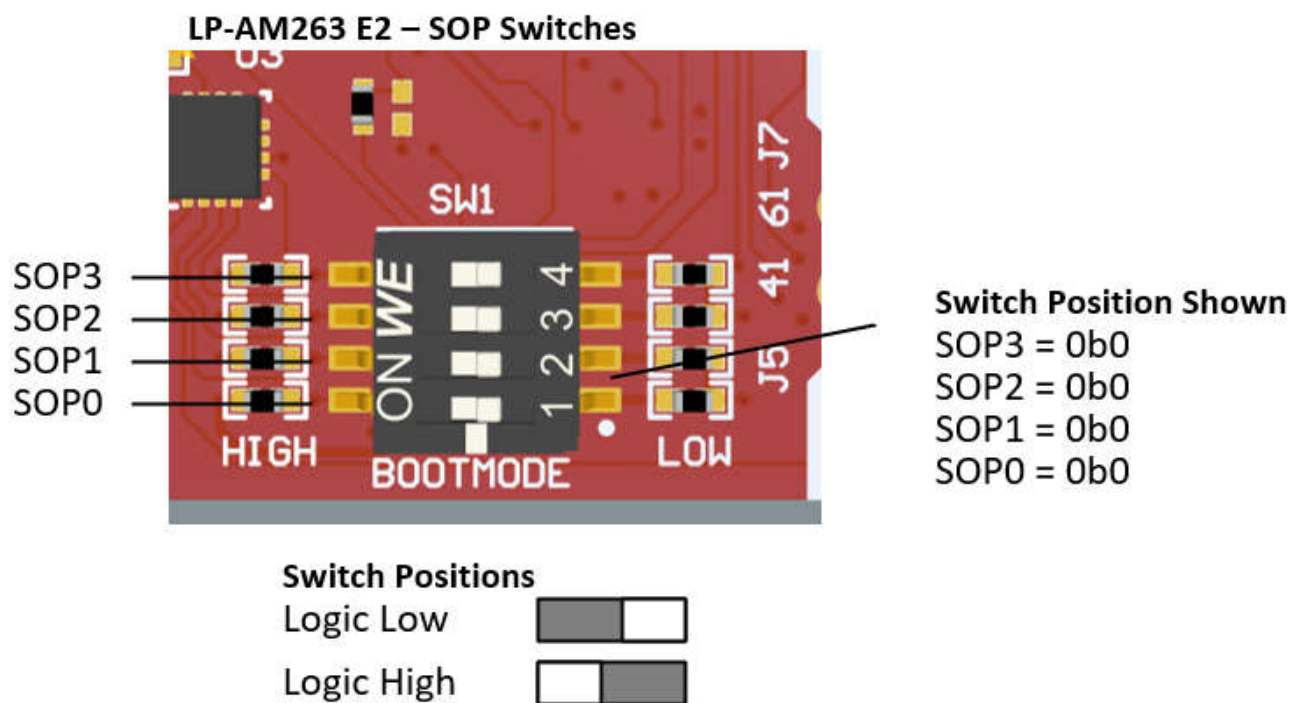


図 3-6. ブートモード DIP スイッチの位置

表 3-5. ブートモードの選択

ブートモード	SPI0_D0_pad (SOP3)	SPI0_CLK_pad (SOP2)	QSPI_D1 (SOP1)	QSPI_D0 (SOP0)
QSPI (4S) - クワッド読み取りモード	1	1	1	1
UART	1	1	1	0
QSPI (1S) - シングル読み取りモード	1	1	0	1
QSPI (4S) - クワッド読み取り UART フォールバックモード	1	0	1	1
QSPI (1S) - 単一読み取り UART フォールバックモード	1	0	1	0
DevBoot	0	1	0	0
サポートされていない起動モード	上記に定義されていない他のすべての組み合わせ			

表 3-6. サポートされているブート モード

ブート モード/パブリック	ブート メディア/ホスト	注
QSPI (4S) - クワッド読み取りモード	QSPI フラッシュ	クワッド読み取りモードで QSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
UART	外部ホスト	UART から SBL をダウンロードしてブートします。デバイスにより UART から SBL が取得されるはずですが、デバイスでは、UART 経由のダウンロードに使用する XMODEM プロトコルがサポートされています。
QSPI (1S) - シングル読み取りモード	QSPI フラッシュ	シングル単一読み取りモードで QSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
QSPI (4S) - クワッド読み取り UART フォールバック モード	QSPI フラッシュ / 外部ホスト	クワッド読み取りモードで QSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。セカンダリ SBL も失敗した場合は、UART インターフェイスを介して外部ホストからブートします。
QSPI (1S) - 単一読み取り UART フォールバック モード	QSPI フラッシュ / 外部ホスト	シングル単一読み取りモードで QSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。セカンダリ SBL も失敗した場合は、UART インターフェイスを介して外部ホストからブートします。
DevBoot	該当なし	SBL なし。開発目的でのみ使用される。

4.2 GPIO へのマッピング

表 4-1. GPIO マッピング表

GPIO 名称	GPIO	機能	ネット名	アクティブ ステータス
CPSW RGMII1/MII1 マルチプレクサのイネーブル コントロール	GPIO1	GPIO	RGMII1_ICSSM_MUX_EN_GPIO1	Low
産業用 LED ドライバ イネーブル	GPIO25	GPIO	AM263_LED_ENABLE_GP25	Low
ユーザー定義の LED	GPIO26	GPIO	AM263_LED_GPIO26	Low
CAN トランシーバへのスタンバイ入力	GPIO51	GPIO	AM263_CAN_STB_GPIO51	High
マルチプレクサ イネーブル	GPIO58	GPIO	AM263_MUX_EN_GPIO58	High
BP マルチプレクサの選択ライン	GPIO63	GPIO	AM263_BP_MUX_SEL_GPIO63	Low
PRU MUX の選択ライン	GPIO64	GPIO	AM263_PRU_MUX_SEL_GPIO64	Low
CPSW RGMII1/MII1 MUX の選択ライン	GPIO105	GPIO	RGMII1_ICSSM_MUX_SEL_GPIO105	Low
SD カード ロード スイッチの有効化	GPIO122	GPIO	AM263_SD_ENABLE_GPIO122	Low
SoC への割り込み	GPIO123	割り込み	AM263_INT1_PB_GPIO123	Low

4.3 リセット

図 4-2 に、AM263x LaunchPad のリセット アーキテクチャを示します

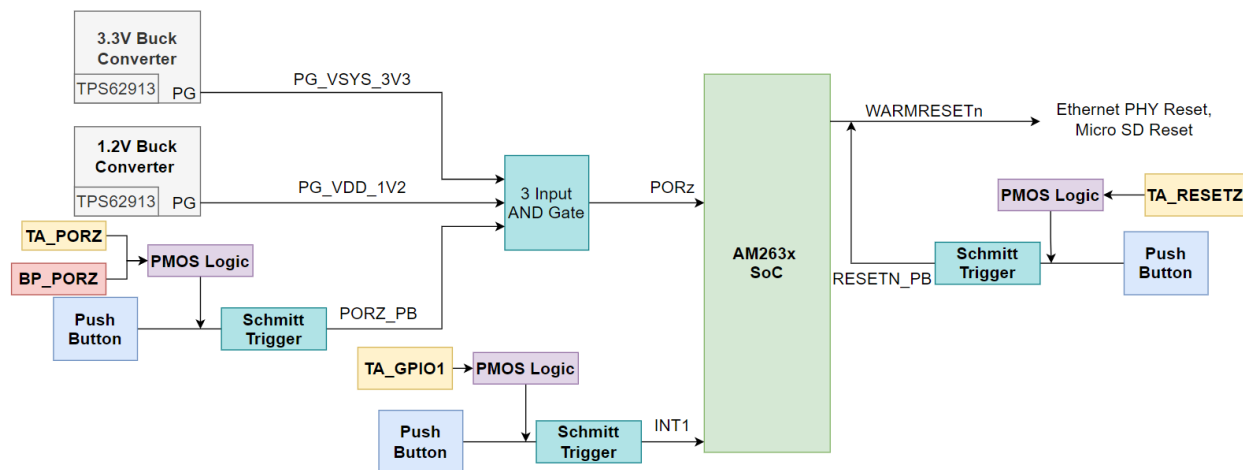


図 4-2. リセット アーキテクチャ

AM263x LaunchPad には次のリセット機能があります。

- PORz はパワー オンリセットです
- WARMRESETn は、ウォームリセットで

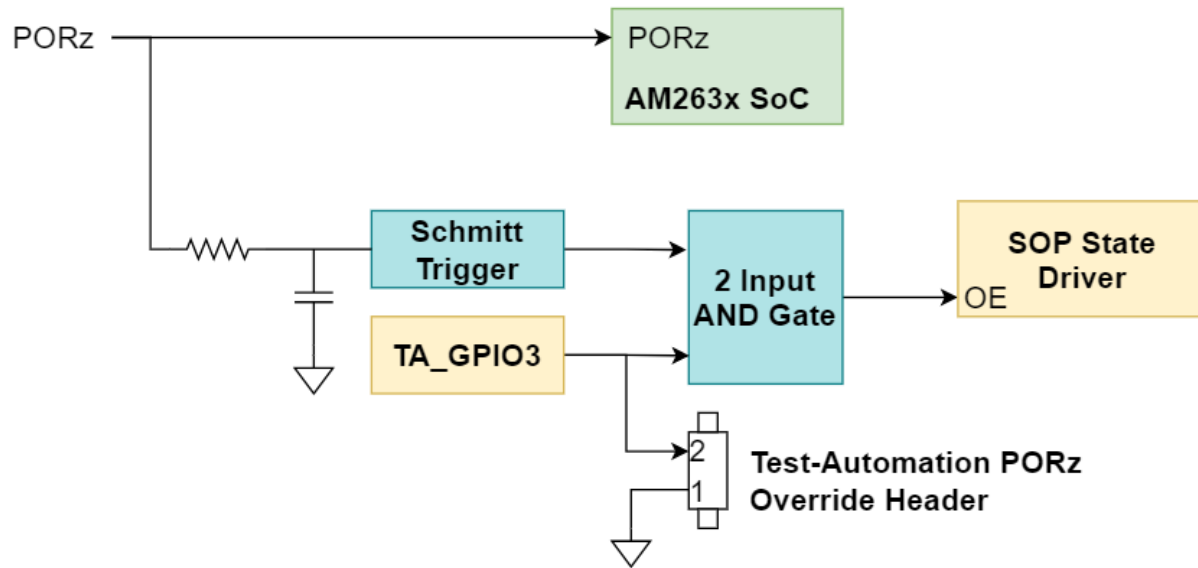


図 4-3. PORz リセット信号ツリー

PORz 信号は、以下の場合にメインドメインのパワーオンリセットを生成する 3 入力 AND ゲートによって駆動されます。

- 3.3V 降圧コンバータ (TPS62913) パワーグッド出力は、出力電圧をパワーグッド スレッシュホールド未満にすることにより low に駆動されます。
- 1.2V 降圧コンバータ (TPS62912) パワーグッド出力は、出力電圧をパワーグッド スレッシュホールド未満にすることにより low に駆動されます。
- ユーザー プッシュ ボタン (SW2) が押されました。
- P チャネル MOSFET のゲート信号はロジック LOW であるため、PMOS の V_{GS} はゼロ未満になります。したがって、PORz 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。PMOS ゲートへのロジック LOW 入力を生成できる信号は次のとおりです。
 - テスト オートメーション ヘッダーからの TA_PORZ 出力
 - いずれかのブースタパック サイトからの BP_PORZ 出力。

PORz 信号は以下のように接続されます。

- AM263x SoC PORz 入力
- BOOTMODE 状態のドライバの出力イネーブル入力
 - GND から 3.0V までの 1ms の遅延を生成するための RC フィルタがあり、SOP 状態ドライバの出力イネーブル入力が PORz デアサートに続いて必要な SOP ホールド時間よりも長くなります。

ジャンプを取り付けたときに TA_GPIO3 を low で維持できるようにするための テスト オートメーション PORz オーバーライド ヘッダがあります。これにより、テスト オートメーション ヘッダの BOOTMODE 制御が有効になります。

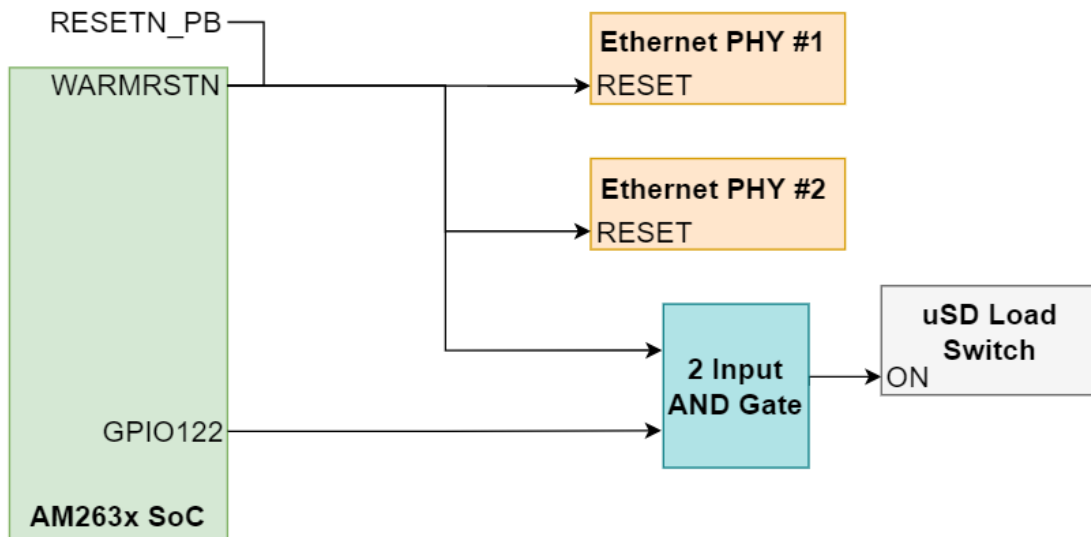


図 4-4. WARMRESETn リセット信号ツリー

WARMRESETn 信号は、以下の場合、メインドメインへのウォームリセットを生成します。

- ユーザー プッシュ ボタン (SW3) が押されました。
- テスト オートメーション ヘッドはロジック LOW 信号 (TA_RESETz) を P チャネル MOSFET ゲート出力するため、PMOS の V_{GS} はゼロ未満になります。したがって、RESETz 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。

WARMRESETn 信号は次のように接続されます。

- AM263x SoC WARMRESETN 出力
- プッシュ ボタン + PMOS ロジックから生成される RESETN_PB 信号
- AM263x SoC 駆動 GPIO 信号 (GPIO122) による 2 入力 AND ゲート経由マイクロ SD ロード スイッチ制御入力
- 両方のイーサネット PHY のリセット入力

AM263x LaunchPad には SoC への外部割り込み INT1 もあり、以下の場合に発生します。

- ユーザー プッシュ ボタン (SW4) が押されました。
- テスト オートメーション ヘッドはロジック LOW 信号 (TA_GPIO1) を P チャネル MOSFET ゲート出力するため、PMOS の V_{GS} はゼロ未満になります。したがって、INTn 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。

4.4 クロック

AM263x SoC では、XTAL_XI 用の 25MHz クロック入力が必要です。AM263x LaunchPad は、SoC クロックソースに 25MHz 水晶振動子を使用します。この LaunchPad にはさらに、イーサネット PHY クロック処理用の 25MHz 水晶発振器も 2 個搭載されています。25MHz イーサネット PHY #1 水晶発振器の XTAL_XI とおよび XTAL_XO 用に実装された抵抗器を取り外し、CLKOUT0 信号をイーサネット PHY の XI ピンにルートするための適切な抵抗器を取り付けることで、SoC クロック信号出力 CLKOUT0 をイーサネット PHY #1 のクロックソースとして使用できます。

25MHz イーサネット PHY #2 水晶発振器の XTAL_XI と XTAL_XO 用に実装された抵抗器を取り外し、ETH1_CLKOUT 信号をイーサネット PHY #2 の XI ピンにルートするための適切な抵抗器を取り付けることで、イーサネット PHY #1 クロック信号出力 ETH1_CLKOUT をイーサネット PHY #2 のクロックソースとして使用できます。

また、この LaunchPad には、UART-USB JTAG をサポートするために XDS110 用の 16MHz クロックソースも必要です。

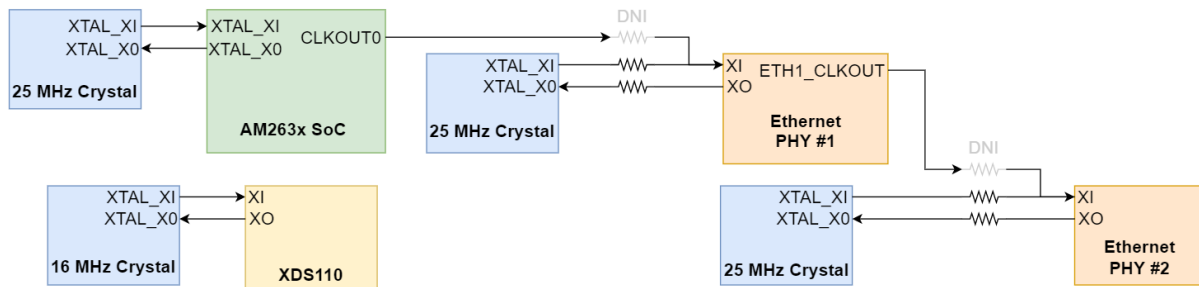


図 4-5. AM263x LaunchPad クロック ツリー

4.5 メモリ インターフェイス

4.5.1 QSPI

AM263x LaunchPad には、AM263x SoC の QSPI0 インターフェイスに接続された 128M ビット QSPI フラッシュ メモリ デバイス (S25FL128SAGNFI000) が搭載されています。QSPI インターフェイスは、メモリ速度 104MHz のシングル データ レートに対応しています。QSPI フラッシュには 3.3V システム電源から電力が供給されます。

注

通常、フラッシュ メモリ用のリセット ピンがあります。LaunchPad で使用される WSON フラッシュ パッケージにはリセット ピンはありません。

QSPI0_D0/D1 信号は、BOOTMODE 制御ロジックにも使用されます。10K Ω の抵抗がありますが、これは値のラッチ後に BOOTMODE 制御ロジックを分離するために使用されます。

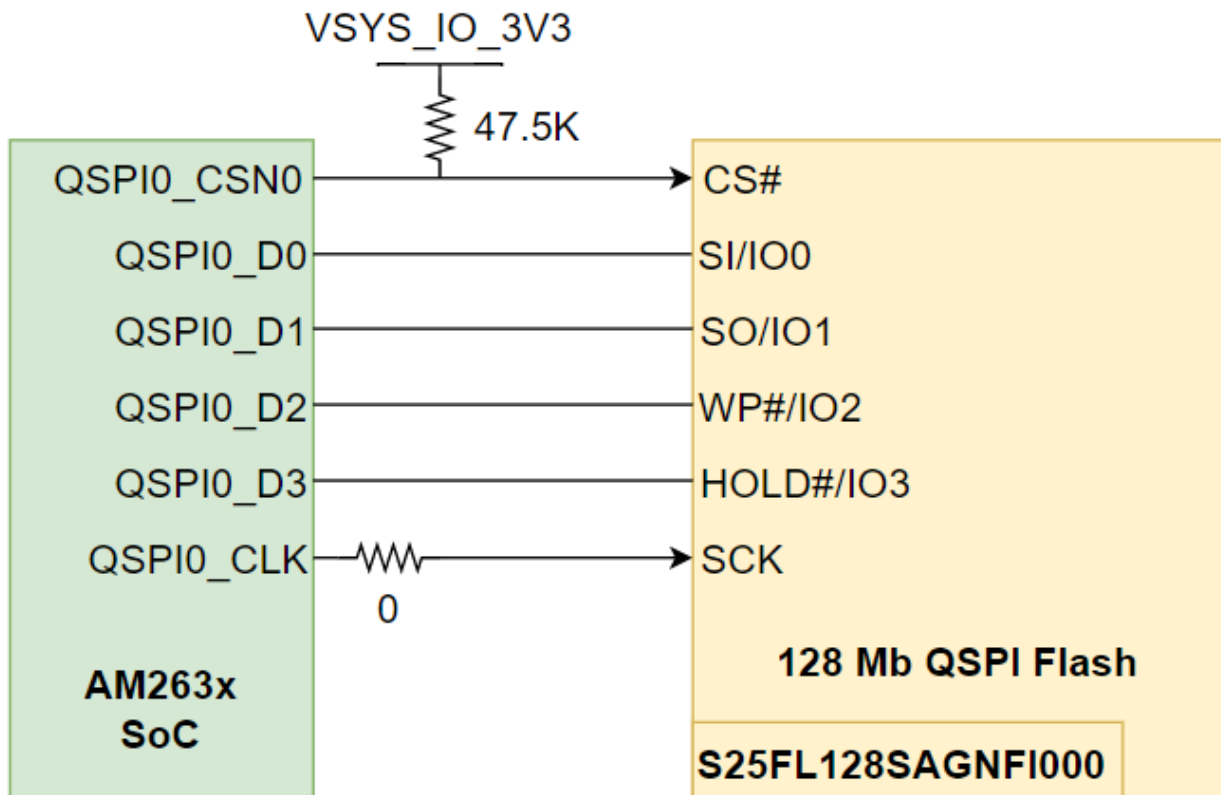


図 4-6. QSPI フラッシュ インターフェイス

4.5.2 基板 ID EEPROM

AM263x LaunchPad には、I2C ベースの 1M ビット EEPROM (CAT23M01WI-GT3) が搭載されており、基板構成の詳細が保存されます。基板 ID EEPROM は、AM263x SoC の I2C1 インターフェイスに接続されています。EEPROM のデフォルトの I2C アドレスは、アドレスピン A1 をプルアップし、アドレスピン A2 をグランドにプルダウンすることで 0x52 に設定されます。EEPROM の書き込み保護ピンはデフォルトでグランドにプルダウンされているため、書き込み保護は無効になっています。

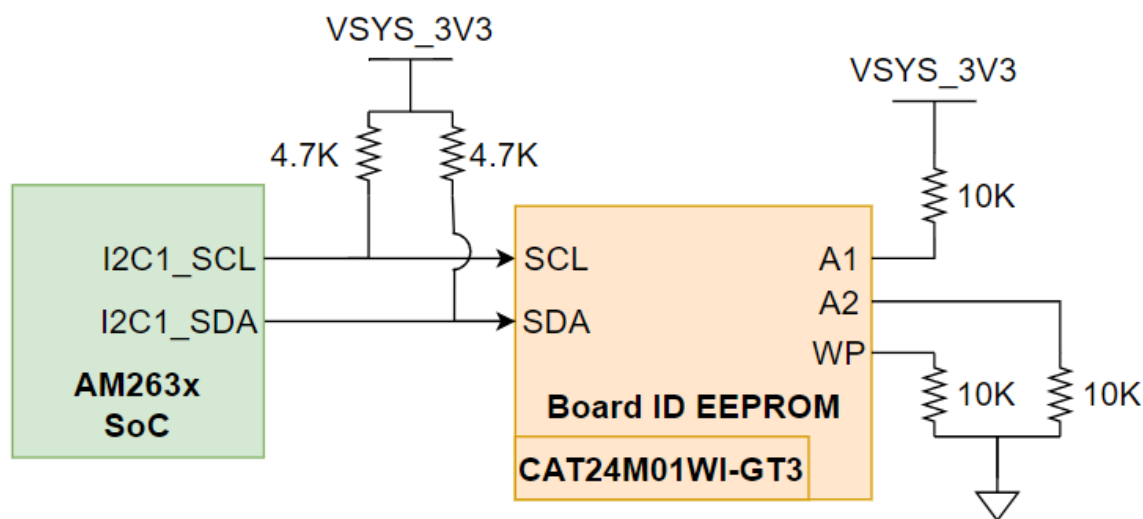


図 4-7. 基板 ID EEPROM

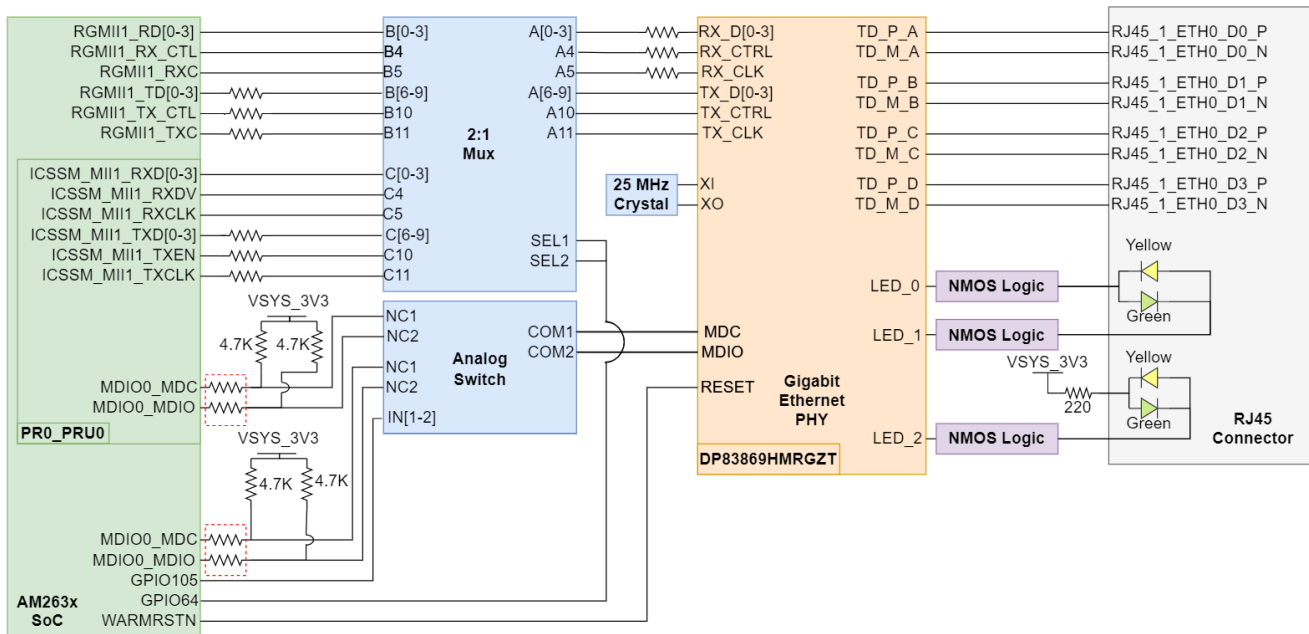
4.6 イーサネット インターフェイス

4.6.1 イーサネット PHY #1 - CPSW RGMII/ICSSM

注

TRM で提供される PRU 内部ピンマルチプレクサ マッピングは、PRU のオリジナル元のハードウェア定義の一部です。しかし、IP と関連ファームウェア構成により柔軟性が得られるため、これは必ずしも難しい要件にはなりません。AM65x 向けの最初の PRU 実装で、初期の SoC 統合時に MII TX ピンが入れ替わりしました。ファームウェアを再利用できるように、この仕様はその後の PRU リビジョンで維持されました。SDK ファームウェアを使用できるようにするには、SYSCONFIG で生成された PRU ピン マッピングを使用してください。

AM263x LaunchPad では 48 ピン イーサネット PHY (DP83869HMRGZT) を使用しており、これは、CPSW RGMII、または、1 つのオンダイ プログラマブル リアルタイム ユニットと産業用通信サブシステム (PRU-ICSS) のいずれかに接続されます。RGMII 信号と PRU-ICSS 信号のどちらかを選択する 2:1 マルチプレクサがあります。PHY は、1Gb 動作をアダプタイズするように設定されています。PHY のイーサネット データ信号は、RJ45 コネクタで終端されています。RJ45 コネクタは、複数の磁気素子と複数の LED を内蔵したイーサネット 10/100/1000Mbps コネクティブティに対応し、リンクとアクティビティを表示するためにこの基板ボード上で使用されます。



- A. AM263x マイコンの MDIO ピンと、接続されている PHY ピンとの間のシグナル インテグリティを向上させるため、赤い点線で囲まれた直列終端抵抗を 0Ω から 33Ω に更新しました。この変更は、LaunchPad の上面の PORz プッシュ ボタンの近くにある「M1」ステッカーで示されています。

図 4-8. イーサネット PHY #1

イーサネット PHY には、個別の電源が 3 つ必要です。VDDIO は、システムが生成する 3.3V 電源です。イーサネット PHY 用の 1.1V と 2.5V の電源専用 LDO があります。

SoC 付近には、送信クロックおよびデータ信号に直列終端抵抗があります。イーサネット PHY の近くには、受信クロック信号とデータ信号に直列終端抵抗が接続されています。

SoC から PHY への MDC 信号と MDIO 信号を正常に動作させるには、3.3V システム電源電圧への 4.7K Ω プルアップ抵抗が必要です。CPSW MDIO/MDC 信号と ICSSM MDIO/MDC 信号のいずれかを選択してイーサネット PHY にルートするアナログ スイッチ (TS5A23159DGSR) があります。

2:1 マルチプレクサとアナログ スイッチはどちらも、CPSW RGMII 信号と ICSSM 信号のいずれかを選択する GPIO 信号によって制御されます。

表 4-2. イーサネット PHY #1 CPSW/ICSSM 選択

GPIO105	条件	マルチプレクサの機能
Low	RGMII CPSW が選択されている	ポート A \leftrightarrow ポート B
High	ICSSM が選択されている	ポート A \leftrightarrow ポート C

イーサネット PHY のリセット入力、WARMRESET AM263x SoC 出力信号によって制御されます。

イーサネット PHY は、デバイスを特定の動作モードに設定するために、多くの機能ピンをストラップ オプションとして使用します。

表 4-3. イーサネット PHY #1 ストラッピング抵抗

機能ピン	デフォルト モード	LP のモード	機能
RX_D0	0	3	PHY アドレス:0011
RX_D1	0	0	
JTAG_TDO/GPIO_1	0	0	RGMII to Copper
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自動ネゴシエーション、1000/100/10 アドバタイズ、自動 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	ポート ミラーリングが無効

注

各ストラップ ピンの内部プルダウン抵抗は、約 9K Ω です

注

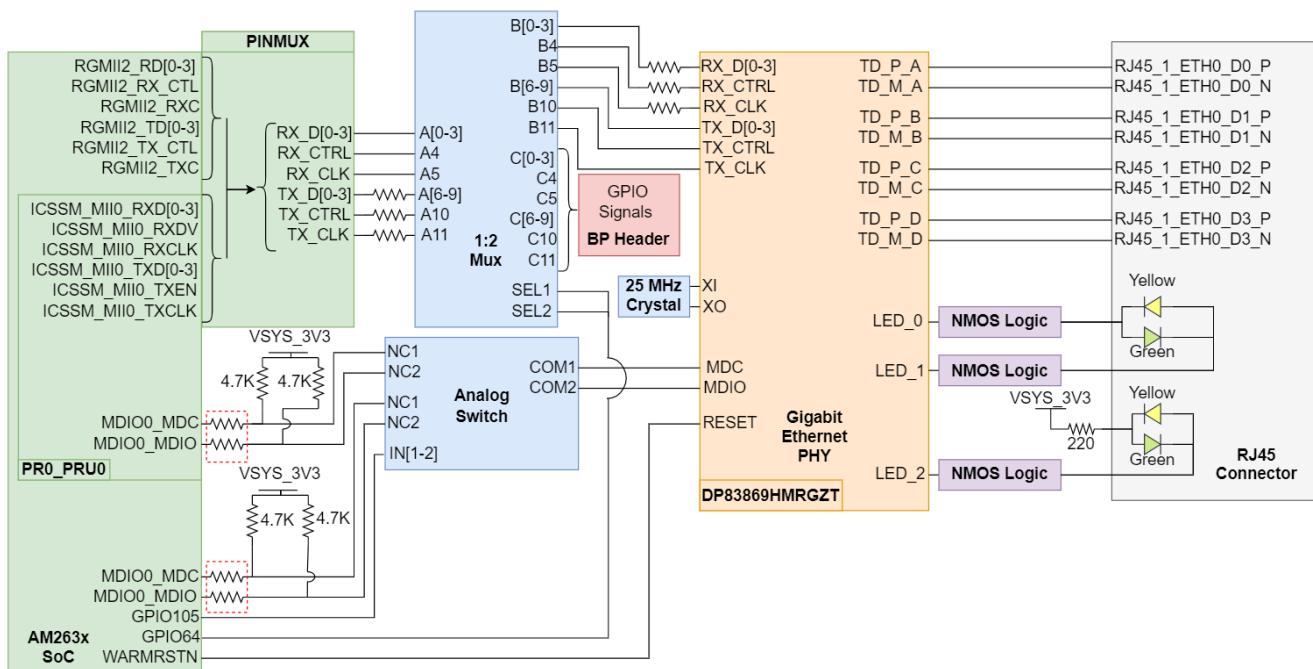
RX_D0 および RX_D1 は 4 レベル ストラップ抵抗モード方式で使用されます。その他の信号はすべて 2 レベルのストラップ抵抗モードです。

4.6.2 イーサネット PHY #2: CPSW RGMII/ICSSM

注

TRM で提供される PRU 内部ピンマルチプレクサ マッピングは、PRU のオリジナル元のハードウェア定義の一部です。しかし、IP と関連ファームウェア構成により柔軟性が得られるため、これは必ずしも難しい要件にはなりません。AM65x 向けの最初の PRU 実装で、初期の SoC 統合時に MII TX ピンが入れ替わりました。ファームウェアを再利用できるように、この仕様はその後の PRU リビジョンで維持されました。SDK ファームウェアを使用できるようにするには、SYSCONFIG で生成された PRU ピン マッピングを使用してください。

AM263x LaunchPad では 48 ピン イーサネット PHY (DP83869HMRGZT) を使用しており、これは、CPSW RGMII、または、1 つのオンダイ プログラマブル リアルタイム ユニットと産業用通信サブシステム (PRU-ICSS) のいずれかに接続されます。RGMII CPSW ポートと ICSSM は、AM263x SoC で内部的にピン多重化されています。信号の内部マルチプレクシングの詳細については、「[ピンマルチプレクサ マッピング](#)」をご覧ください。PHY は、1Gb 動作をアダプタイズするように設定されています。PHY のイーサネット データ信号は、RJ45 コネクタで終端されています。RJ45 コネクタは、複数の磁気素子と複数の LED を内蔵したイーサネット 10/100/1000Mbps コネクティブティに対応し、リンクとアクティビティを表示するためにこの基板ボード上で使用されます。



- A. AM263x マイコンの MDIO ピンと、接続されている PHY ピンとの間のシグナル インテグリティを向上させるため、赤い点線で囲まれた直列終端抵抗を 0Ω から 33Ω に更新しました。この変更は、LaunchPad の上面の PORz プッシュ ボタンの近くにある「M1」ステッカーで示されています。

図 4-9. イーサネット PHY #2

イーサネット PHY には、個別の電源が 3 つ必要です。VDDIO は、システムが生成する 3.3V 電源です。イーサネット PHY 用の 1.1V と 2.5V の電源専用 LDO があります。

SoC 付近には、送信クロックおよびデータ信号に直列終端抵抗があります。イーサネット PHY の近くには、受信クロック信号とデータ信号に直列終端抵抗が接続されています。

SoC から PHY への MDC 信号と MDIO 信号を正常に動作させるには、3.3V システム電源電圧への 4.7KΩ プルアップ抵抗が必要です。CPSW MDIO/MDC 信号と ICSSM MDIO/MDC 信号のいずれかを選択してイーサネット PHY にルートするアナログ スイッチ (TS5A23159DGSR) があります。

AM263x 内部 Pinmux を使用して、CPSW RGMII 信号または ICSSM 信号のいずれかを選択します。次に、これらの信号は 1:2 マルチプレクサ (TS3DDR3812RUAR) にルートされます。このマルチプレクサは、PRU GPIO 信号が BoosterPack アプリケーションで使用されている場合に、信号のマッピング先としてイーサネット PHY または BP ヘッダのいずれかを選択します。1:2 マルチプレクサを駆動する AM263x SoC GPIO 選択信号があります。

表 4-4. イーサネット PHY #2 CPSW/ICSSM 選択

GPIO64	条件	マルチプレクサの機能
Low	イーサネット PHY が選択されている	ポート A ↔ ポート B
High	BoosterPack ヘッダが選択されている	ポート A ↔ ポート C

イーサネット PHY のリセット入力、WARMRESET AM263x SoC 出力信号によって制御されます。

イーサネット PHY は、デバイスを特定の動作モードに設定するために、多くの機能ピンをストラップ オプションとして使用します。

表 4-5. イーサネット PHY #2 ストラッピング抵抗

機能ピン	デフォルト モード	LP のモード	機能
RX_D0	0	0	PHY アドレス:1100
RX_D1	0	3	
JTAG_TDO/GPIO_1	0	0	RGMII to Copper
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自動ネゴシエーション、1000/100/10 アドバタイズ、自動 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	ポート ミラーリングが無効

注

各ストラップ ピンの内部プルダウン抵抗は、約 9KΩ です

注

RX_D0 および RX_D1 は 4 レベル ストラップ抵抗モード方式で使用されます。その他の信号はすべて 2 レベルのストラップ抵抗モードです。

4.6.3 RJ45 コネクタにおけるでの LED 表示

AM263x LaunchPad には、AM263x SoC の CPSW RGMII 信号と ICSSM 信号用として RJ45 ネットワーク ポートが 2 つあります。各 RJ45 コネクタには 2 色 LED が 2 つあり、リンクとアクティビティを示すために使用されます。

イーサネット PHY #1 の RJ45 コネクタの LED 表示:

表 4-6. イーサネット PHY #1 の RJ45 コネクタ の LED 表示

LED	色	インジケータ
右の LED	緑	イーサネット PHY 電源が構築されている
	黄	「送信」または「受信」アクティビティ
左の LED	緑	リンク OK
	黄	1000BT リンクがアップ

イーサネット PHY #2 の RJ45 コネクタ LED 表示:

表 4-7. イーサネット PHY #2 の RJ45 コネクタ の LED 表示

LED	色	インジケータ
右の LED	緑	イーサネット PHY 電源が構築されている
	黄	「送信」または「受信」アクティビティ
左の LED	緑	リンク OK
	黄	1000BT リンクがアップ

4.7 I2C

AM263x LaunchPad は、2 つの AM263x SoC インタ インテグレートド サーキット (I2C) ポートを使用し、さまざまなターゲットのコントローラとして動作します。通信を可能にするために、すべての I2C データラインとクロックラインを 3.3V システム電圧電源にプルアップすることが重要です。

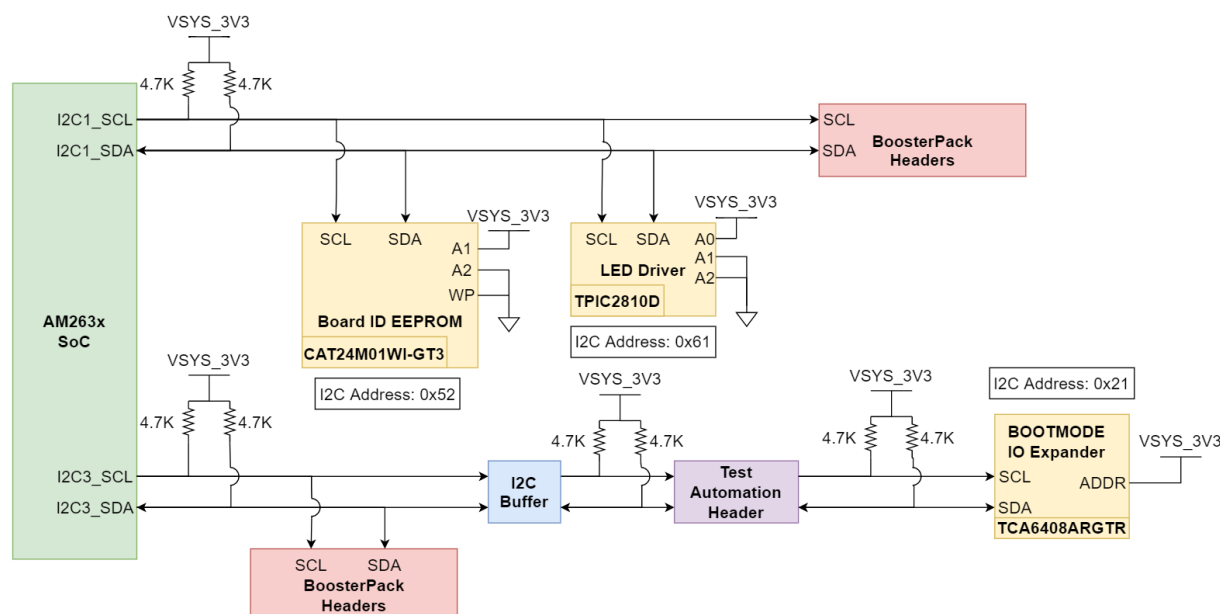


図 4-10. I2C ターゲット

表 4-8. I2C アドレッシング

ターゲット	I2C インスタンス	I2C アドレスビットの説明	デバイス アドレッシング	LaunchPad の構成	I2C アドレス
基板 ID EEPROM	I2C1	デバイス アドレスの最初の 4 ビットは 1010 に設定され、次の 2 ビットは A2 ピンと A1 ピンによって設定されます。7 番目のビット a16 は最上位内部アドレス ビットです	0b10110[A2][A1][a16] A1 は 3.3V 電源 に接続 A2 は接地	0b1010010	0x52
LED ドライバ	I2C1	ターゲット アドレスの最初の 4 ビットは 1100 で、次の 3 ビットは A2、A1、A0 によって決定されます	0b1100[A2][A1][A0] A2/A1 は接地 A0 は 3.3V 電源に接続	0b1100001	0x61
ブースタパック ヘッダー	I2C1	ターゲットに依存			
BOOTMODE IO エクスパンダ	I2C3/TA_I2C	ターゲット アドレスの最初の 6 ビットは 010000 に設定され、次のビットは IO エクスパンダのアドレス ピンによって決定されます	0b010000 [ADDR] ADDR ピンは 3.3V 電源に接続	0b0100001	0x21
ブースタパック ヘッダー	I2C3	ターゲットに依存			

注

下線付きのアドレス ビットは、デバイス アドレッシングに基づいて固定されており、構成できません。

4.8 産業用アプリケーションの LED

AM263x LaunchPad は、産業用通信 LED に使用する LED ドライバ (TPIC2810D) を搭載しています。このドライバは 8 つの緑色 LED に接続されており、I2C アドレスは 0x61 です。

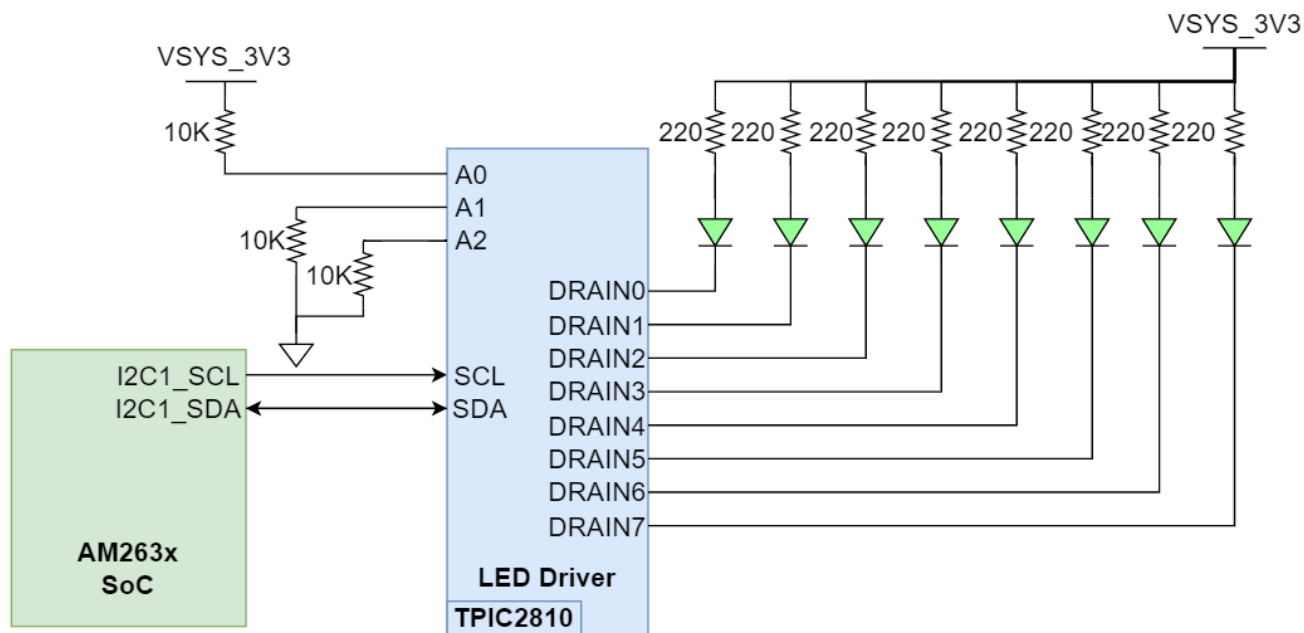


図 4-11. 産業用アプリケーションの I2C LED アレイ

4.9 SPI

AM263x LaunchPad は、AM263x SoC の 2 つの SPI インスタンス (SPI0、SPI1) を BoosterPack ヘッダにマップします。各 SPI クロックと SPI D0 信号について、SoC の近くに直列終端抵抗を配置します。適切に機能させるために SPI 信号を選択する 2:1 マルチプレクサ (SN74CB3Q3257PWR) があります。このマルチプレクサは、AM263x SoC から生成された 2 つの GPIO 信号によって駆動されます。

表 4-9. SPI マルチプレクサ

出力イネーブル (OE)	選択 (S)	入力 / 出力	機能
Low	Low	A ↔ B1	A ポート = B1 ポート
Low	High	A ↔ B2	A ポート = B2 ポート
High	X	ハイ インピーダンス	切斷

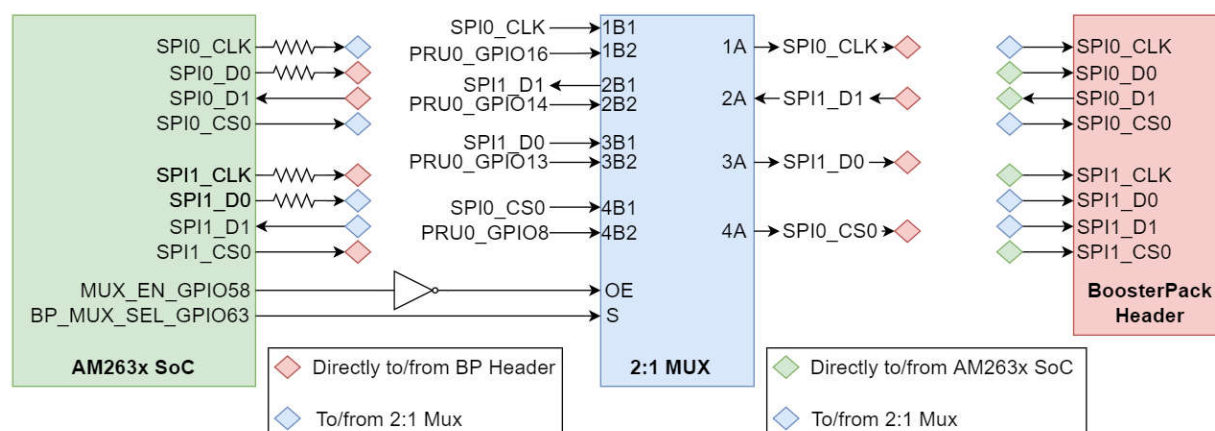


図 4-12. SoC SPI から BoosterPack へ

4.10 UART

AM263x LaunchPad は、端末アクセスのための USB2.0 から UART へのブリッジとして XDS110 を使用します。AM263x SoC の UART0 送信および受信信号は、3.3V IO 電圧電源から 3.3V XDS 電源に変換するためのデュアルチャネル絶縁バッファ (ISO7221DR) を使用して XDS110 にマップされています。XDS110 は、USB 2.0 信号用に micro-B USB コネクタに接続されています。過渡電圧抑制デバイス (TPD4E004DRYR) により、USB 2.0 信号への ESD 保護が提供されています。micro-B USB コネクタの VBUS 5V 電源は、低ドロップアウトレギュレータ (TPS79601DRBR) に割り当てられ、3.3V XDS110 電源を生成します。XDS110 には個別の 3.3V 電源があるため、LaunchPad への電源が切り離されたときに、エミュレータは接続を維持できます。

個別の UART インスタンスは、BoosterPack ヘッダに直接マップされます。

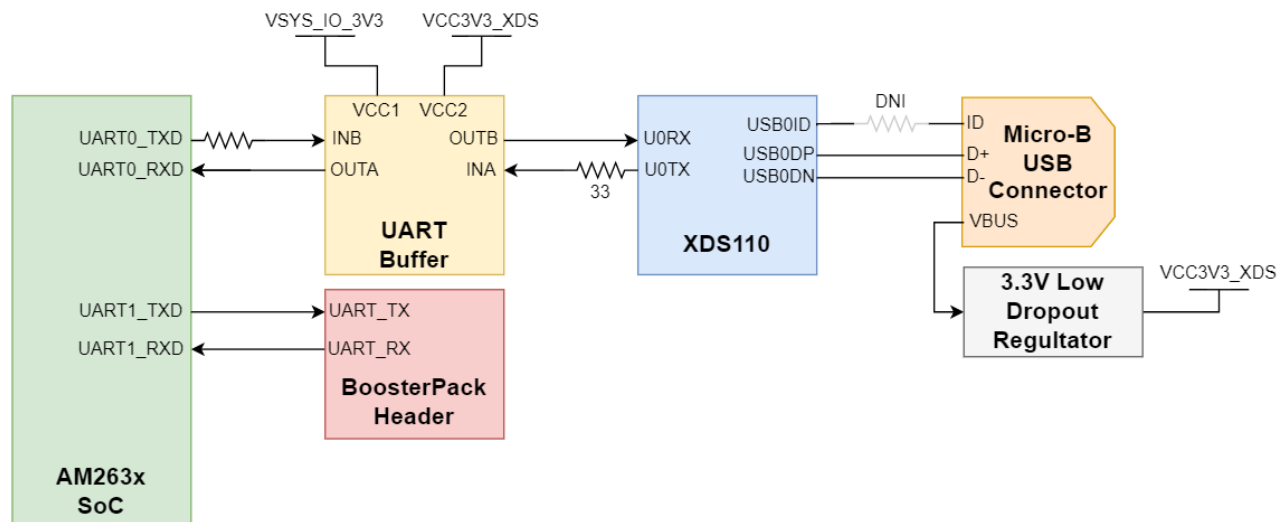


図 4-13. UART

4.11 MCAN

この LaunchPad には、AM263x SoC の MCAN0 インターフェイスに接続されているシングル MCAN トランシーバ (TCAN1044VDRBTQ1) が搭載されています。MCAN トランシーバには 2 つの電源入力があり、VIO はトランシーバの 3.3V システムレベルシフト電源電圧、VCC はトランシーバの 5V 電源電圧です。SoC CAN データ送信データ入力はトランシーバの TXD にマッピングされ、トランシーバの CAN 受信データ出力は SoC の MCAN RX 信号にマッピングされます。

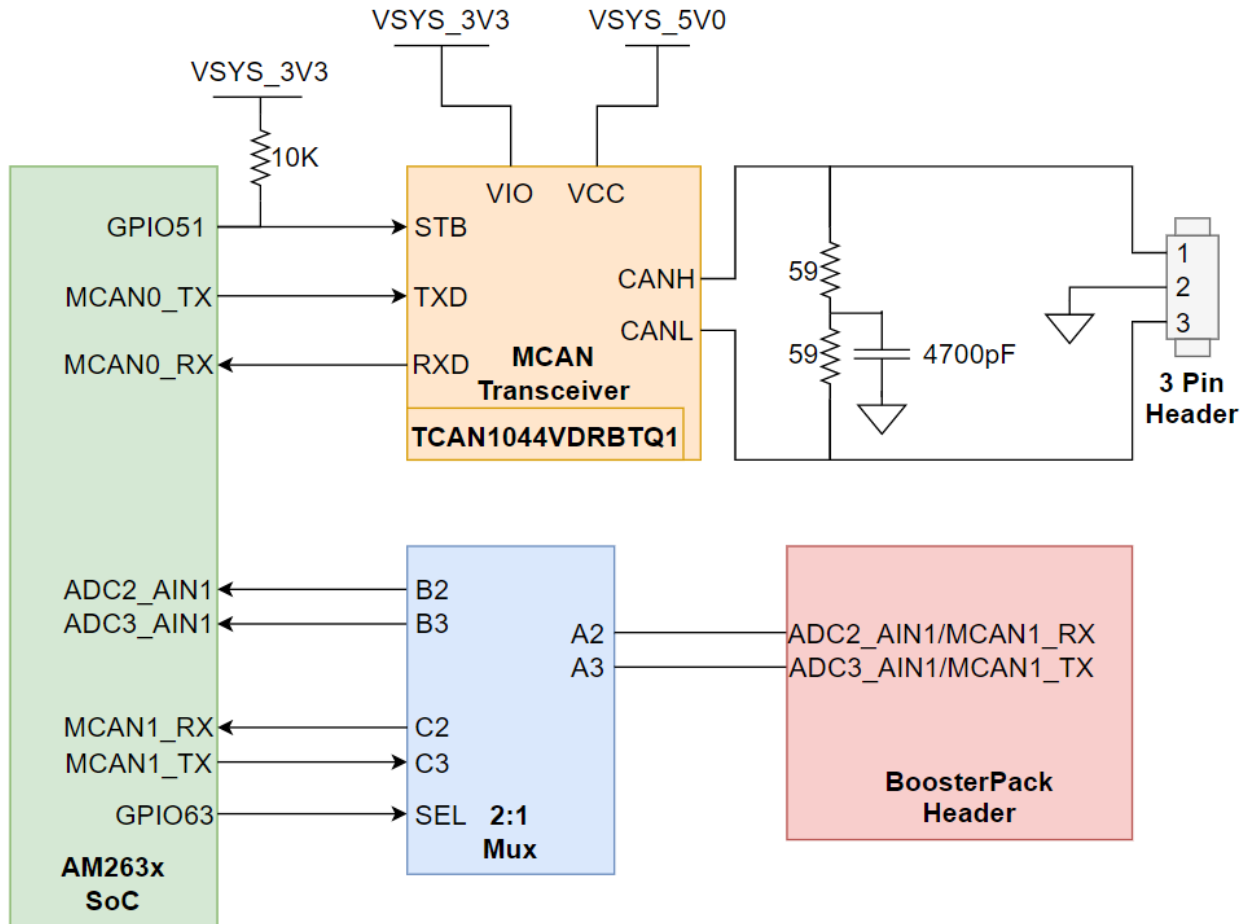


図 4-14. MCAN トランシーバと BoosterPack ヘッダ

EMI 性能を向上させるために、本システムでは CANH 信号と CANL 信号には 120Ω の分割終端を施しています。分割終端は、メッセージ送信の開始時と終了時のバス同相電圧の変動を排除することで、ネットワークの電磁放射の挙動を改善します。

low レベルと high レベルの CAN バス入出力ラインは、3 ピン ヘッダで終端されています。

スタンバイ制御信号は AM263x SoC GPIO 信号です。STB 制御入力にはプルアップ抵抗があり、これは、トランシーバを低消費電力のスタンバイ モードにしてシステムの過剰な電力を防止するために使用します。以下に、STB 制御入力ロジックに基づく MCAN トランシーバの動作モードを示します。

表 4-10. MCAN トランシーバの動作モード

STB	デバイス モード	ドライバ	レシーバ	RXD ピン
High	バス ウェークアップ機能付きの低電流スタンバイ モード	無効	ローパワー レシーバーとバス モニタ イネーブル	有効な WUP を受信するまで High (リセッティング)
Low	通常モード	有効	有効	バスの状態を反映します

トランシーバに接続されていない個別の MCAN1 インターフェイスがあります。MCAN1 は、2:1 マルチプレクサを介して BoosterPack ヘッダに接続されます。マルチプレクサは、ADC 入力と MCAN 信号から、BoosterPack ヘッダにマップするものを選択します。

表 4-11. MCAN BoosterPack マルチプレクサ

GPIO63	条件	マルチプレクサの機能
Low	ADC 入力を選択されている	ポート A ↔ ポート B
High	MCAN TX/RX が選択されている	ポート A ↔ ポート C

4.12 FSI

AM263x LaunchPad は、SoC 信号を 10 ピン ヘッドに終端することで、高速シリアル インターフェイスをサポートしています。インターフェイスには、受信信号と送信信号の両方に対応する 2 本のデータラインとクロックラインがあります。10 ピン ヘッドは、3.3V のシステム電圧電源に接続されています。

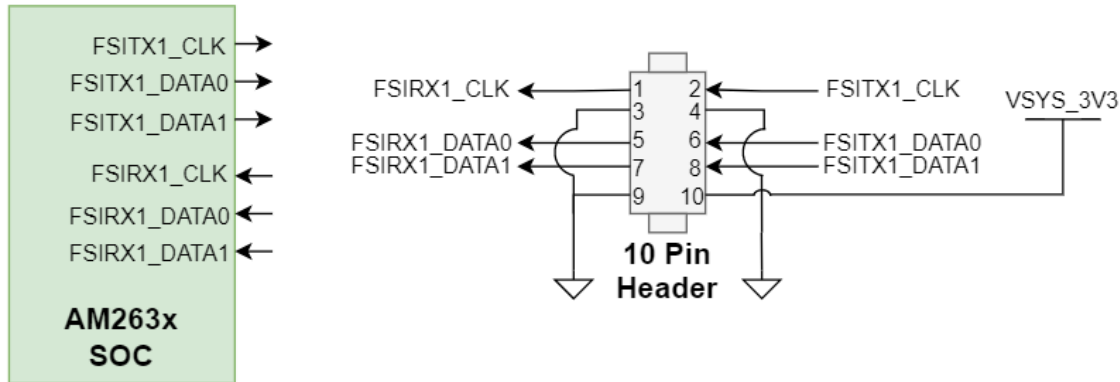


図 4-15. FSI 10 ピン ヘッド

4.13 JTAG

AM263x LaunchPad には、XDS110 クラスのオンボード エミュレータが搭載されています。LaunchPad には、XDS110 エミュレーションに必要な回路がすべて搭載されています。エミュレータは、USB2.0 micro-b コネクタを使用して、UART-USB ブリッジから生成された USB 2.0 信号を結合連動させます。コネクタからの VBUS 電源はエミュレータ回路に電源として使用されているため、LaunchPad 電源が切り離されてもエミュレータへの接続が失われることはありません。XDS110 と UART-USB ブリッジの詳細については、[UART](#) を参照してください。

XDS110 は、2 つの電源ステータス LED を制御します。電源ステータス LED の詳細については、「[電源ステータス LED](#)」を参照してください

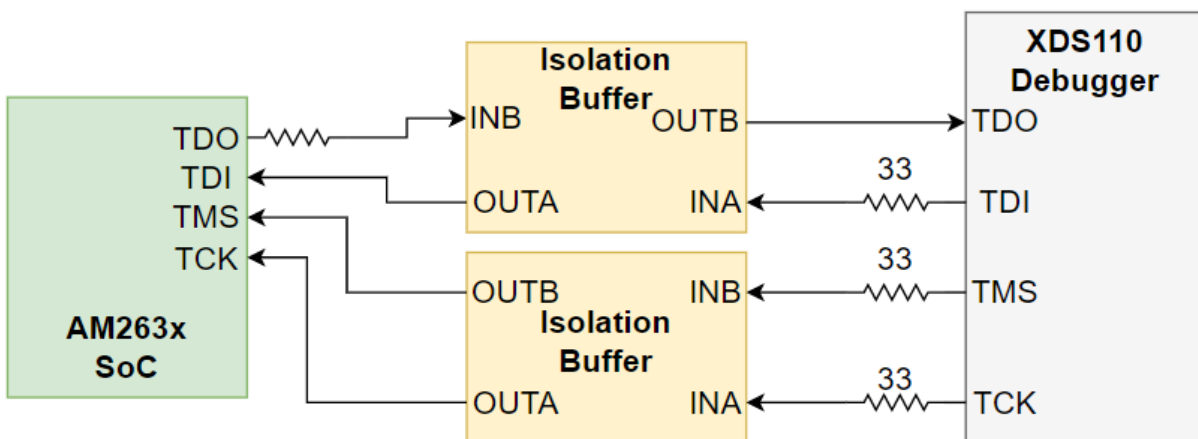


図 4-16. XDS110 との JTAG インターフェイス

4.14 テスト オートメーション ヘッダー

AM263x LaunchPad は 40 ピンのテスト オートメーション ヘッダに対応しており、パワー ダウン、PORz、ウォーム リセット、ブートモード制御などの基本動作を外部コントローラによって操作できます。

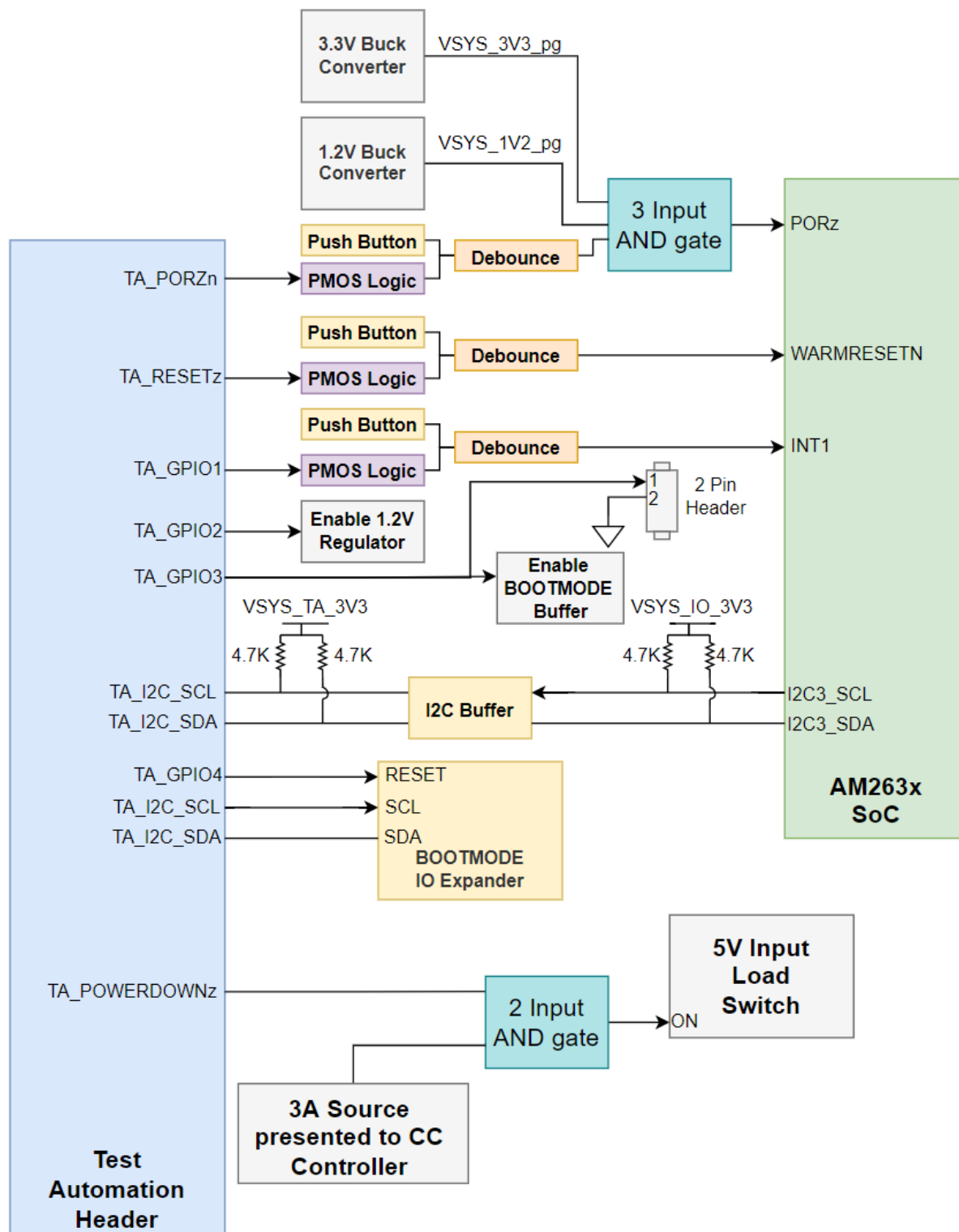


図 4-17. テスト オートメーション ヘッダー

テスト オートメーション回路は、専用の 3.3V 電源 (VSYS_TA_3V3) から電力を供給されます。この電源は、5V から 3.3V への降圧レギュレータ (TPS62177DQCR) によって生成されます。

AM263x SoC I2C3 インスタンスは、テスト オートメーション ヘッドとブートモード IO エクスパンダ (TCA6408ARGTR) の両方に接続されています。

次の表に、テスト オートメーション用 GPIO のマッピングを示します。

表 4-12. テスト オートメーションの GPIO マッピング

信号名	説明	方向
TA_POWERDOWN	ロジック low のとき、DC/DC 変換の最初の段で使用する 3.3V 降圧レギュレータ (TPS62913RPUR) を無効にする	出力
TA_PORZn	ロジック low のとき、PMOS V_GS がゼロ未満であるため PORz 信号を接地し、MAIN ドメインへのパワー オン リセットが生成される	出力
TA_RESETz	ロジック low のとき、PMOS V_GS がゼロ未満であるため WARMRESETn 信号を接地し、MAIN ドメインへのウォーム リセットが生成される	出力
TA_GPIO1	ロジック low のとき、PMOS V_GS がゼロ未満であるため INTn 信号を接地し、SoC への割り込みが生成される	出力
TA_GPIO2	ロジック low のとき、1.2V 降圧レギュレータ (TPS62913RPUR) を無効にする	出力
TA_GPIO3	ロジック low のとき、ブートモード バッファの出力イネーブルを無効にする	出力
TA_GPIO4	ブートモード IO エクスパンダのリセット信号 (TCA6408ARGTR)	出力

4.15 LIN

AM263x LaunchPad は、ブースタパック ヘッダーにマップされた 2 つの LIN インスタンスによるローカル相互接続ネットワーク通信をサポートしています。

注

AM263x には、オンボード LIN トランシーバが搭載されていません。

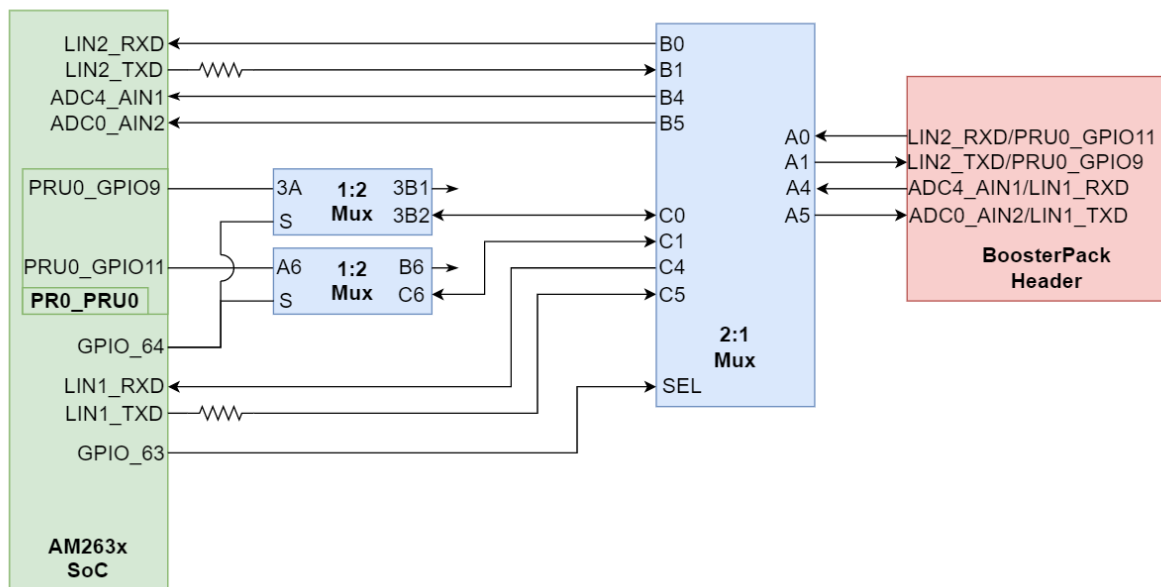


図 4-18. LIN インスタンスとブースタパック ヘッダーの接続

両方の LIN インスタンスが、代替の BoosterPack 機能 2:1 マルチプレクサ にマップされています。代替 BoosterPack 機能マルチプレクサには、ADC 入力と PRU0 GPIO 信号のマッピングもあります。

表 4-13. LIN 2:1 マルチプレクサ

GPIO_64	GPIO_63	2:1 マルチプレクサの機能	BP ヘッダへの信号
High	Low	ポート A ↔ ポート B	LIN2TX/RX、ADC4_AIN1、ADC0_AIN2
High	High	ポート A ↔ ポート C	PRU GPIO11/9、LIN1TX/RX
Low	Low	ポート A ↔ ポート B	LIN2TX/RX、ADC4_AIN1、ADC0_AIN2
Low	High	ポート A ↔ ポート C	NC、NC、LIN1 TX/RX

4.16 MMC

AM263x LaunchPad には、AM263x SoC の MMC0 インスタンスにマッピングされる マイクロ SD カード インターフェイスがあります。

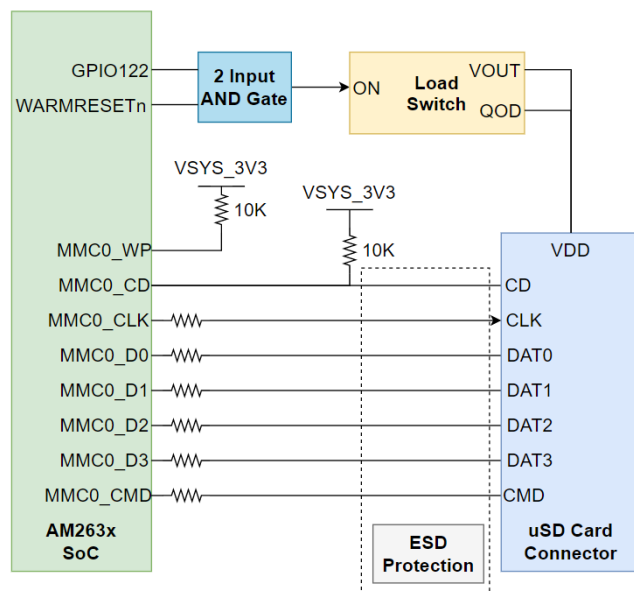


図 4-19. マイクロ SD カード コネクタ

ロード スイッチ (TPS22918DBVR) は、マイクロ SD カード コネクタへの電力供給に使用します。このロード スイッチは、リセット時にカードのパワー サイクルを行うために、WARMRESETn と SD カード イネーブル GPIO (GPIO122) の間の 2 入力 AND ゲートの出力によって駆動されます。ロード スイッチでは、クイック出力放電 (QOD) を使用して、リセット時に電源電圧が公称値の 10% 未満に達するようにします。

MMC 信号に対するインライン ESD 保護機能は、6 チャンネル過渡電圧サプレッサ デバイス (TPD6E001RSER) と 2 チャンネル過渡電圧サプレッサ デバイス (TPD2E001DRLR) の形式で提供されます。

SD カード コネクタの書き込み保護 (WP) 信号とカード検出 (CD) 信号は、3.3V システム電源電圧にプルアップされます。

CD 以外のすべての MMC 信号には、直列終端抵抗が搭載されています。

4.17 ADC および DAC

AM263x LaunchPad は、18 個の ADC 入力を ブースタパック ヘッダーにマッピングします。LaunchPad で使用されているすべての ADC 入力 は ESD 保護されています。

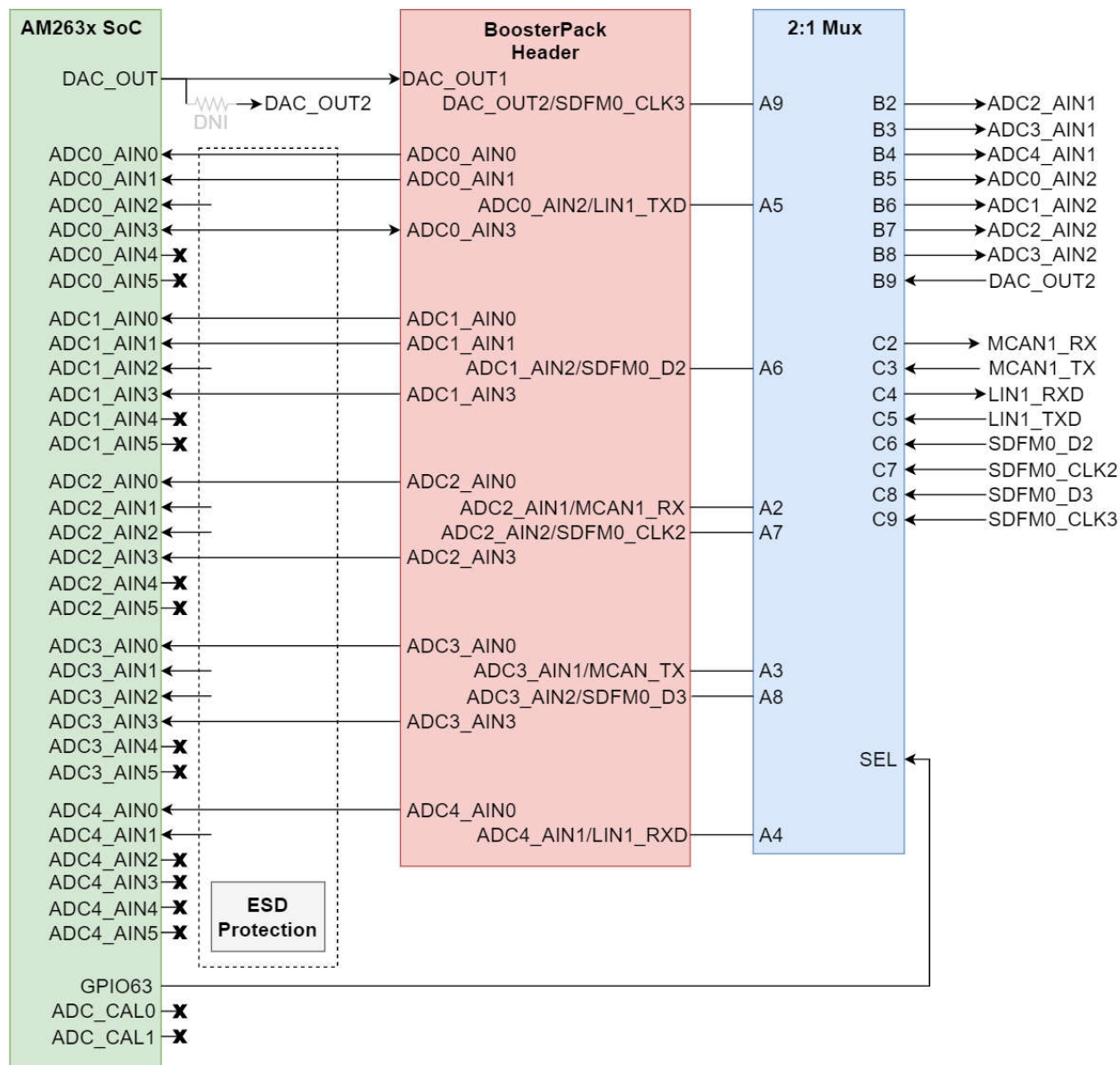


図 4-20. ADC/DAC 信号パス

ADC 入力のうちの 7 つと DAC_OUT 信号のインスタンスの 1 つは 2:1 マルチプレクサ (TS3DDR3812RUAR) にルーートされ、代替の BoosterPack 機能を提供します。マルチプレクサの選択ラインは、AM263x SoC GPIO 信号によって駆動されます。

表 4-14. ADC BoosterPack マルチプレクサ

GPIO63	条件	マルチプレクサの機能
Low	ADC 入力 /DAC_OUT が選択されている	ポート A ↔ ポート B
High	代替 BP 機能が選択されている	ポート A ↔ ポート C

ADC と DAC は電圧リファレンスを必要とします。AM263x LaunchPad には 2 個のスイッチがあり、ユーザーはこれらを使用して DAC と ADC の VREF ソースを選択できます。

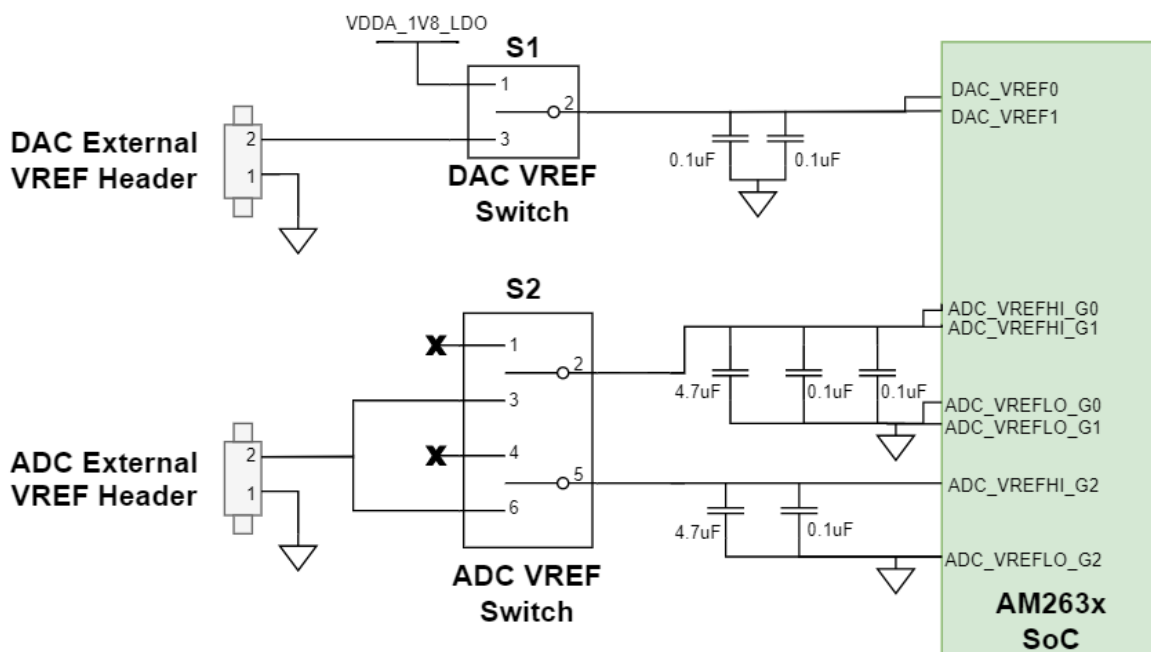


図 4-21. ADC と DAC の VREF スイッチ

DAC VREF スイッチ (S1) は、AM263x SoC の DAC VREF 入力を制御する単極双投スイッチです。

表 4-15. DAC VREF スイッチ

DAC VREF スイッチの位置	リファレンスの選択
ピン 1-2	AM263x オンダイ LDO
ピン 2-3	外部 DAC VREF ヘッダー

ADC VREF スイッチ (S2) には、AM263x SoC の ADC VREF 入力を制御する単極双投スイッチが 2 つ内蔵されています。

表 4-16. ADC VREF スイッチ

ADC VREF スイッチの位置	リファレンスの選択
ピン 1-2	開 - リファレンスを AM263x オンダイ LDO リファレンスにすることができる
ピン 2-3	外部 ADC VREF ヘッダー
ピン 4-5	開 - リファレンスを AM263x オンダイ LDO リファレンスにすることができる
ピン 5-6	外部 ADC VREF ヘッダー

4.18 EQEP と SDFM

AM263x LaunchPad は、eQEP 信号と SDFM 信号を内部で多重化します。AM263x の eQEP0 インスタンスと SDFM1 インスタンスは 2 つのヘッダ (J24、J15) で終端されています。AM263x の eQEP2 インスタンスと SDFM2 インスタンスは 2 つのヘッダ (J25、J16) で終端されています。

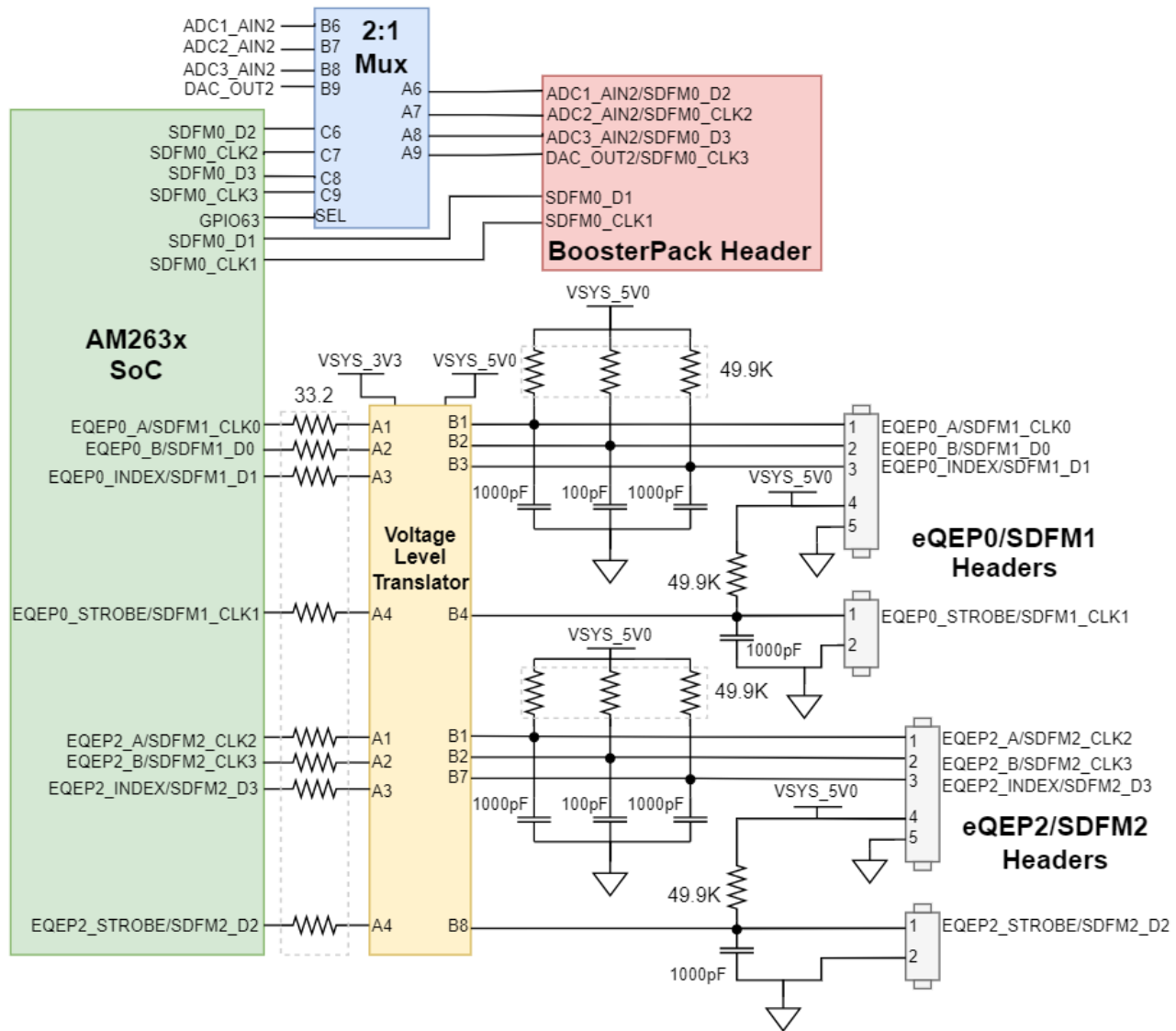


図 4-22. EQEP 信号と SDFM 信号のマッピング

すべての eQEP 信号には、AM263x SoC と電圧レベルトランスレータ (TXB0108RGYR) との間に直列終端抵抗があります。電圧レベルシフタは、3.3V から 5V への変換を行います。

SDFM0 は、独立したヘッダではなく BoosterPack ヘッダにマップされます。SDFM0 信号のうちの 4 つは 2:1 マルチプレクサ経由でルートされ、代替の BoosterPack 機能を提供します。マルチプレクサの選択ラインは、AM263x SoC GPIO 信号によって駆動されます。

表 4-17. SDFM0 マルチプレクサ

GPIO63	条件	マルチプレクサの機能
Low	代替 BP 機能が選択されている	ポート A ↔ ポート B
High	SDFM0 が選択されている	ポート A ↔ ポート C

4.19 EPWM

AM263x LaunchPad は、20 個の PWM チャンネル (10 組の PWM_A/B) をブースタパック ヘッダーにマップします。各 EPWM 信号には、直列終端抵抗があります。各 EPWM 信号のマッピングについては、「[ピンマルチプレクサ マッピング](#)」を参照してください。

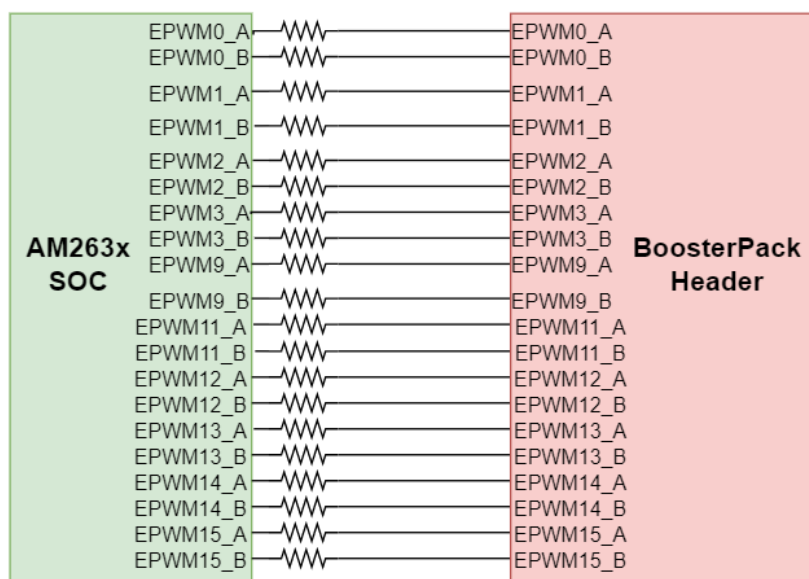


図 4-23. ブースタパック ヘッダーへの EPWM 信号のマッピング

4.20 ブースタパック ヘッダー

注

BoosterPack のピン配置を確認する前に、どの EVM リビジョンが使用されているかを確認してください。Rev E2 と A にはわずかな違いがあります。詳細については、[セクション 5.1](#) を参照してください。

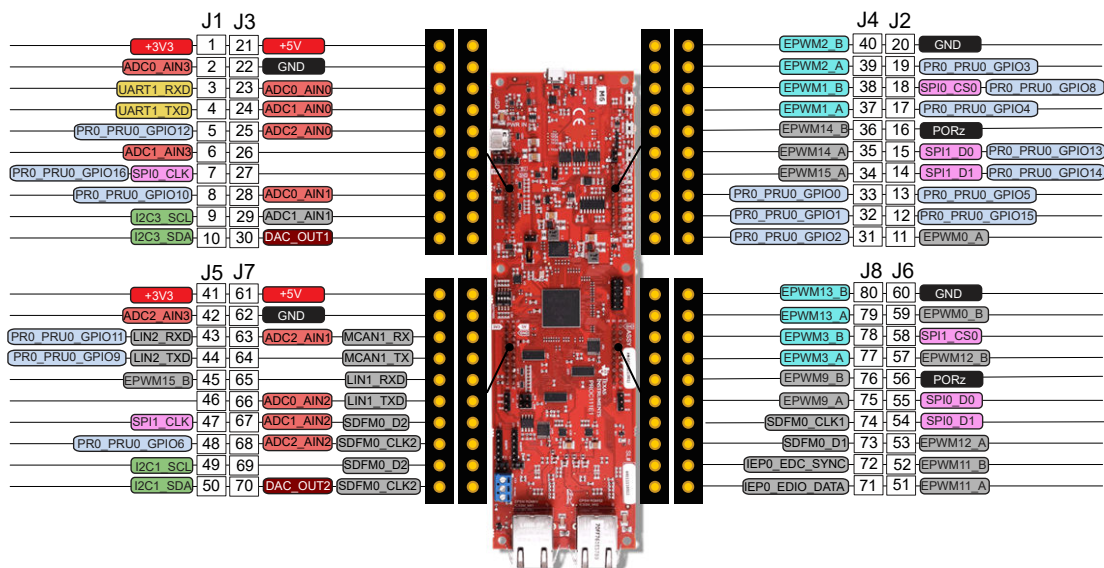


図 4-24. AM263x LaunchPad- Rev E2 BoosterPack のピン配置

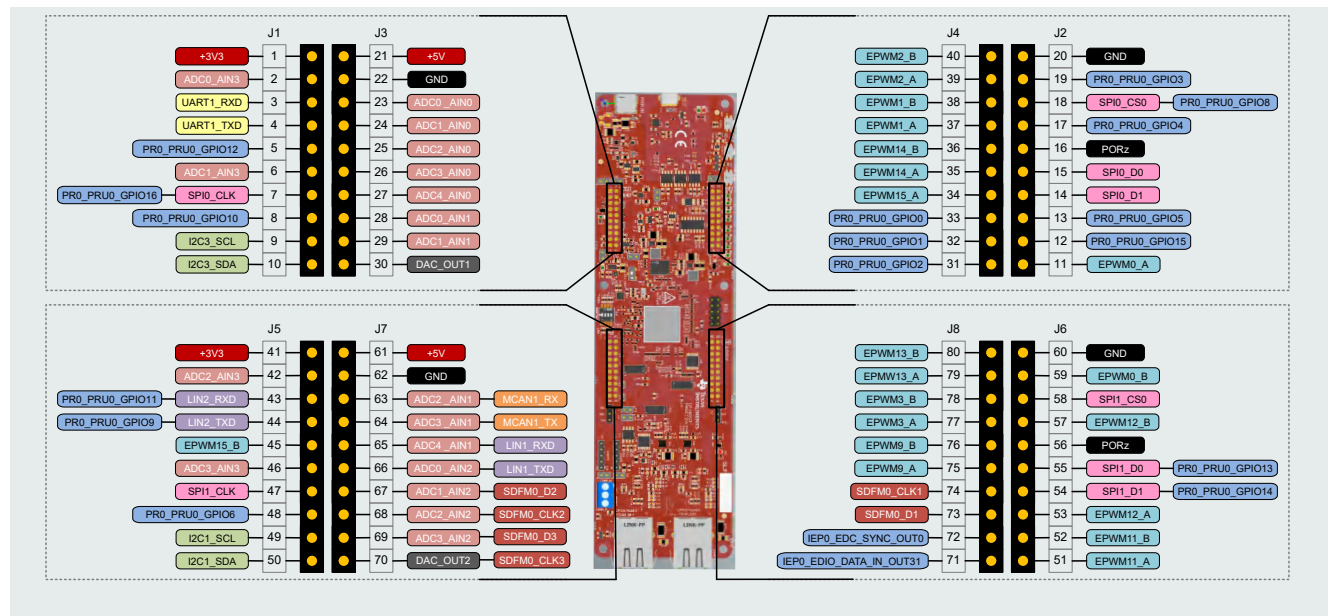


図 4-25. AM263x LaunchPad- Rev A BoosterPack のピン配置

注

このピン配置は、ブースタパック ヘッダーにマップされたデフォルト信号を表しています。ヘッダごとに利用できる追加の信号オプションがあります。詳細については、「[ピンマルチプレクシング](#)」を参照してください。1 つのピンに対する 2 つの信号は、外部多重化オプションを表します

注

ピン配置の信号で背景が灰色のものは、その信号が **BoosterPack** 標準のピン配置に従わないことを示しています。

AM263x LaunchPad は、完全に独立した 2 個のブースタパック XL コネクタをサポートしています。**BoosterPack** サイト #1 (J1/J3、J2/J4) は、SoC と micro-B USB コネクタの間に配置されています。**BoosterPack** サイト #2 (J5/J7、J6/J8) は、SoC と RJ45 コネクタの間に配置されています。各 GPIO には、GPIO マルチプレクサで利用できる複数の機能があります。SoC からブースタパック ヘッダーに接続されている信号は、次のとおりです。

- さまざまな ADC 入力
- DAC Out
- UART1
- さまざまな GPIO 信号
- SPI0 と SPI1
- I2C1 と I2C3
- さまざまな EPWM チャンネル
- LIN1 と LIN2
- MCAN1
- SDFM0

4.21 ピンマルチプレクサ マッピング

ブースタック コネクタ ピンの各種ピンマルチプレクサ オプションを以下に示します。

注

ピン J2.14、J2.15、J6.54、J6.55 の信号は、EVM のリビジョンに依存します。

表 4-18. ピンマルチプレクサの凡例

BP ヘッダーのデフォルト信号	多重化された代替信号	代替信号オプション用外部マルチプレクサ
-----------------	------------	---------------------

表 4-19. J1 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J1.1	3V3									
J1.2	ADC0_AIN3									
J1.3	UART1_RXD	LIN1_RXD				EPWM16_A	GPMC0_AD6	GPIO75		
J1.4	UART1_TXD	LIN1_TXD				EPWM16_B	GPMC0_AD7	GPIO76		
J1.5	PR0_PRU0_GPIO12		RMII2_TXD1	RGMII2_TD1	MII2_TXD1	EPWM28_B	GPMC0_A8	GPIO100		
J1.6	ADC1_AIN3									
J1.7	SPI0_CLK	UART3_TXD	LIN3_TXD				FSITX0_CLK	GPIO12		
	PR0_PRU0_GPIO16			RGMII2_TXC	MII2_TXCLK	EPWM27_A	GPMC0_A5	GPIO97		
J1.8	PR0_PRU0_GPIO10		RMII2_CRS_DV	PR0_UART0_RTSn	MII2_CRS	EPWM23_A	GPMC0_WAIT0	GPIO89		
J1.9	EPWM8_B	UART4_RXD	I2C3_SCL				FSITX2_DATA0	GPIO60		
J1.10	EPWM8_A	UART4_TXD	I2C3_SDA				FSITX2_CLK	GPIO59		

表 4-20. J2 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J2.11	EPWM0_A							GPIO43		
J2.12	PR0_PRU0_GPIO15		RMII2_TX_EN	RGMII2_TX_CTL	MII2_TX_EN	EPWM27_B	GPMC0_A6	GPIO98		
J2.13	PR0_PRU0_GPIO5		RMII2_RX_ER		MII2_RX_ER	EPWM22_A	GPMC0_DIR	GPIO87		
J2.14 リビジョ ン A	SPI0_D1						FSITX0_DATA1	GPIO14		
J2.14 Rev E1/E2	SPI1_D1	UART5_RXD				XBAROUT4	FSIRX0_DATA1	GPIO18		
	PR0_PRU0_GPIO14			RGMII2_TD3	MII2_TXD3	EPWM29_B	GPMC0_A10	GPIO102		
J2.15 リビジョ ン A	SPI0_D0						FSITX0_DATA0	GPIO13		
J2.15 Rev E1/E2	SPI1_D0	UART5_TXD				XBAROUT3	FSIRX0_DATA0	GPIO17		
	PR0_PRU0_GPIO13			RGMII2_TD2	MII2_TXD2	EPWM29_A	GPMC0_A9	GPIO101		
J2.16	PORz									
J2.17	PR0_PRU0_GPIO4			RGMII2_RX_CTL	MII2_RXDV	EPWM24_B	GPMC0_A0	GPIO92		
J2.18	SPI0_CS0	UART3_RXD	LIN3_RXD					GPIO11		
	PR0_PRU0_GPIO8					EPWM23_B	GPMC0_WPn	GPIO90		

表 4-20. J2 のピンマルチプレクサのオプション (続き)

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J2.19	PR0_PRU0_GPIO3			RGMII2_RD3	MII2_RXD3	EPWM26_B	GPMC0_A4	GPIO96		
J2.20	GND									

表 4-21. J3 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J3.21	5V									
J3.22	GND									
J3.23	ADC0_AIN0									
J3.24	ADC1_AIN0									
J3.25	ADC2_AIN0									
J3.26	ADC3_AIN0									
J3.27	ADC4_AIN0									
J3.28	ADC0_AIN1									
J3.29	ADC1_AIN1									
J3.30	DAC_OUT									

表 4-22. J4 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J4.31	PR0_PRU0_GPIO2			RGMII2_RD2	MII2_RXD2	EPWM26_A	GPMC0_A3	GPIO95		
J4.32	PR0_PRU0_GPIO1		RMII2_RXD1	RGMII2_RD1	MII2_RXD1	EPWM25_B	GPMC0_A2	GPIO94		
J4.33	PR0_PRU0_GPIO0		RMII2_RXD0	RGMII2_RD0	MII2_RXD0	EPWM25_A	GPMC0_A1	GPIO93		
J4.34	EPWM15_A	UART5_TXD	MII1_COL				GPMC0_AD4	GPIO73		
J4.35	EPWM14_A	UART1_DSRRn					GPMC0_AD2	GPIO71		
J4.36	EPWM14_B		MII1_RX_ER				GPMC0_AD3	GPIO72		
J4.37	EPWM1_A							GPIO45		
J4.38	EPWM1_B							GPIO46		
J4.39	EPWM2_A							GPIO47		
J4.40	EPWM2_B							GPIO48		

表 4-23. J5 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J5.41	3V3									
J5.42	ADC2_AIN3									
J5.43	LIN2_RXD	UART2_RXD	SPI2_D0						GPIO21	
	PR0_PRU0_GPIO11		RMII2_TXD0	RGMII2_TD0	MII2_TXD0	EPWM28_A	GPMC0_A7	GPIO99		
J5.44	LIN2_TXD	UART2_TXD	SPI2_D1						GPIO22	
	PR0_PRU0_GPIO9			PR0_UART0_CTSn	MII2_COL	EPWM22_B	GPMC0_CLK	GPIO88		
J5.45	EPWM15_B	UART5_RXD	MII1_CRS				GPMC0_AD5	GPIO74		

表 4-23. J5 のピンマルチプレクサのオプション (続き)

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J5.46	ADC3_AIN3									
J5.47	SPI1_CLK	UART4_RXD	LIN4_RXD			XBAROUT2	FSIRX0_CLK	GPIO16		
J5.48	PR0_PRU0_GPIO6		RMII2_REF_CLK	RGMI2_RXC	MII2_RXCLK	EPWM24_A	GPMC0_CSn1	GPIO91		
J5.49	I2C1_SCL		SPI3_CS0			XBAROUT7		GPIO23		
J5.50	I2C1_SDA		SPI3_CLK			XBAROUT8		GPIO24		

表 4-24. J6 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J6.51	EPWM11_A	UART2_CTSn					GPMC0_CLKLB	GPIO65		
J6.52	EPWM11_B	UART3_RTSn					GPMC0_OEn_REn	GPIO66		
J6.53	EPWM12_A	UART3_CTSn	SPI4_CS1				GPMC0_WEn	GPIO67		
J6.54 リビジョン A	SPI1_D1	UART5_RXD				XBAROUT4	FSIRX0_DATA1	GPIO18		
J6.54 Rev E1/E2	PR0_PRU0_GPIO14			RGMI2_TD3	MII2_TXD3	EPWM29_B	GPMC0_A10	GPIO102		
J6.54 Rev E1/E2	SPI0_D1						FSITX0_DATA1	GPIO14		
J6.55 リビジョン A	SPI1_D0	UART5_TXD				XBAROUT3	FSIRX0_DATA0	GPIO17		
J6.55 Rev E1/E2	PR0_PRU0_GPIO13			RGMI2_TD2	MII2_TXD2	EPWM29_A	GPMC0_A9	GPIO101		
J6.55 Rev E1/E2	SPI0_D0						FSITX0_DATA0	GPIO13		
J6.56	PORz									
J6.57	EPWM12_B	UART1_DCDn					GPMC0_CSn0	GPIO68		
J6.58	SPI1_CS0	UART4_TXD	LIN4_TXD			XBAROUT1		GPIO15		
J6.59	EPWM0_B							GPIO44		
J6.60	GND									

表 4-25. J7 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.61	5V									
J7.62	GND									
J7.63	ADC2_AIN1									
J7.63	MCAN1_RX	SPI4_D0						GPIO9		
J7.64	ADC3_AIN1									
J7.64	MCAN1_TX	SPI4_D1						GPIO10		
J7.65	ADC4_AIN1									
J7.65	LIN1_RXD	UART1_RXD	SPI2_CS0			XBAROUT5		GPIO19		

表 4-25. J7 のピンマルチプレクサのオプション (続き)

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.66	ADC0_AIN2									
	LIN1_TXD	UART1_TXD	SPI2_CLK			XBAROUT6		GPIO20		
J7.67	ADC1_AIN2									
	UART5_RXD							GPIO127	SDFM0_D2	
J7.68	ADC2_AIN2									
	UART5_TXD					I2C3_SCL	GPMC0_ADVn_ALE	GPIO126	SDFM0_CLK2	
J7.69	ADC3_AIN2									
	MCAN3_RX							GPIO129	SDFM0_D3	
J7.70	DAC_OUT									
	MCAN3_TX	UART5_RXD						GPIO128	SDFM0_CLK3	

表 4-26. J8 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J8.71	PR0_PRU1_GPIO18		UART3_TXD	PR0_IEP0_EDIO_DATA_IN_OUT31	TRC_CTL	XBAROUT14	GPMC0_WAIT1	GPIO120		EQEP1_B
J8.72	PR0_PRU1_GPIO19		UART3_RXD	PR0_IEP0_EDC_SYNC_OUT0	TRC_CLK	XBAROUT13		GPIO119		EQEP1_A
J8.73	PR0_PRU1_GPIO17		UART5_CTSn	PR0_IEP0_EDIO_DATA_IN_OUT30				GPIO125	SDFM0_D1	
J8.74	PR0_PRU1_GPIO7	CPTS0_TS_SYNC	UART5_RTSn	PR0_IEP0_EDC_SYNC_OUT1		I2C3_SDA		GPIO124	SDFM0_CLK1	
J8.75	EPWM9_A						FSITX2_DATA1	GPIO61		
J8.76	EPWM9_B	UART1_RTSn					FSIRX2_CLK	GPIO62		
J8.77	EPWM3_A							GPIO49		
J8.78	EPWM3_B							GPIO50		
J8.79	EPWM13_A	UART1_RIn					GPMC0_AD0	GPIO69		
J8.80	EPWM13_B	UART1_DTRn					GPMC0_AD1	GPIO70		

表 4-27. ピンマルチプレクサの凡例

BP ヘッダーのデフォルト信号	多重化された代替信号	代替信号オプション用外部マルチプレクサ
-----------------	------------	---------------------

5 EVM リビジョン設計の変更

5.1 Rev A の設計変更

リビジョン E2 → A における LP-AM263 設計変更の内容を以下に示します。

1. BoosterPack ヘッダの変更

表 5-1. LP-AM263 Rev E2 → BoosterPack のピン配置の比較

BoosterPack ヘッダ ピン	Rev E2	リビジョン A
J2.15	SPI1_D0 / PR0_PRU0_GPIO13	SPI0_D0
J2.14	SPI1_D1 / PR0_PRU0_GPIO14	SPI0_D1
J6.55	SPI0_D0	SPI1_D0 / PR0_PRU0_GPIO13
J6.54	SPI0_D1	SPI1_D1 / PR0_PRU0_GPIO14

2. VPP FET スイッチのサポート

- a. E-fuse 処理用として AM2634 VPP ピンに 1V7 を供給するために LDO U53 を追加

3. ADC フィルタ コンデンサ

- a. ADC 入力コンデンサの値を 0.1uF から 330pF に変更
- b. 多重化された ADC/MCAN 信号の ADC 側にコンデンサを移動

6 ハードウェア設計ファイル

1. EVM に対応する最新の設計ファイルが含まれている zip ファイルをダウンロードし、次のリンクをクリックしてください：
<https://www.ti.com/lit/zip/spr452>
2. この zip ファイルには、Altium の回路図、PCB レイアウト ファイル、BOM が含まれています。

7 参考資料

このドキュメントに加えて、以下のドキュメントが www.ti.com からダウンロードできます。

- [AM263P4 Sitara™ マイコン](#)
- [AM263Px Sitara™ マイコン データシート](#)
- [AM263Px Sitara™ マイコン テクニカル リファレンス マニュアル](#)
- [AM263Px Sitara™ マイコン シリコン エラッタ](#)
- [テキサス インストルメンツ Code Composer Studio](#)
- [XDS110 ファームウェアの更新](#)
 - シリアル番号を確認するには、XDS110 ファームウェアのアップデートの手順 1 と 2 のみを実行します

7.1 参考資料

このドキュメントに加えて、以下のドキュメントが www.ti.com からダウンロードできます。

- [AM263P4 Sitara™ マイコン](#)
- [AM263Px Sitara™ マイコン データシート](#)
- [AM263Px Sitara™ マイコン テクニカル リファレンス マニュアル](#)
- [AM263Px Sitara™ マイコン シリコン エラッタ](#)
- [テキサス インストルメンツ Code Composer Studio](#)
- [XDS110 ファームウェアの更新](#)
 - シリアル番号を確認するには、XDS110 ファームウェアのアップデートの手順 1 と 2 のみを実行します

7.2 この設計で使用するその他の TI 部品

この LaunchPad は、その機能のために TI の他のさまざまな部品を使用しています。これらの部品の総合的なリストと、それぞれの TI データシートへのリンクを以下に示します。

- [TUSB320USB Type-C 構成のチャネル ロジックおよびポート コントローラ](#)
- [TPD4E02B04 USB Type-C 用 4 チャネル ESD 保護ダイオード](#)
- [TPS22965x-Q1 5.5V、4A、16mΩ オン抵抗ロード スイッチ](#)
- [TPS6291x 3V~17V、2A/3A 低ノイズ、低リップル降圧コンバータ](#)
- [TPS748 1.5A、低ドロップアウト リニアレギュレータ](#)
- [TCA6408A 低電圧、8 ビット、I2C および SMBus I/O エクスパンダ](#)
- [SN74AVC4T245 デュアル ビット、バス トランシーバ、設定可能な電圧レベル変換機能付き](#)
- [TPS22918-Q1 5.5V、2A、52mΩ オン抵抗ロード スイッチ](#)
- [TPD6E001 高速データ インターフェイス用の低容量、6 チャネル ESD 保護](#)
- [XDS110 JTAG デバッグ プロローブ](#)
- [TS5A23159 1Ω、2 チャネルの SPDT アナログ スイッチ](#)
- [TCAN1044V-Q1 車載用、フォルト保護機能搭載、CAN FD トランシーバ](#)
- [DP83869HM 高耐性 10/100/1000 イーサネット物理層 トランシーバ](#)
- [TS3DDR3812 12 チャネル、1:2 マルチプレクサ/デマルチプレクサ スイッチ、DDR3 アプリケーション用](#)
- [TCA9617B レベル変換 I2C バス リピータ](#)
- [SN74CB3Q3257 4 ビット、1/2 FET マルチプレクサ/デマルチプレクサ](#)
- [TPIC2810 I2C インターフェイス搭載、8 ビット、LED ドライバ](#)
- [TPS796xx 1A、低ドロップアウト、リニアレギュレータ](#)
- [TXB0108 自動方向検出機能搭載、8 ビット双方向電圧レベル トランスレータ](#)
- [TCA6416ARTWR 16 ビット 1.65V ~ 5.5V 変換 I2C/SMBus I/O エクスパンダ](#)

商標

E2E™, LaunchPad™, テキサス インスツルメンツ™, and Sitara™ are trademarks of Texas Instruments. Arm® is a registered trademark of Arm Limited (or its subsidiaries) in the US and/or elsewhere. すべての商標は、それぞれの所有者に帰属します。

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from MAY 30, 2025 to JANUARY 31, 2026 (from Revision E (May 2025) to Revision F (January 2026))	Page
• 「準拠」セクションを追加.....	11

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- *Reorient or relocate the receiving antenna.*
- *Increase the separation between the equipment and receiver.*
- *Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.*
- *Consult the dealer or an experienced radio/TV technician for help.*

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。 日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿 6 丁目 2 4 番 1 号
西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

4 *EVM Use Restrictions and Warnings:*

4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.

4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.

4.3 *Safety-Related Warnings and Restrictions:*

4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.

4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.

4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.

5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. *Disclaimers:*

6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.

6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.

7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.

10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月