

完全差動アンプ (Fully-Differential Amplifiers)

James Karki

差動信号処理は外部ノイズ源に対する固有抵抗を持つため、長い間オーディオ、データ伝送、テレフォンシステムで広く利用されてきましたが、最近では高速データ収集の分野でよく利用されるようになってきました。高速データ収集ではADCの入力が差動式であり、その入力を正しく駆動するために差動アンプが必要となります。

差動信号処理にはもう2点、偶数次高調波を減少させ、ダイナミックレンジを増加させるというメリットがあります。

本レポートでは統合完全差動アンプとその独自の利点、

AAP Precision Analog

および適切な使用方法に重点を置いて説明します。本レポートは次の三部からなります。1) 完全差動アンプのアーキテクチャ、標準的なオペアンプとの類似点および相違点、その電圧定義および基本的な信号処理回路。2) 回路解析 (ノイズ解析等) により、回路動作をより深く理解し、設計者が基本よりさらに上に行くレベルの知識を身につけられるようにします。3) 差動ADC入力、アンチエイリアスフィルタリングとのインターフェイス用や、伝送ライン駆動用の各種アプリケーション回路

目次

1. はじめに.....	3
2. 統合完全差動アンプとは.....	3
3. 電圧定義.....	4
4. ノイズ耐性の増加.....	5
5. 出力電圧スイングの増加.....	5
6. 偶数次高調波ひずみの減少.....	5
7. 基本回路.....	6
8. 回路解析とブロックダイアグラム.....	7
9. ノイズ解析.....	11
10. アプリケーション回路.....	13
11. 入力電源の終端処理.....	13
12. 能動型アンチエイリアスフィルタリング.....	17
13. VOCM とADCのリファレンスおよび入力コモンモード電圧.....	20
14. 電源バイパス.....	21
15. レイアウトの考慮事項.....	21
16. 正帰還を利用して能動終端を提供する.....	21
17. 結論.....	22

説明図

図 1.	統合完全差動アンプ vs 標準的なオペアンプ	3
図 2.	完全差動アンプの簡略図	4
図 3.	完全差動アンプの電圧定義	4
図 4.	完全差動アンプのノイズ耐性	5
図 5.	差動出力の電圧スイング	5
図 6.	差動信号の増幅	6
図 7.	シングルエンド信号を差動信号に変換する	6
図 8.	解析回路	7
図 9.	ブロックダイアグラム	8
図 10.	シングルエンド～差動アンプ	9
図 11.	$\beta_1 = 0$ とした場合の回路	9
図 12.	$\beta_2 = 0$ とした場合の回路	10
図 13.	$\beta_2 = 1$ とした場合の回路	10
図 14.	$\beta_1 = 0$ and $\beta_2 = 1$ とした場合の回路	10
図 15.	ノイズ解析回路	11
図 16.	アンプの入力基準ノイズのブロックダイアグラム	12
図 17.	差動入力信号の終端処理	13
図 18.	差動終端インピーダンス	13
図 19.	差動型テブナンの等価表示	14
図 20.	差動式に回路を解く方法 (ゲイン = 1)	14
図 21.	シングルエンド入力信号の終端処理	15
図 22.	シングルエンド終端AC インピーダンス	15
図 23.	シングルエンドでのテブナンの等価表示	16
図 24.	シングルエンド式に回路を解く方法 (ゲイン = 1)	16
図 25.	平衡アンプ vs 不平衡アンプ	17
図 26.	能動型一次ローパスフィルタ	17
図 27.	受動型二次極付き能動型一次ローパスフィルタ	18
図 28.	三次ローパスフィルタでのADCの駆動	18
図 29.	15.9 MHzでの実極付き二次バターワースローパス (1-MHz)	19
図 30.	ADS809の内部リファレンス回路と推奨バイパスの図式	20
図 31.	VOCM	20
図 32.	正帰還を利用した能動終端の実現	21
図 33.	能動・標準終端を使用した場合の出力波形	22

1. はじめに

統合完全差動アンプを使う理由とは

- 外部ノイズへの耐性の増加
- 任意の電圧レール用の出力電圧スイングの増加
- 低電圧システムにとって理想的であること
- ICをより簡単に利用できる
- 偶数次高調波の減少

プロのオーディオエンジニアは、「平衡 (balanced)」という言葉で「差動信号伝送」と同じ意味で使います。これは「対称性 (symmetry)」という意味を含む言葉ですが、対称性とは差動システムでは非常に重要な要素となるものです。ドライバには平衡出力があり、ラインには平衡特性があり、レシーバには平衡入力があります。

差動信号を操作するための主な方法として、電子回路 (electronic) を使う方式とトランス (transformer) を使う方式があります。

- 電子回路を使う方式には、低コスト、サイズが小さく軽いこと、広帯域といった利点があります。
- トランスを使う方式の利点としては、非常に周波数特性の良いCMRR (同相信号除去比)、直流絶縁、無消費電力 (効率ほぼ100%)、および電磁的な干渉性や耐性を持つことが非常に難しい環境で耐性を持てることです。

本アプリケーション・レポートでは、Texas Instrumentsの高速アンプであるTHS41xxやTHS45xxファミリーのような統合完全差動アンプを使った、差動信号処理用の電子回路方式に重点をおきます。

2. 統合完全差動アンプとは

統合完全差動アンプはアーキテクチャの点で標準的な電圧帰還型オペアンプに非常に類似しており、図1に示すようにわずかな違いしかありません。どちらのタイプのアンプも入力は差動型になっています。標準的なオペアンプの出力がシングルエンド型なのに対し、完全差動アンプの出力は差動型です。出力が差動型である完全差動アンプでは、出力コモンモード電圧を差動電圧とは別個に制御できます。完全差動アンプでのVocm入力の目的は出力コモンモード電圧を設定することです。シングルエンド型出力を持つ標準的なオペアンプでは、出力コモンモード電圧と信号は同じものになります。標準的なオペアンプでは通常、出力から負入力への帰還パスはひとつです。これに対して完全差動アンプでは複数の帰還パスがあります。(詳細は後述)

図2は、統合完全差動アンプ (代表例はTHS41xxやTHS45xx) を簡略に示したものです。Q1とQ2は入力差動ペアです。標準的なオペアンプでは、出力電流は入力差動ペアの片方のみから取られ、シングルエンド出力電圧の形成に使用されます。完全差動アンプでは両方から取った電流を使用して、Q3/Q5とQ4/Q6のコレクタのハイインピーダンスノードで電圧を形成します。これらの電圧はその後、差動出力OUT+とOUT-にバッファリングされます。

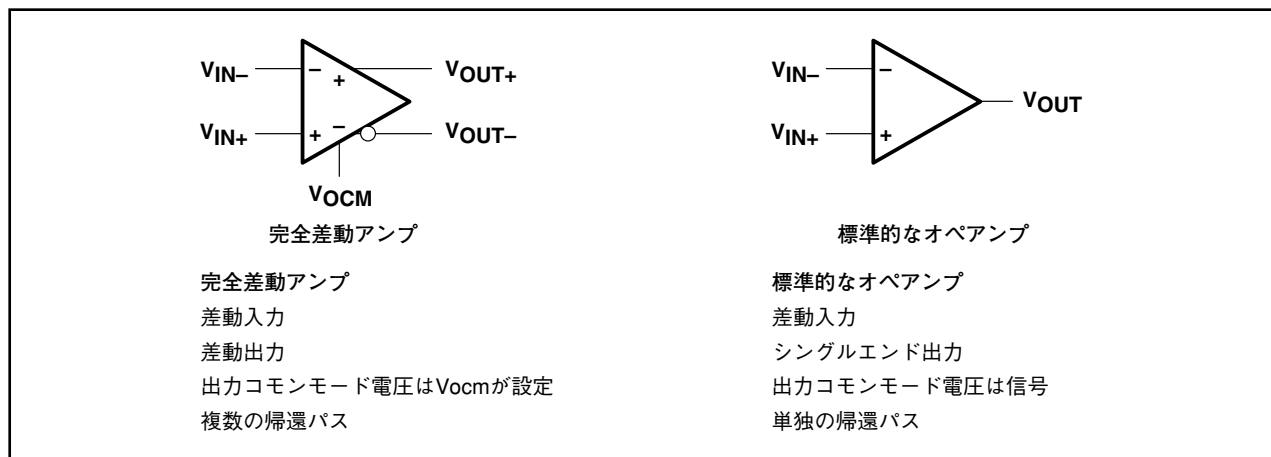


図 1. 統合完全差動アンプ vs 標準的なオペアンプ

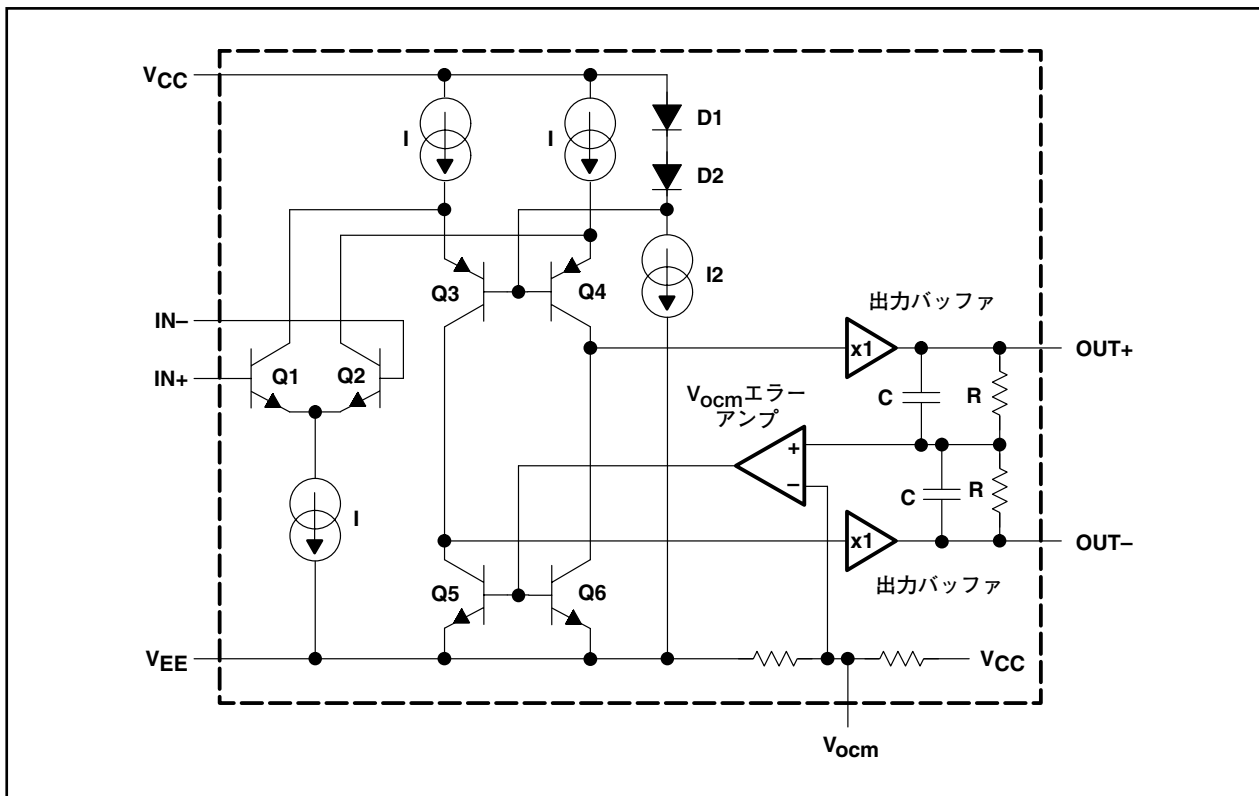


図 2. 完全差動アンプの簡略図

最初の解析では、IN+とIN-に共通の電圧はQ1またはQ2を通る電流に何の変化も起こさず、したがって出力電圧を起こしません - 除去されてしまいます。出力コモンモード電圧は、入力には制御されません。Vocmのエラーアンプは、出力コモンモード電圧をサンプリングし、Vocmでの電圧とそれを比較し、内部帰還を調整することによって、出力コモンモード電圧をVocmピンに印加されるのと同じ電圧に保ちます。接続されていない場合、Vocmが内部分圧器によってVCCとVEEの中間点にバイアスされます。

3. 電圧定義

完全差動アンプの動作を理解するには、アンプの説明に利用される「電圧定義」を理解することが重要です。図3は、完全差動アンプと、その入力と出力の電圧定義を表すブロック・ダイアグラムです。

正入力と負入力間の電圧の差を、入力差動電圧Vidと呼びます。2つの入力電圧の平均を、入力コモンモード電圧Vicと呼びます。

正出力と負出力間の電圧の差を出力差動電圧Vodと呼びます。出力コモンモード電圧Vocは2つの出力電圧の平均であり、Vocmでの電圧に制御されます。

アンプの周波数依存差動ゲインをa(f)とすると、 $Vod = Vid \times a(f)$ となります。

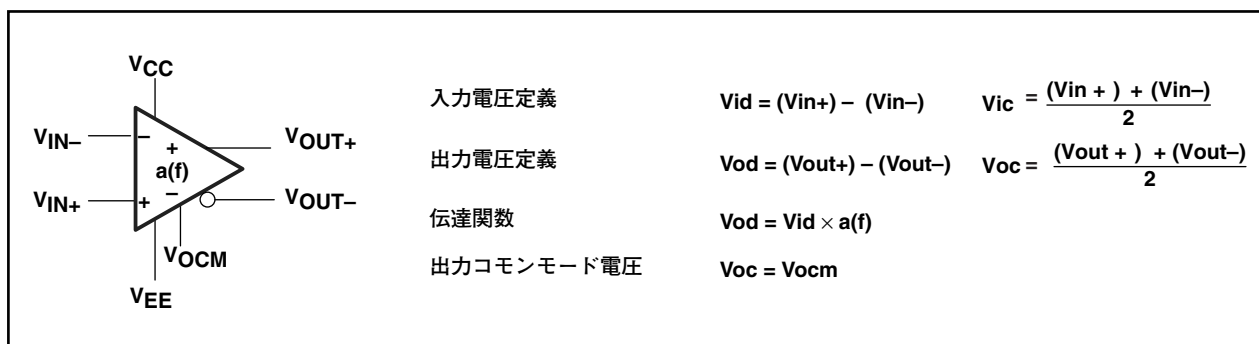


図 3. 完全差動アンプの電圧定義

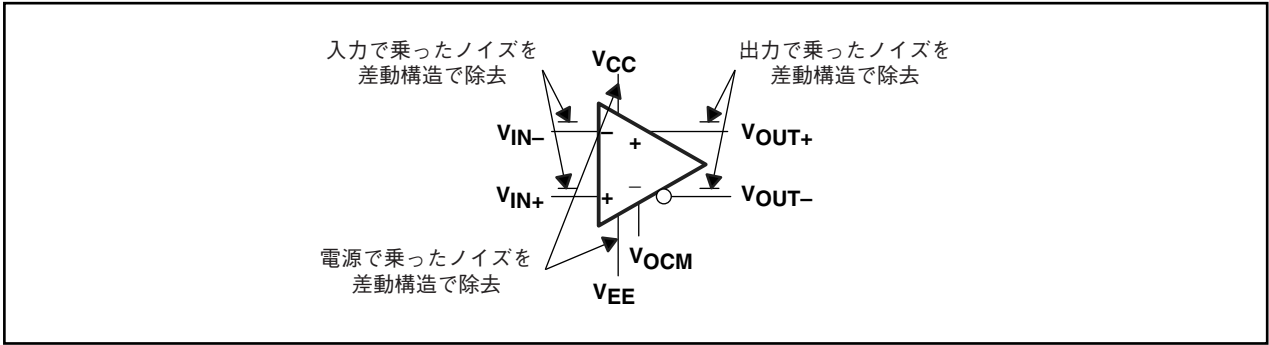


図 4. 完全差動アンプのノイズ耐性

4. ノイズ耐性の増加

信号がある場所から別の場所へ送信される際には必ず、ノイズが配線に乗ってきます。差動システムでは各線を可能な限り互いに近づけて配線するため、導線に乗ったノイズがコモンモード電圧のように見えます。また、各電源に共通のノイズもコモンモード電圧のように見えます。差動アンプではコモンモード電圧を除去するため、システムが外部ノイズに対してより強い耐性を持っています。図4に、完全差動アンプのノイズ耐性を示します。

5. 出力電圧スイングの増加

差動出力の出力電圧スイングは、差動出力間のフェーズ変化により、同じ電圧スイングを持つシングルエンド出力の2倍に増加します。図5にこのことを示します。低電圧アプリケーションにとって差動出力が理想的なのはこのためです。

6. 偶数次高調波ひずみの減少

回路の伝達関数をべき級にまで拡張することは、ひずみ成分の量を測るための典型的な方法です。

出力を一般的な方法で拡張し、アンプがマッチング済みと仮定した場合、次のような結果が得られます。

$$V_{out+} = k_1 V_{in} + k_2 V_{in}^2 + k_3 V_{in}^3 + \dots, \text{ および}$$

$$V_{out-} = k_1 (-V_{in}) + k_2 (-V_{in})^2 + k_3 (-V_{in})^3 + \dots \text{ 差動出力をとる}$$

$$V_{od} = 2k_1 V_{in} + 2k_3 V_{in}^3 + \dots, \text{ ここで } k_1, k_2 \text{ および } k_3 \text{ は定数。}$$

二次項により2次高調波ひずみが発生し、三次項により3次高調波ひずみが発生するといったようになります。

完全差動アンプでは、偶数次項が常に正なのに対し、奇数次項は両極性を保ちます。差動出力が取られる時、偶数次項はキャンセルになります。

実世界の現象は上記のように完全ではありません。THS4141 (1MHz時) の出力における2次高調波を計測すると、差動で計測した場合には、シングルエンドで計測した場合と比べて6dB近く減少します。3次高調波ひずみは、差動計測でもシングルエンド計測でも変わりません。

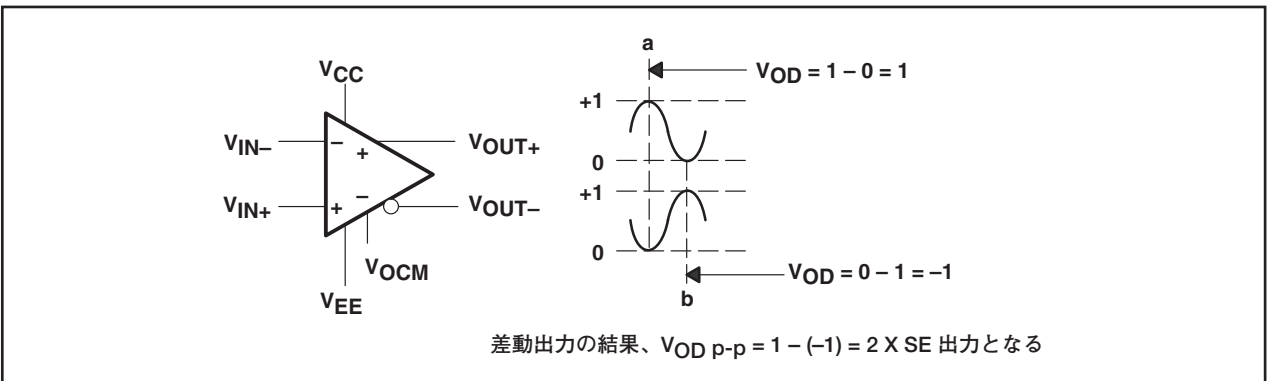


図 5. 差動出力の電圧スイング

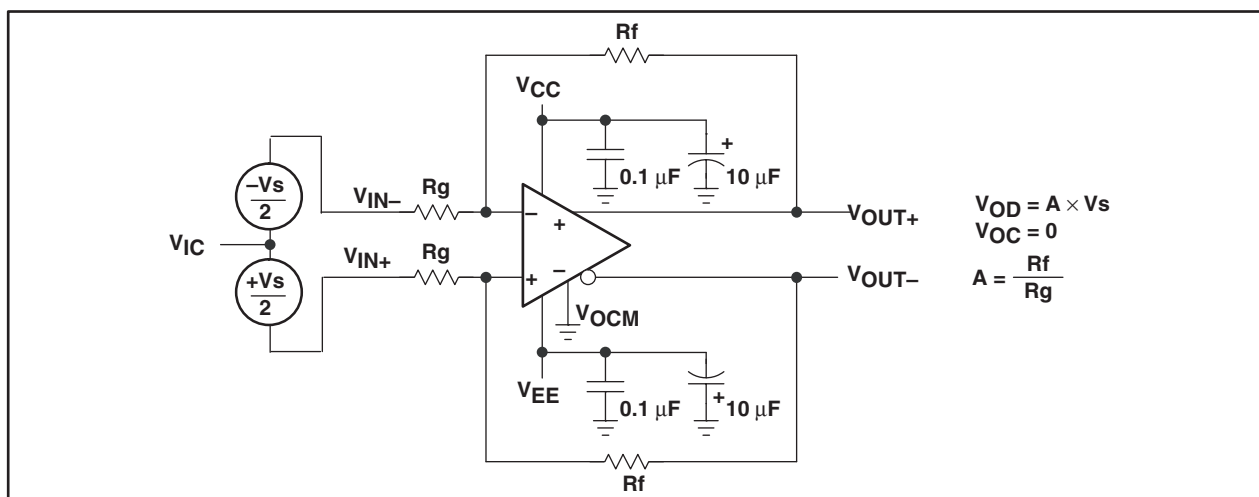


図 6. 差動信号の増幅

7. 基本回路

完全差動アンプでは、メイン差動アンプの両側にひとつずつ、計2個まで帰還パスを持つことができます。このため反転アンプも2個できることになり、反転トポロジを容易に完全差動アンプに適用できます。図6は、ゲインを制御し、平衡アンプを維持するために負帰還を使って完全差動アンプを構成する方法です。

CMRRのパフォーマンスを良くするためには、2つの帰還パスの対称性が重要です。CMRRは抵抗マッチ誤差に比例します—エラーが0.1%の場合、CMRRは60dBとなります。

Vocmエラーアンプは、メイン差動アンプから独立して動作します。Vocmエラーアンプの動作は、Vocmピンへの電圧入力と同じレベルに出力コモンモード電圧を維持するためのものです。対称帰還によって出力の平衡が維持され、Vout+とVout-がVocm入力での電圧付近を対称的にスイングします。

差動信号の生成は、以前には手間のかかるものでした。差動型方式には複数のアンプが必須でした。統合完全差動アンプでは、よりスマートに回路を解く方法を提供します。図7はシングルエンド信号を差動信号に変換する場合の例です。

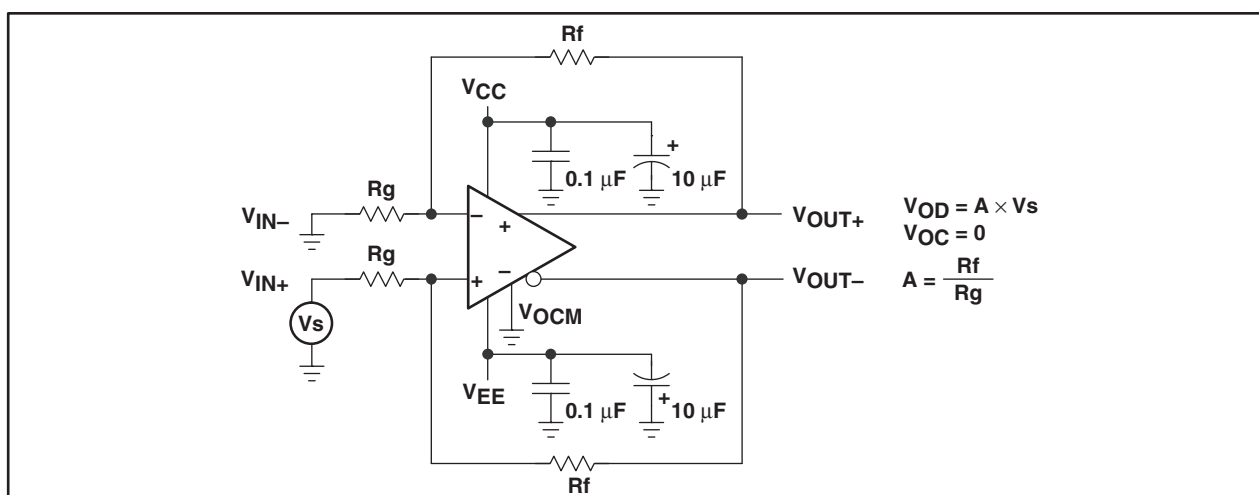


図 7. シングルエンド信号を差動信号に変換する

8. 回路解析と ブロックダイアグラム

完全差動アンプの回路解析は、通常のシングルエンドアンプの場合と同じ規則で行います。ただし、解析が全面的になされるまでは完全な評価ができない微妙な点もあります。図8の解析回路は、汎用回路公式とブロック・ダイアグラムを導き出すために使用されます。これにより、具体的な回路構成を容易に解くことができます。電圧定義は図3に示す回路と同様ですが、帰還の使用を反映するために変更されます。これらの定義は、回路を解く実践的な方法に到達するためには必須となります。

アンプの開ループ差動ゲインは $a(f)$ で表され、 $(V_{out+}) - (V_{out-}) = a(f)(V_p - V_n)$ のようになります。これは差動アンプの両側のゲインがよくマッチして変化量がわずかなことが前提となります。負帰還があるのは、通常 $a(f) \gg 1$ の場合です。ただし $a(f)$ は周波数関数であり、主要極の補償により、アンプの有効な帯域のほとんどで -20dB/dec 分低くなります。

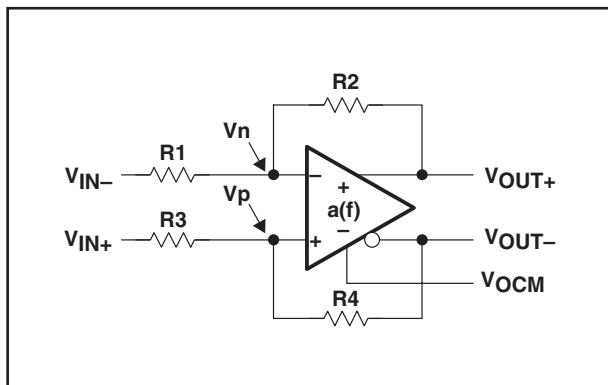


図 8. 解析回路

入力電圧定義：

$$V_{id} = (V_{in+}) - (V_{in-}) \quad (1)$$

$$V_{ic} = \frac{(V_{in+}) + (V_{in-})}{2} \quad (2)$$

出力電圧定義：

$$V_{od} = (V_{out+}) - (V_{out-}) \quad (3)$$

$$V_{oc} = \frac{(V_{out+}) + (V_{out-})}{2} \quad (4)$$

$$(V_{out+}) - (V_{out-}) = a(f)(V_p - V_n) \quad (5)$$

$$V_{oc} = V_{ocm} \quad (6)$$

図2の簡略結線図を改めて見てまず気付くのは、 V_{in} から V_{out} へのメイン差動アンプと V_{ocm} エラーアンプという2つのアンプがあることです。最初に、2つのうち動作がより単純な V_{ocm} エラーアンプの動作について考察します。

V_{out+} と V_{out-} は出力端子の間に接続された内部RCネットワークによってフィルタリングされ、合計されます。これにより V_{ocm} アンプの正極にある電圧は次のようになります。

$$\frac{(V_{out+}) + (V_{out-})}{2}$$

これは定義により V_{oc} となります。 V_{ocm} エラーアンプの出力は、Q5とQ6のベースを駆動します。ベースからコレクタへ移ることにより、ループでの負帰還に必須の信号反転が得られます。このようにして、 V_{ocm} エラーアンプのエラー電圧(入力ピン間の電圧)がゼロにされ、 $V_{oc} = V_{ocm}$ となります。これは、式(6)で示される電圧定義の基礎です。

メイン差動アンプを解析するもっとも簡単な方法は、ノード方程式をいくつか書いてからそれを代数的に変形し、実用的な形式に変えることです。回路を解く方法はまず、節点解析のみに基づいて導き出されます。次に、先に挙げた電圧定義を使用して、シングルエンド出力として取られた出力電圧、つまり V_{out+} と V_{out-} を解く方法を導き出します。

これらの定義はその後、 V_{od} を計算するために使用されます。

V_n と V_p でのノード方程式を解くと、次のようになります。

$$V_n = (V_{in-}) \left(\frac{R_2}{R_1 + R_2} \right) + (V_{out+}) \left(\frac{R_1}{R_1 + R_2} \right), \text{ and}$$

$$V_p = (V_{in+}) \left(\frac{R_4}{R_3 + R_4} \right) + (V_{out-}) \left(\frac{R_3}{R_3 + R_4} \right).$$

By setting $\beta_1 = \left(\frac{R_3}{R_3 + R_4} \right)$ and

$$\beta_2 = \left(\frac{R_1}{R_1 + R_2} \right),$$

V_n and V_p can be rewritten as:

$$V_n = (V_{in-}) (1 - \beta_2) + (V_{out+}) (\beta_2), \text{ and} \quad (7)$$

$$V_p = (V_{in+}) (1 - \beta_1) + (V_{out-}) (\beta_1) \quad (8)$$

図9に示すようなメイン差動アンプのブロック・ダイアグラムは、式(7)と(8)を使用して構築できます。ブロック・ダイアグラムは回路動作を理解し、他のバリエーションについて調べるために役立つツールです。

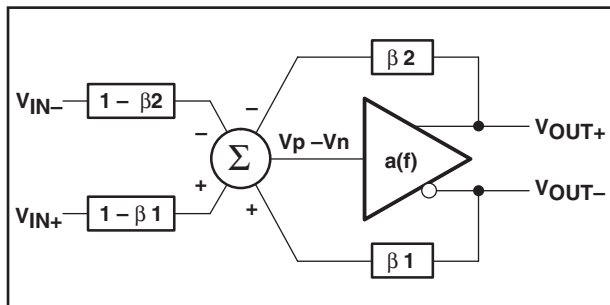


図 9. ブロック・ダイアグラム

ブロック・ダイアグラムを使用したり、式(7)および(8)を式(5)と結合したりすることにより、入力と出力の関係が次のようなものであることがわかります。

$$\begin{aligned} (V_{out+}) (1 + a(f)\beta_2) - (V_{out-}) (1 + a(f)\beta_1) \\ = a(f)[(V_{in+}) (1 - \beta_1) - (V_{in-})(1 - \beta_2)] \end{aligned} \quad (9)$$

帰還パスに对称性がない場合、式(9)は正確ですがやや煩雑なものになります。式(1)～(4)および式(6)に示された電圧定義を使用すれば、より実用的な式を導き出せます。

右のように代入すると: $(V_{out-}) = 2V_{oc} - (V_{out+})$, and $V_{oc} = V_{ocm}$ 、下のようになります。

$$\begin{aligned} (V_{out+}) (2 + a(f)\beta_1 + a(f)\beta_2) - 2V_{ocm}(1 + a(f)\beta_1) \\ = a(f)[(V_{in+}) (1 - \beta_1) - (V_{in-})(1 - \beta_2)] \end{aligned}$$

$$(V_{out+}) = \frac{1}{(\beta_1 + \beta_2)}$$

$$\frac{(V_{in+})(1 - \beta_1) - (V_{in-})(1 - \beta_2) + 2V_{ocm} \left(\frac{1}{a(f)} + \beta_1 \right)}{\left(1 + \frac{2}{a(f)\beta_1 + a(f)\beta_2} \right)}$$

(10)

理想的な仮定を用いると: $a(f)\beta_1 \gg 1$ and $a(f)\beta_2 \gg 1$ 、式(10)は次のように変形されます。

$$\begin{aligned} (V_{out+}) = \\ \frac{(V_{in+}) (1 - \beta_1) - (V_{in-})(1 - \beta_2) + 2V_{ocm}\beta_1}{(\beta_1 - \beta_2)} \end{aligned} \quad (11)$$

同様に、 V_{out-} も次のように導き出されます。

$$\begin{aligned} (V_{out-}) = \frac{1}{(\beta_1 - \beta_2)} \\ - \frac{[(V_{in+})(1 - \beta_1) - (V_{in-})(1 - \beta_2)] + 2V_{ocm} \left(\frac{1}{a(f)} + \beta_2 \right)}{\left(1 + \frac{2}{a(f)\beta_1 + a(f)\beta_2} \right)} \end{aligned} \quad (12)$$

再び、 $a(f)\beta_1 \gg 1$ および $a(f)\beta_2 \gg 1$ と仮定して、これを次のように変形します。

$$\begin{aligned} (V_{out-}) = \\ - \frac{[(V_{in+})(1 - \beta_1) - (V_{in-})(1 - \beta_2)] + 2V_{ocm}\beta_2}{(\beta_1 - \beta_2)} \end{aligned} \quad (13)$$

$V_{od} = (V_{out+}) - (V_{out-})$ を計算するには、式(10)から式(12)を引きます。

$$\begin{aligned} V_{od} = \frac{1}{(\beta_1 - \beta_2)} \\ \frac{2[(V_{in+})(1 - \beta_1) - (V_{in-})(1 - \beta_2)] + 2V_{ocm}(\beta_1 - \beta_2)}{\left(1 + \frac{2}{a(f)\beta_1 + a(f)\beta_2} \right)} \end{aligned} \quad (14)$$

再び、 $a(f)\beta_1 \gg 1$ および $a(f)\beta_2 \gg 1$ と仮定して、これを次のように変形します。

$$\begin{aligned} V_{od} = \\ \frac{2[(V_{in+})(1 - \beta_1) - (V_{in-})(1 - \beta_2)] + 2V_{ocm}(\beta_1 - \beta_2)}{(\beta_1 - \beta_2)} \end{aligned} \quad (15)$$

式(11)、(13)、(15)より、完全差動アンプの使用には対称帰還が必要であることは明らかであるものの、ゲインはひとつの帰還パスでしか制御できないということが分かります。

図8の解析回路中のマッチした抵抗 $R1 = R3$ および $R2 = R4$ を使って帰還パスの平衡が保たれることにより、 $\beta_1 = \beta_2 = \beta$ 、および伝達関数が次のようになります。

$$\frac{(V_{out+}) - (V_{out-})}{(V_{in+}) - (V_{in-})} = \frac{(1 - \beta) a(f)}{(1 + a(f)\beta)}$$

$$= \frac{1 - \beta}{\beta} \times \frac{1}{\left(1 + \frac{1}{a(f)\beta}\right)}$$

入力/出力でのコモンモード電圧は式に入りません — V_{ic} は除去され、 V_{oc} は V_{ocm} での電圧によって設定されます。理想的なゲイン ($a(f)\beta \gg 1$ と仮定して) は次の比率によって設定されます。

$$\frac{1 - \beta}{\beta} = \frac{R2}{R1}$$

反転アンプに想定される通常の反転は、結果的に正のゲインの元になる出力電圧定義で説明されることに注意してください。多くのアプリケーションでは、シングルエンド信号を差動信号に変換することが必須となっています。下に示す回路には、変換のためのさまざまなアプローチが示してあります。回路の解き方は、式(11)、(13)、(15)を用いることで容易に導き出せます。

図10は図8をわずかに変更したものですが、シングルエンド信号を増幅して差動信号に変換できることを示しています。 V_{in-} はこの図では接地されています。印加されている信号は V_{in+} です。

式(11)、(13)、(15)に $V_{in-} = 0$ resultsを代入すると、次のようになります。

$$(V_{out+}) = \frac{(V_{in+})(1 - \beta_1) + 2V_{ocm}\beta_1}{(\beta_1 + \beta_2)},$$

$$(V_{out-}) = \frac{2V_{ocm}\beta_2 - (V_{in+})(1 - \beta_1)}{(\beta_1 + \beta_2)}, \text{ and}$$

$$V_{od} = \frac{2(V_{in+})(1 - \beta_1) + 2V_{ocm}(\beta_1 - \beta_2)}{(\beta_1 + \beta_2)}$$

信号がグラウンドを基準電圧にしているものでなければ、基準電圧は必要な信号に同調して増幅され、アンプのダイナミックレンジが低減されます。不要なdcオフセットを取り除くには、キャパシタを使って信号を V_{in+} にカップリングします。 $\beta_1 = \beta_2$ を維持することにより、 V_{ocm} が V_{od} でオフセットを発生させないようにできます。

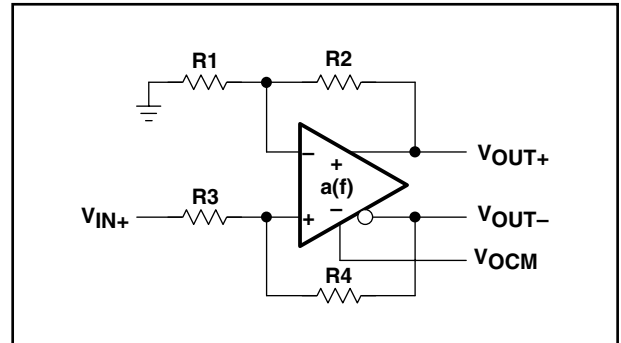


図 10. シングルエンド～差動アンプ

以下の4つの回路では、非対称帰還が使用されています。これにより、 V_{ocm} が V_{out+} と V_{out-} に別々に影響するようになり、結果として V_{od} の中に V_{ocm} が出現するようになります。このことで、差動アンプ中の内部ノード間の動作点が不均衡になり、開ループゲインのマッチングが低下します。CMRRは、シングルエンド入力に関してはたいした問題とはなりません、非対称帰還が使用される場合はCMRRが著しく危うくなるのが解析結果から分かります。ノイズ解析部は、非対称帰還も V_{ocm} ピンで導入されるノイズを増加させることを示しています。このような理由により、図11、12、13および14の回路は主に教育的な目的で提示されており、さらにテストを行ってからでないとお勧めできません。

図11の回路では、 $V_{in-} = 0$ および $\beta_1 = 0$ です。出力電圧は次のとおりです。

$$(V_{out+}) = \frac{(V_{in+})}{\beta_2}, (V_{out-}) = 2V_{ocm} - \frac{(V_{in+})}{\beta_2},$$

$$\text{and } V_{od} = \frac{2(V_{in+})}{\beta_2} - 2V_{ocm}. \text{ With}$$

$\beta_1 = 0$ の場合、この回路は非反転アンプに似ていますが、2倍のノーマルゲインを持っています。

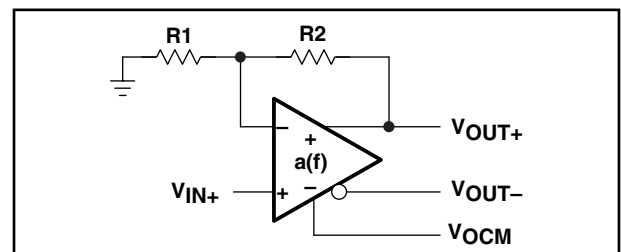


図 11. $\beta_1 = 0$ とした場合の回路

図12の回路では、 $V_{in-} = 0$ および $\beta_2 = 0$ です。出力電圧は次のとおりです。

$$(V_{out+}) = \frac{(V_{in+})(1 - \beta_1)}{\beta_1} + 2V_{ocm},$$

$$(V_{out-}) = \frac{-(V_{in+})(1 - \beta_1)}{\beta_1}, \text{ and}$$

$$V_{od} = \frac{2(V_{in+})(1 - \beta_1)}{\beta_1} + 2V_{ocm}.$$

$\beta_2 = 0$ で、ゲインは反転アンプの2倍となります。(負符号なし)

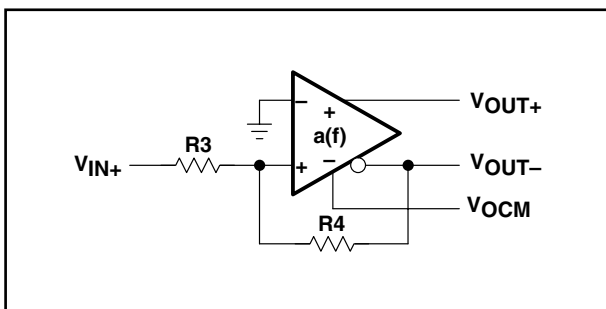


図 12. $\beta_2 = 0$ とした場合の回路

図13の回路では、 $V_{in-} = 0$ and $\beta_2 = 1$ です。出力電圧は次のとおりです。

$$(V_{out+}) = \frac{(V_{in+})(1 - \beta_1) + 2V_{ocm}\beta_1}{\beta_1 + 1},$$

$$(V_{out-}) = \frac{2V_{ocm} - (V_{in+})(1 - \beta_1)}{\beta_1 + 1}, \text{ and}$$

$$V_{od} = \frac{2(V_{in+})(1 - \beta_1) + 2V_{ocm}(\beta_1 - 1)}{(\beta_1 + 1)}$$

$\beta_1 = 0.333$ で、ゲインは1となります。 $\beta_1 = 0.6$ の場合、ゲインは1/2となります。

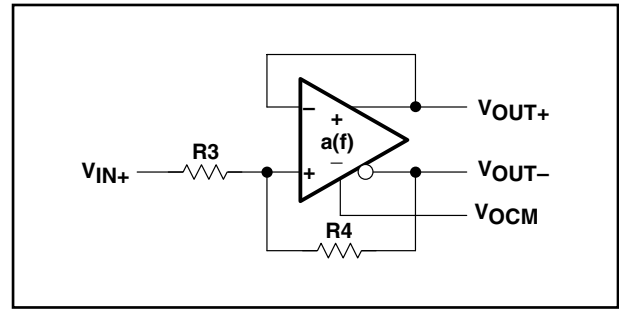


図 13. $\beta_2 = 1$ とした場合の回路

図14の回路では、 $V_{in-} = 0$, $\beta_1 = 0$, and $\beta_2 = 1$ です。出力電圧は次のとおりです。

$(V_{out+}) = (V_{in+})$, $(V_{out-}) = 2V_{ocm} - (V_{in+})$, および $V_{od} = 2[(V_{in+}) - V_{ocm}]$ です。この回路では、抵抗なしでゲイン2を実現します。

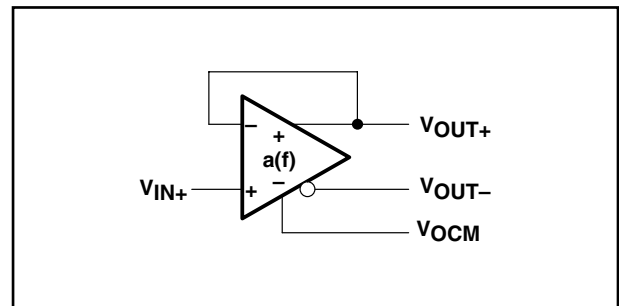


図 14. $\beta_1 = 0$ and $\beta_2 = 1$ とした場合の回路

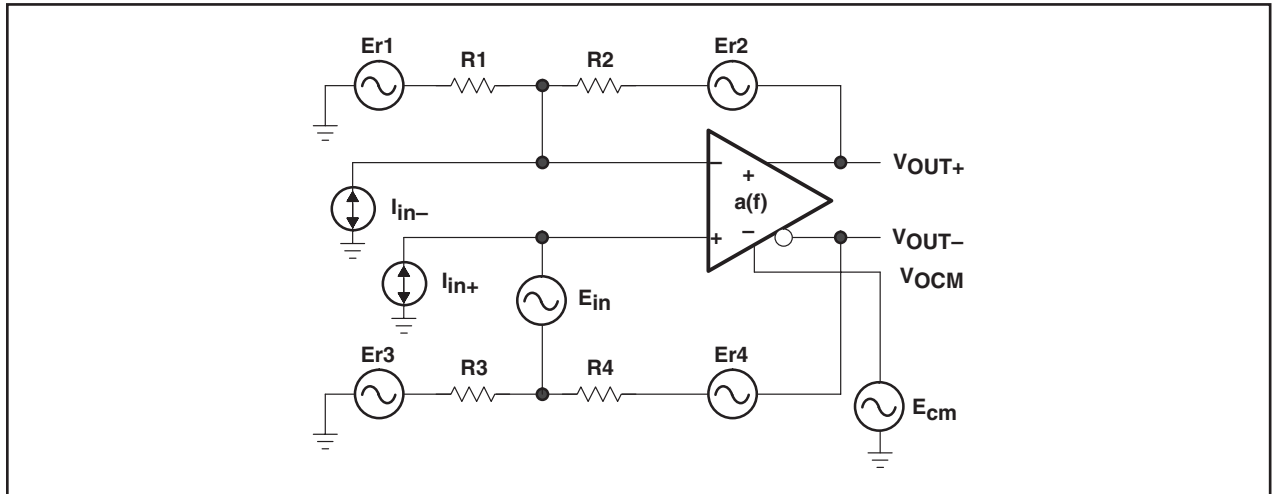


図 15. ノイズ解析回路

9. ノイズ解析

ノイズ源を図15に示します。解析には、この図に示す定義を使用します。

E_{in} はアンプの入力基準RMSノイズ電圧 $E_{in} \approx e_{in} \times \sqrt{ENB}$ (1/fノイズが無視できるものと仮定した場合)です。ここで、 e_{in} は入力ホワイトノイズのスペクトル密度(単位: V/rtHz (周波数の平方根ごとの電圧))であり、ENBは有効なノイズ帯域です。 E_{in} は入力での差動電圧として表されています。

I_{in+} と I_{in-} は、各入力を通る入力基準 RMSノイズ電流です。この2つは同一とみなされ、 I_{in} と呼ばれます。 $I_{in} \approx i_{in} \times \sqrt{ENB}$ (1/fノイズが無視できるものと仮定した場合)にある i_{in} は入力ホワイトノイズのスペクトル密度(単位: A/rtHz (周波数の平方根ごとの電流))、ENBは有効なノイズ帯域です。 I_{in} は、入力ノードから見た等価入力インピーダンスに比例した電圧を形成します。次のように、等価入力インピーダンスはゲイン設定抵抗の並行連結によって支配されるものと仮定します。

$$Req1 = \frac{R1R2}{R1 + R2} \text{ and } Req2 = \frac{R3R4}{R3 + R4}$$

E_{cm} は、入力基準ノイズ源と同様にスペクトル密度と帯域を考慮に入れた、VocmピンでのRMSノイズです。Vocmピンを正しくバイパスすれば有効な帯域が減るため、この電圧は無視できるほどわずかになります。

$Er1 - Er4$ は、抵抗からのRMSノイズ電圧であり、次のように計算されます。: $Ern = \sqrt{4kTR \times ENB}$ ここでnは抵抗の番号、kはボルツマン定数 (1.38×10^{-23} j/K)、Tは絶対温度 (K)、Rは抵抗 (Ω)、ENBは有効なノイズ帯域です。

E_{od} は差動RMS出力ノイズ電圧です。 $E_{od} = A(E_{id})$ であり、ここで E_{id} は単入力ノイズ源、Aはソースから出力へのゲインです。 E_{od} の1/2は

$$\left(\frac{+E_{od}}{2}\right) \text{ 正出力によるものであり、あとの1/2は負出力}$$

$$\left(\frac{-E_{od}}{2}\right) \text{ によるものです。したがって、}$$

$$\left(\frac{-E_{od}}{2}\right) \text{ と } \left(\frac{+E_{od}}{2}\right) \text{ は互いおよび入力源と相関関係}$$

にあり、次のように直接加算できます。

$$\left(\frac{+E_{od}}{2}\right) - \left(\frac{-E_{od}}{2}\right) = E_{od} = A(E_{id}).$$

独立したノイズ源同士は、通常相関関係にありません。非相関ノイズ電圧を結合するには、平方和の手法を使います。RMS電圧全体を平方したものは、個々のRMS電圧を加算して平方したものと同じになります。

個々のノイズ源からの出力ノイズ電圧は一度に1つずつ計算されてから、このように結合されます。

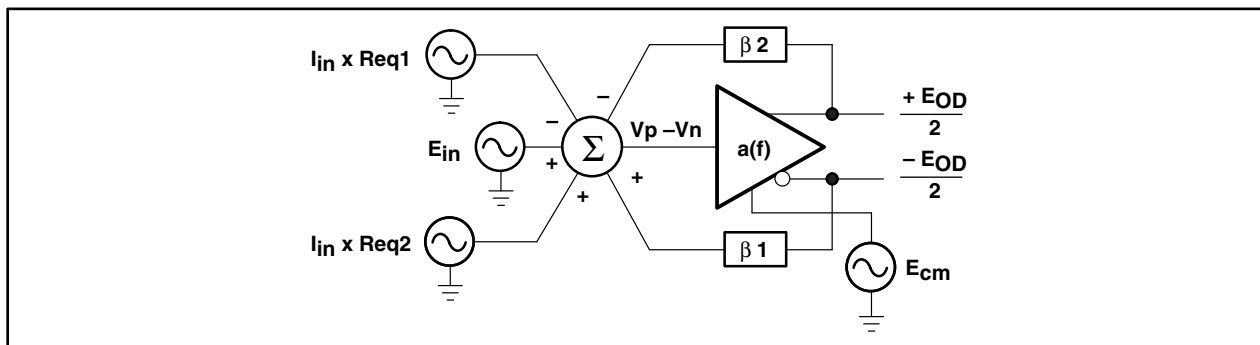


図 16. アンプの入力基準ノイズのブロック・ダイアグラム

図16のブロック・ダイアグラムは、アンプのノイズ源の解析に役立ちます。

E_{in} のみを考慮すれば、ブロック・ダイアグラムから次のように書くことができます。

$$E_{od} = a(f) \left[E_{in} + \frac{(-E_{od})\beta_1}{2} - \frac{(+E_{od})\beta_2}{2} \right]$$

$$\text{Solving : } E_{od} = \left(\frac{2E_{in}}{\beta_1 + \beta_2} \right) \left[\frac{1}{1 + \frac{2}{a(f)(\beta_1 + \beta_2)}} \right]$$

このときの仮定は次のようになります。

$$a(f)\beta_1 \gg 1 \text{ and } a(f)\beta_2 \gg 1 : E_{od} = \frac{2E_{in}}{(\beta_1 + \beta_2)}$$

$$\beta_1 = \beta_2 = \beta (\text{対称帰還}) : E_{out} = \frac{E_{in}}{\beta}$$

と仮定すると、標準的なシングルエンド 電圧帰還型オペアンプと同じになります。

同様に、 $lin \times Req1$ と $lin \times Req2$ からのノイズ寄与は次のようになります：

$$\frac{2lin \times Req1}{(\beta_1 + \beta_2)} \text{ および } \frac{2lin \times Req2}{(\beta_1 + \beta_2)} \text{ のそれぞれ。}$$

Vocmエラーアンプは、コモンモードノイズ電圧 E_{cm} と同等の出力でコモンモードノイズ電圧を生成します。帰還パス β_1 と β_2 があるために、 $E_{cm}(\beta_1 - \beta_2)$ と同等の入力でノイズ電圧が見えます。これは入力と同様に増幅され、

$$\frac{2E_{cm}(\beta_1 - \beta_2)}{(\beta_1 + \beta_2)} \text{ と同等の差動ノイズ電圧として出力で}$$

見えます。Vocmピンからのノイズゲインの範囲は、 0 ($(\beta_1 - \beta_2)$ の場合)から 2 の最大絶対値 (given $\beta_1 = 1$ および $\beta_2 = 0$ 、または $\beta_1 = 0$ および $\beta_2 = 1$ の場合) までです。

図8では、抵抗 $R1$ および $R3$ のノイズは、 V_{in+} と V_{in-} での信号のように見えます。セクション8に示す回路解析より、回路解析、ブロック・ダイアグラム、 $R1$ と $R3$ からの差動出力ノイズ寄与はそれぞれ次のようになります：

$$\frac{2(Er1)(1 - \beta_2)}{(\beta_1 + \beta_2)} \text{ and } \frac{2(Er3)(1 - \beta_1)}{(\beta_1 + \beta_2)}$$

抵抗 $R2$ と $R4$ からのノイズは、増幅されずに出力へ直接課されます。これらのノイズの寄与は $Er2$ と $Er4$ です。

個々のノイズ源を加算すると、出力差動ノイズは全部で次のようになります。

$$E_{od} = \sqrt{\frac{(2E_{in})^2 + (2lin \times Req1)^2 + (2lin \times Req2)^2 + (2E_{cm}(\beta_1 - \beta_2))^2 + (2(Er1)(1 - \beta_2))^2 + (2(Er3)(1 - \beta_1))^2}{(\beta_1 + \beta_2)^2} + Er2^2 + Er4^2}$$

個々のノイズ源は、平方和の手法で加算されます。入力基準の項は、回路のノイズゲインによって次のように増幅されます。

$$G_n = \frac{2}{(\beta_1 + \beta_2)}$$

対称帰還が使用された場合、 $\beta_1 = \beta_2 = \beta$

として、ノイズゲインは次のようになります。

$$G_n = \frac{1}{\beta} = 1 + \frac{R_f}{R_g}$$

ここで R_f は帰還抵抗、 R_g は入力抵抗

であり、標準的なシングルエンド電圧帰還アンプと同じになります。

10. アプリケーション回路

基本回路動作を説明し、基本よりさらにレベルが上の解析手法を紹介した後は、ADC入力や伝送ラインを駆動するといった典型的なアプリケーションをいくつか調べることにします。アンプが $a(f) \gg 1$ という条件の周波数で使用されていると仮定し、以下に述べる式にはアンプの影響を含め

$$\beta_1 = \beta_2 = \frac{R_g}{R_g + R_f}$$

という条件で使用されているもの

ないものとし、また、対称帰還がとします。アプリケーション回路の説明に入る前に少し回り道をして、電源終端と、帰還の対称性を維持するためにそれがどのような役割を果たすのかを見てみましょう。

11. 入力電源の終端処理

伝送ラインの反射を減らし、信号精度を上げるために、高速システムには通常二重終端を使用します。二重終端により、駆動源の出力インピーダンスおよび遠端終端と、伝送ラインのインピーダンスのマッチングが行われます。

共通の値は50Ω、75Ω、100Ω、600Ωです。電源が差動式の場合、終端はライン間に(アクロスザライン)配置されます。電源がシングルエンド式の場合、終端はラインからグラウンドに対して配置されます。

図17に、差動信号源に終端処理を行う場合の例を示します。この図では、Vicを中心点にして1/2 Vsと1/2 Rsがそれぞれの側に起因するように平衡が取られています。

Rsは電源インピーダンス、Rtは終端抵抗です。伝送ラインは示されていません。回路は平衡が取られていますが、1) 正しい終端 と、2) ゲインの設定 という2つの問題を解決する必要があります。

$a(f) \gg 1$ とアンプが線形動作にある限り、アンプの動作は $V_n \approx V_p$ を保ちます。したがって、一次近似に対しては、図18に示すように2つのノード間で仮想短絡が見られます。終端インピーダンスは、 $R_t \parallel (R_1 + R_3)$ という並列結合です。正しい終端用の R_t の値は

$$R_t = \frac{1}{\frac{1}{R_s} - \frac{1}{(R_1 + R_3)}}$$

という式で計算します。

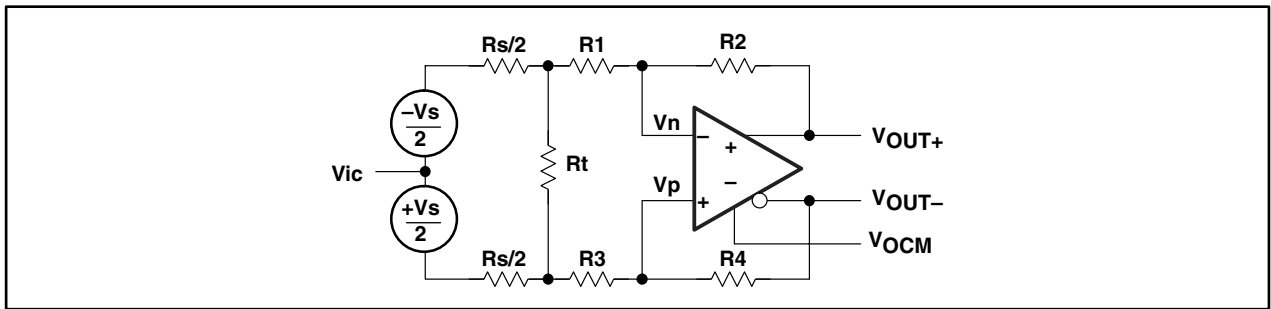


図 17. 差動入力信号の終端処理

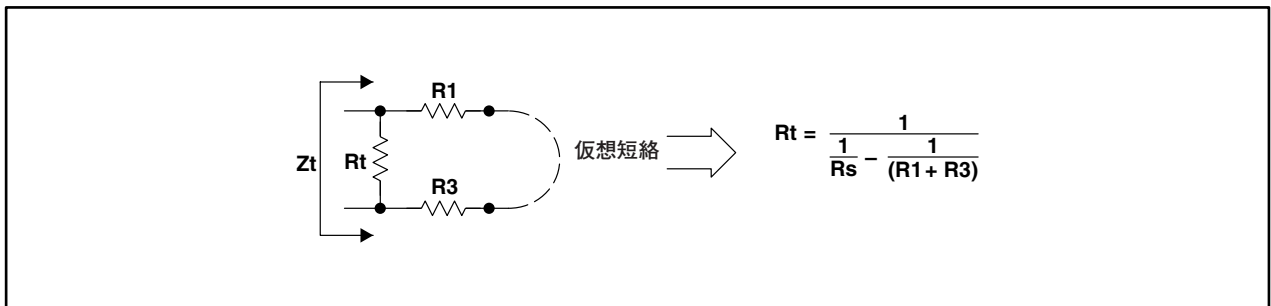


図 18. 差動終端インピーダンス

Rtが分かれば、回路にテブナンの定理を当てはめることにより、必要なゲインも分かります。回路はRtと、アンプの入力抵抗R1とR3の間で遮断されます。Vicについてはここでは関係ないためそのままにしておき、1/2 Vsの1/2を結合します。その後、

$$V_{th} = V_s \times \frac{R_t}{R_t + R_s} \quad \text{および} \quad R_{th} = R_s \parallel R_t$$

(1/2は各側に起因します)となります。その結果得られるテブナンの等価表示を図19に示します。正しいゲインは次のように計算します。

$$\frac{V_{od}}{V_{th}} = \frac{R_f}{R_g + \frac{R_s \parallel R_t}{2}}$$

Vthを置き換えると、次のようになります。

$$\frac{V_{od}}{V_s} = \frac{R_f}{R_g + \frac{R_s \parallel R_t}{2}} \times \frac{R_t}{R_s + R_t}$$

ここで、Rfは帰還抵抗(R2かR4)、Rgは入力抵抗(R1かR3)です。R2 = R4およびR1 = R3の対称性を必ず保つようしてください。

例えば、平衡の取られた50Ω差動電源の終端処理をしようとしており、電源からアンプの差動出力までの間全体でゲインが1必要であると仮定します。R1とR3の値の選択から設計を開始し、次にRtと帰還抵抗を計算します。

終端によって形成される分圧回路を使用する場合、約2のゲインがアンプに必要であると仮定するのが適切です。また、高速アンプ用には500Ω近い帰還抵抗値が適切です。開始にあたってこれらの仮定を使用し、249Ωに等しいR1とR3を選択します。その後、次の式よりRtを計算します。

$$R_t = \frac{1}{\frac{1}{R_s} - \frac{1}{(R_1 + R_3)}} = \frac{1}{\frac{1}{50} - \frac{1}{(249 + 249)}} = 55.6\Omega$$

(もっとも近い標準1%値は56.2Ω)

この時点になるとゲインは、次のように帰還抵抗の値を計算することによって設定されます。

$$\begin{aligned} R_f &= \left(\frac{V_{out}}{V_s} \right) \left(R_g + \frac{R_s \parallel R_t}{2} \right) \left(\frac{R_s + R_t}{R_t} \right) \\ &= (1) \left(249 + \frac{50 \parallel 56.2}{2} \right) \left(\frac{50 + 56.2}{56.2} \right) \\ &= 495.5 \Omega \end{aligned}$$

(もっとも近い標準1%値は499Ω)

標準1%抵抗値での回路を解く方法を、図20に示します。

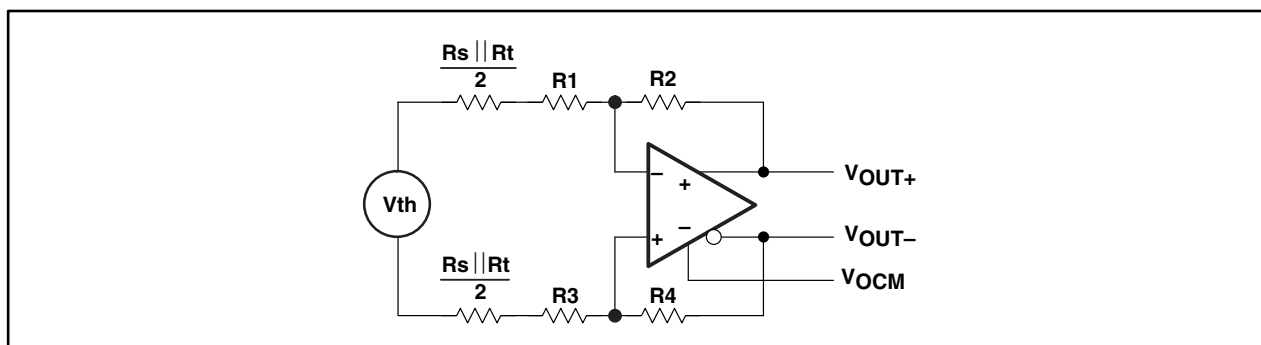


図 19. 差動型テブナンの等価表示

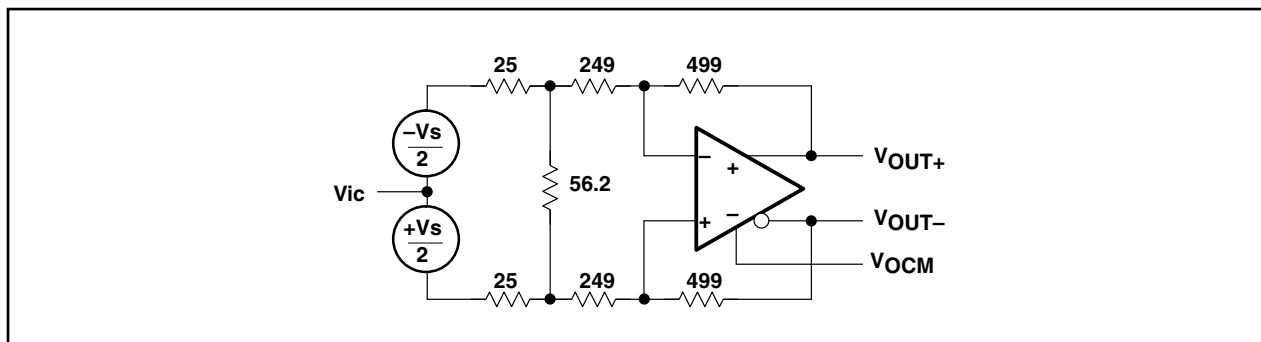


図 20. 差動式に回路を解く方法(ゲイン = 1)

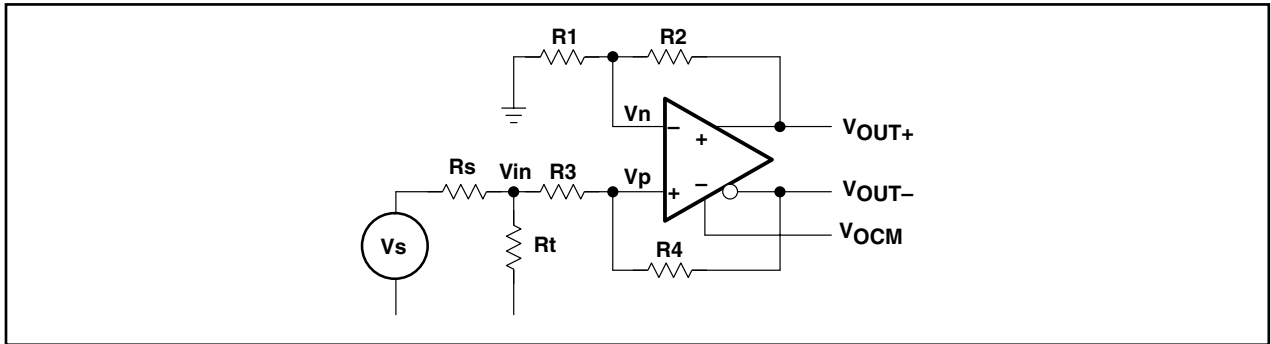


図 21. シングルエンド入力信号の終端処理

図21にシングルエンド信号源の終端処理の例を示します。
Rsは電源インピーダンス、Rtは終端抵抗です。伝送ラインは示してありません。回路は平衡を取っていないため 1) 正しい終端 2) ゲイン設定 3) 平衡 という3つの問題を解決する必要があります。

Vinでのアンプの入力を見ているラインから見た終端インピーダンスを判別するには、VsとRsを除去して、他の電源をすべて短絡します。a(f) >> 1とアンプが線形動作にある限り、アンプの動作はVn ≈ Vpを保ちます。Vnは、Vout+の時

点での抵抗率 $\frac{R1}{R1 + R2}$ の電圧を見ます。アンプの平衡

が取られていると仮定すると、次のようになります。

$$V_{out+} = K \times \frac{V_{in}}{2} \quad \text{ここで } K \text{ はアンプの閉ループ}$$

ゲイン (Vocm = 0) です。終端インピーダンスは次のように、

$$\text{並列結合です。} R_t \text{ が、} \frac{V_{in}}{I_{R3}} = \frac{R3}{1 - \frac{K}{2 \times (1 + K)}}$$

と並列になっています。

正しい終端用のRtの値は、次のように計算されます。

$$R_t = \frac{1}{\frac{1}{R_s} - \frac{1 - \frac{K}{2 \times (1 + K)}}{R3}}$$

Rtが分かれば、回路にテブナンの定理を当てはめることにより、必要なゲインも分かります。回路はRtと、アンプの入力抵抗R1とR3の間で遮断されます。

$$V_{th} = V_s \times \frac{R_t}{R_t + R_s} \quad \text{および} \quad R_{th} = R_s \parallel R_t$$

となります。その結果得られるテブナンの等価表示を図23に示します。正しい対称性R2 = R4およびR1 = R3 + (Rs || Rt)を使用すると、テブナンゲインは次の式によって求められます。

$$\frac{V_{od}}{V_{th}} = \frac{R2}{R1} = \frac{R4}{R3 + (R_s \parallel R_t)}$$

Vthを置き換えると、回路のゲインは次のようになります。

$$\begin{aligned} \frac{V_{od}}{V_s} &= \frac{R2}{R1} \times \frac{R_t}{R_s + R_t} \\ &= \frac{R4}{R3 + (R_s \parallel R_t)} \times \frac{R_t}{R_s + R_t} \end{aligned}$$

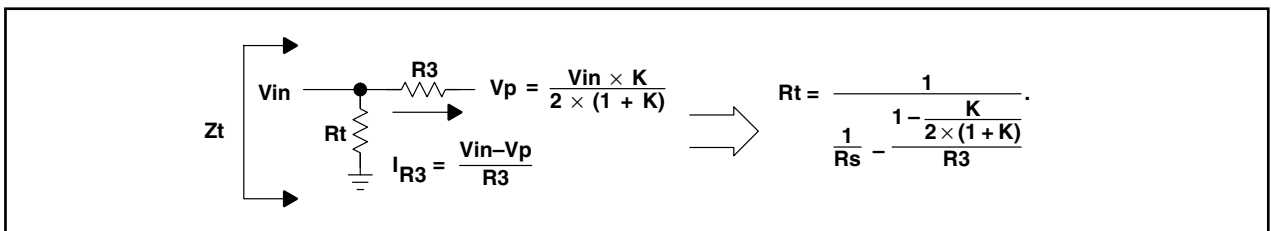


図 22. シングルエンド終端AC インピーダンス

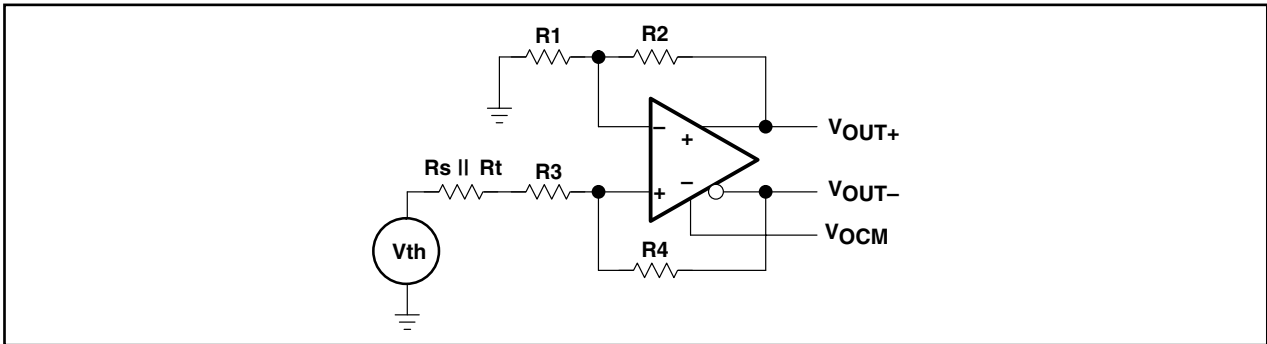


図 23. シングルエンドでのテブナンの等価表示

例えば、50Ωシングルエンド電源の終端処理をしようとしており、電源からアンプの差動出力までの間全体でゲインが1必要であると仮定します。まずR3の値の選択から設計を開始し、次にRtと帰還抵抗を計算します。これは、最初的前提から始めて、それを改良していくというこの反復プロセスとなります。

Rt = 50Ωであり、2のゲインがアンプに必要なという仮定からスタートしてください。また、高速アンプ用には500Ω近隣の帰還抵抗値が適切です。これらの最初の仮定を使い、R1 = 249ΩおよびR3 = R1 - Rs || Rt = 249Ω - 25Ω = 224Ωを選択します。次に、下の式からRtを計算します。

$$R_t = \frac{1}{\frac{1}{R_s} - \frac{1 - \frac{K}{2(1+K)}}{R_3}} = \frac{1}{\frac{1}{50} - \frac{1 - \frac{2}{2(1+2)}}{224}}$$

$$= 58.7 \Omega$$

そして帰還抵抗の値を計算します。

$$R_2 = \left(\frac{V_{od}}{V_s}\right)(R_1) \left(\frac{R_s + R_t}{R_t}\right) = (1) \times (249) \times \left(\frac{50 + 58.7}{58.7}\right) = 460.9 \Omega, \text{ and}$$

$$R_4 = \left(\frac{V_{od}}{V_s}\right)(R_3 + R_s \parallel R_t) \left(\frac{R_s + R_t}{R_t}\right)$$

$$= (1) \times (244 + 50 \parallel 58.7) \times \left(\frac{50 + 58.7}{58.7}\right)$$

$$= 464.7 \Omega$$

ゲインが2ではなく460.9/249 = 1.85であり、Rtの計算結果が50Ωではなく58.7Ωであることから、プロセスが反復的であることがわかります。計算をさらに2回反復すると、次の結果になります。R3 = 221.9Ω(もっとも近い標準1%値は221Ω)、Rt = 59.0(1%値)、およびR2 = R4 = 460.9(もっとも近い標準1%値は464Ω)。標準1%抵抗値を使用した回路を解く方法を図24に示します。

表計算ソフトを使用すると、上記の反復プロセスが非常に簡潔になります。また、標準的な使用可能値にさらに適したものを見つけるために、成分値を容易に調整できます。

図25に、平衡と不平衡各々の場合の、シングルエンドアンプから差動アンプへの出力電圧を示します。ここで、Vocm = 2.5Vです。

平衡アンプは、前述の例で計算した値を反映します。

不平衡アンプの場合：

Rt = 59Ω、R1 = R3 = 249Ω、およびR2 = R4 = 499Ω。

不平衡アンプにおける不等価帰還率により、Vocmが差動出力でのオフセットを生じさせることに注意してください。ADCの駆動にダイナミックレンジを使用すると、ダイナミックレンジは失われます。

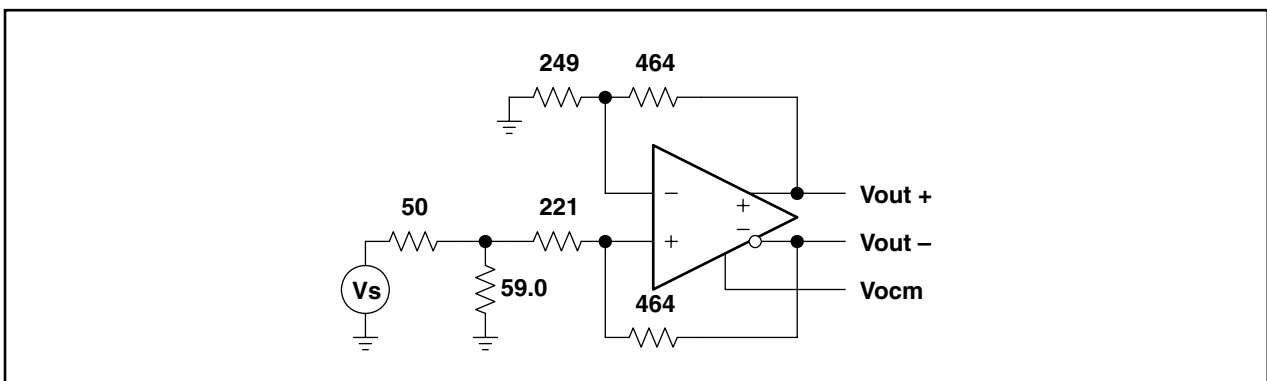


図 24. シングルエンド式に回路を解く方法(ゲイン = 1)

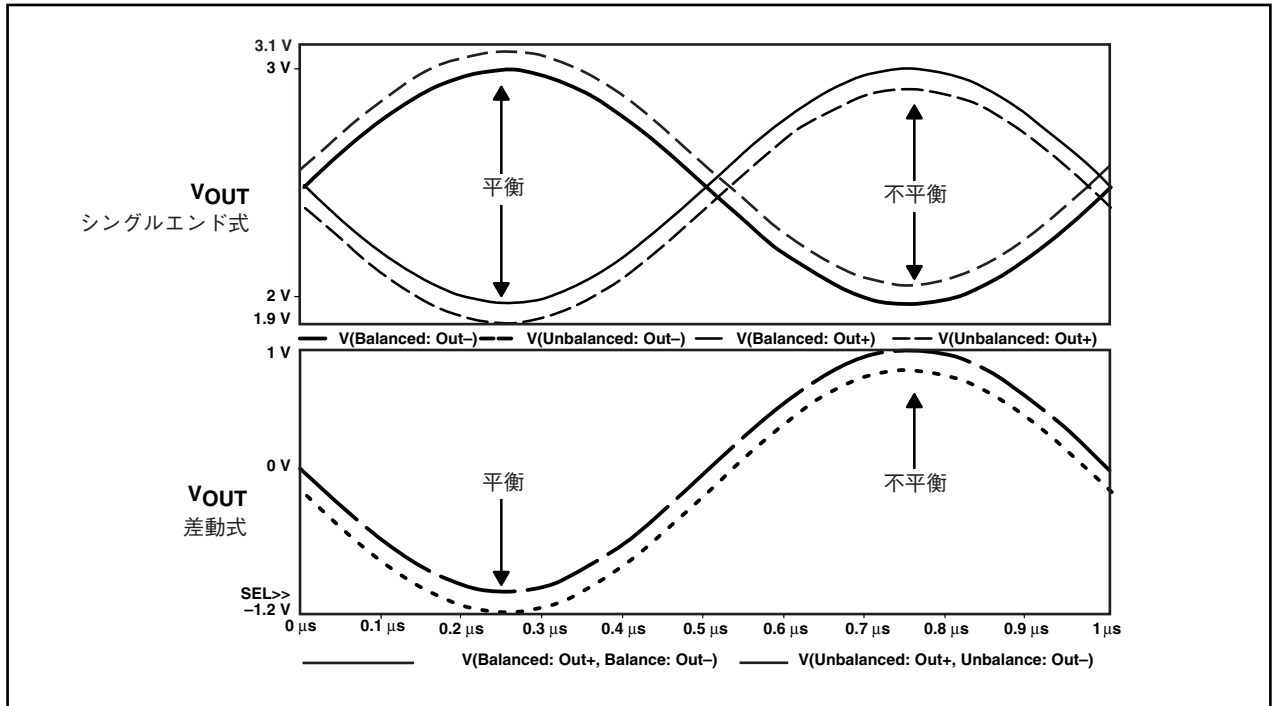


図 25. 平衡アンプ vs 不平衡アンプ

先に述べた解析からわかるのは、ライン終端という考え方は些細なことのように見えるかもしれませんが、それを正しく理解するにはかなりの労力を必要とするということです。

図26に示すように、能動型一次ローパスフィルタは、帰還ループにキャパシタを追加すれば容易に作成できます。平衡帰還では、伝達関数は次のようになります。

12. 能動型アンチエイリアスフィルタリング

完全差動アンプの主要アプリケーションのひとつは、差動入力を使用したADCのローパスアンチエイリアスフィルタ中にあります。

$$\frac{V_{od}}{V_{id}} = \frac{R_f}{R_g} \times \frac{1}{1 + j2\pi f(R_f C_f)}$$

伝達関数で作成された極 (pole) は、s平面上にある負の実軸の実極です。

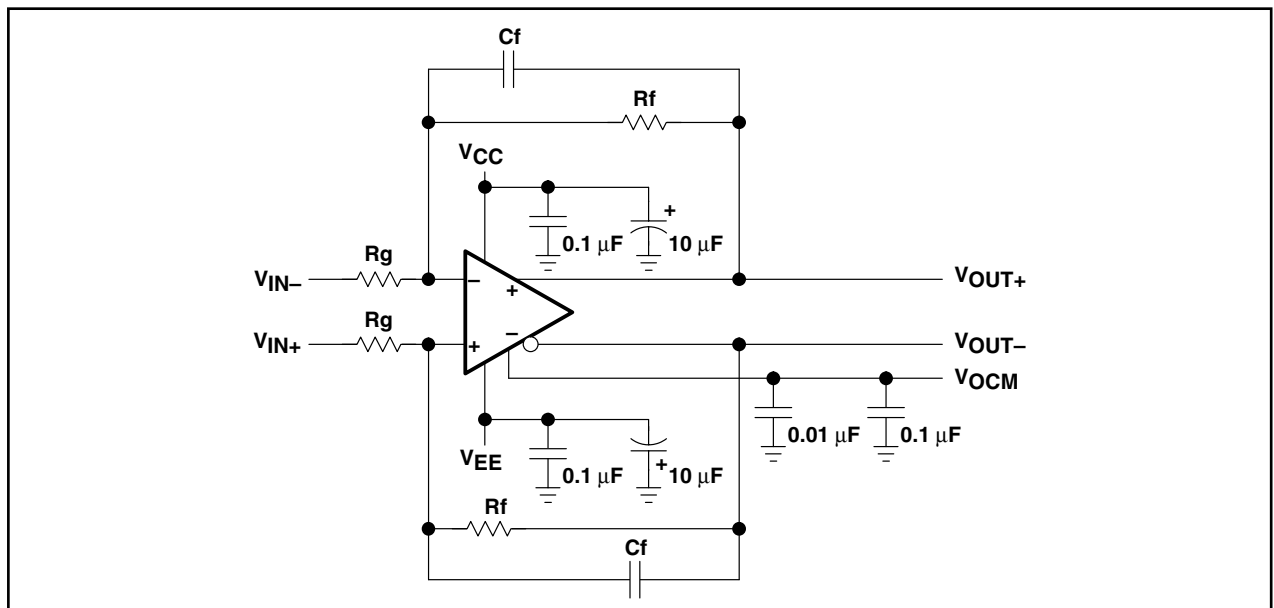


図 26. 能動型一次ローパスフィルタ

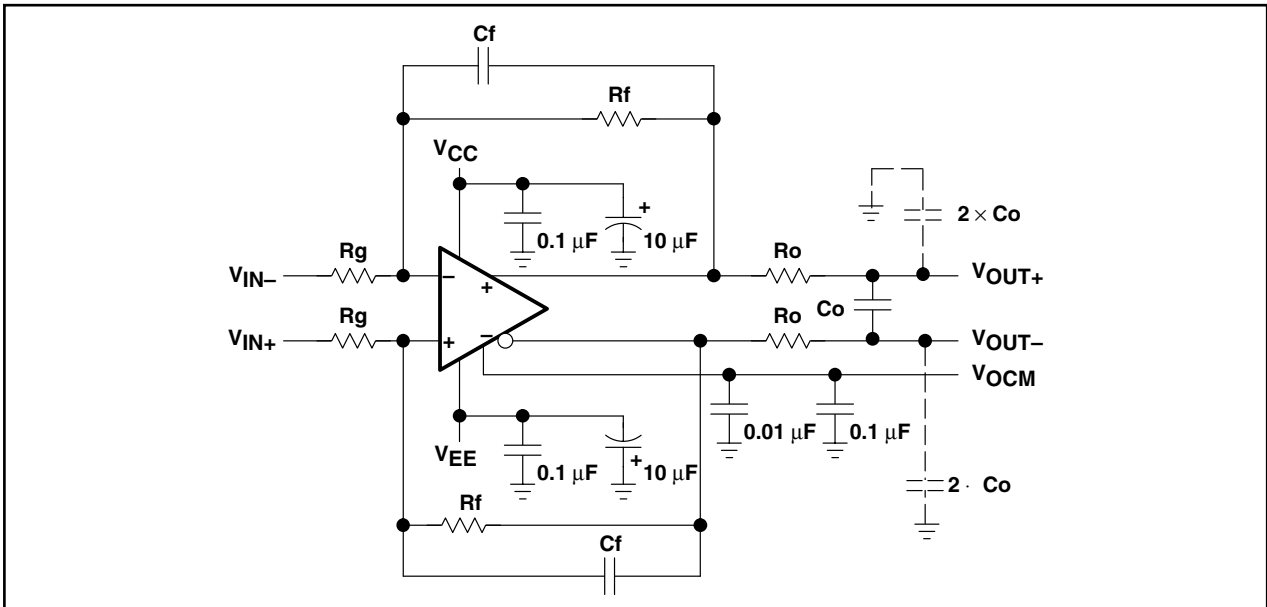


図 27. 受動型二次極付き能動型一次ローパスフィルタ

二極ローパスフィルタを作成するために、図27に示すようにRoとCoを出力に置くことによって、もうひとつの受動型実極を作成することもできます。平衡帰還を使うと、伝達関数はつぎのようになります。

$$\frac{V_{od}}{V_{id}} = \frac{R_f}{R_g} \times \frac{1}{1 + j2\pi f(R_f C_f)} \times \frac{1}{1 + j2\pi f \times 2 \times R_o C_o}$$

伝達関数で作成される二次極も、s平面上にある負の実軸の実極です。キャパシタCoを、実線で示すように出力を横切って差動的に置くこともでき、(値が2倍の)2つのキャパシタを破線で示すように各出力とグラウンドの間におくこともできます。通常、Roの値はlow(低域?)であり、極周波数を超える周波数では、Coとの直列結合がアンプをロードします。追加ローディングにより、アンプの出力にさらにひずみが生じます。これを避けるには、極をスタガ同調して(stagger the poles)、RoCo極がRfCf極より高い周波数に来るようにするとよいでしょう。

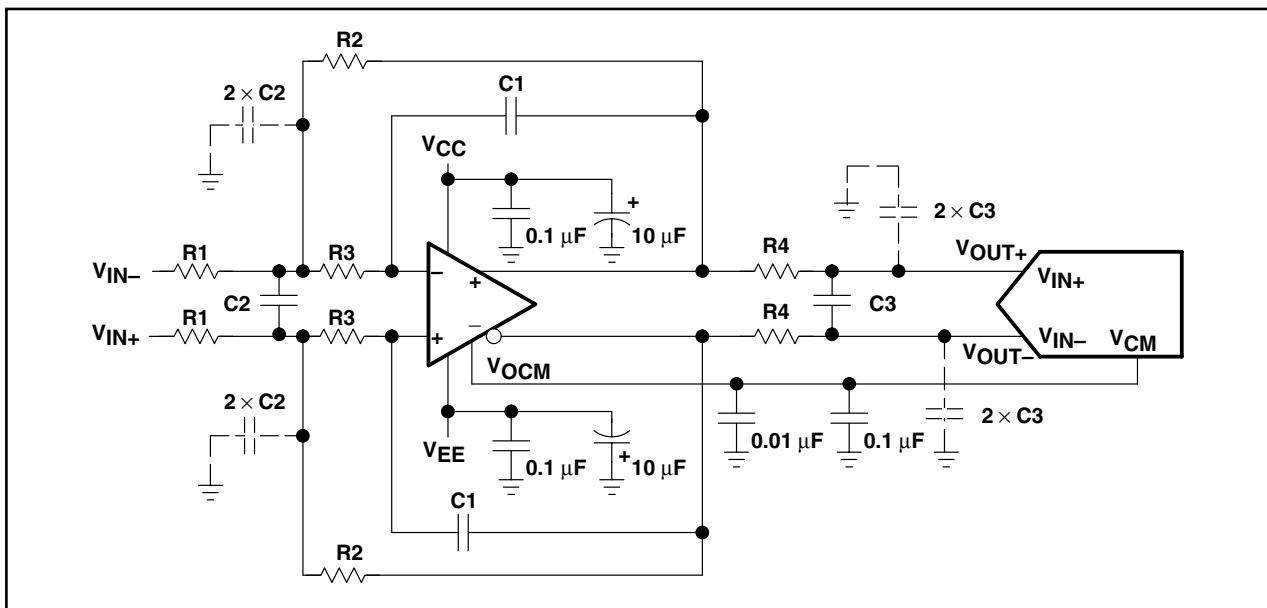


図 28. 三次ローパスフィルタでのADCの駆動

このフィルタ回路の伝達関数は次のとおりです。

$$\frac{V_{od}}{V_{id}} = \left[\frac{K}{-\left(\frac{f}{FSF \times f_c}\right)^2 + \frac{1}{Q} \frac{jf}{FSF \times f_c} + 1} \right] \times \left(\frac{1}{1 + j2\pi f \times 2 \times R4C3} \right),$$

ここで $K = \frac{R2}{R1}$, $FSF \times f_c = \frac{1}{2\pi \sqrt{2 \times R2R3C1C2}}$,

and $Q = \frac{\sqrt{2 \times R2R3C1C2}}{R3C1 + R2C1 + KR3C1}$ です。

Kは通過帯域ゲインを設定し、 f_c はフィルタのカットオフ周波数であり、FSFは周波数スケール係数、Qは線質係数です。

$$FSF = \sqrt{Re^2 + |Im|^2}, \text{ and } Q = \frac{\sqrt{Re^2 + |Im|^2}}{2Re}$$

ここで、Reは複素極ペアの実数部、Imは虚数部です。

$R2 = R, R3 = mR, C1 = C, C2 = nC$ を設定すると、次の結果になります。

$$FSF \times f_c = \frac{1}{2\pi RC \sqrt{2n \times m}}, \text{ and } Q = \frac{\sqrt{2 \times mn}}{1 + m(1 + K)}$$

C1とC2用の標準的なキャパシタ値を選ぶことから設計を始めるのが最も容易です。これにより、nに値が与えられます。それから、望ましいゲインを帯びたフィルタに必要なQを得ることにつながるm用の値があるかどうかを判断します。ない場合は、もうひとつのキャパシタ結合を使用して再試行します。mとnの適切な組み合わせが見つかったら、Cの値を使用して、望ましい f_c に基づいてRを計算します。適切な成分値を取得するには、数回試行を繰り返さず必要があるかもしれません。

R4とC3は三次フィルタの実極を設定するために選ばれます。この極の設定には注意が必要です。通常、R4はlow(低域?)の値であり、極周波数を超える周波数では、C3との直列結合がアンプをロードします。余分のローディングにより、アンプの出力にさらにひずみが生じます。これを避けるには、実極を複素極ペアのカットオフ周波数より高い周波数に置いてください。

図29に、コーナー周波数を1MHzに設定し、R4とC3によって実極を15.9MHzに設定した二次パワースローパスフィルタのゲインと位相レスポンスを示します。使用されている成分は、 $R1 = 787\Omega, R2 = 787\Omega, R3 = 732\Omega, R4 = 50\Omega, C1 = 100pF, C2 = 220pF, C3 = 100pF$ 、およびTHS4141完全差動アンプです。より高い周波数では、寄生要素によって信号が通ることが可能になります。

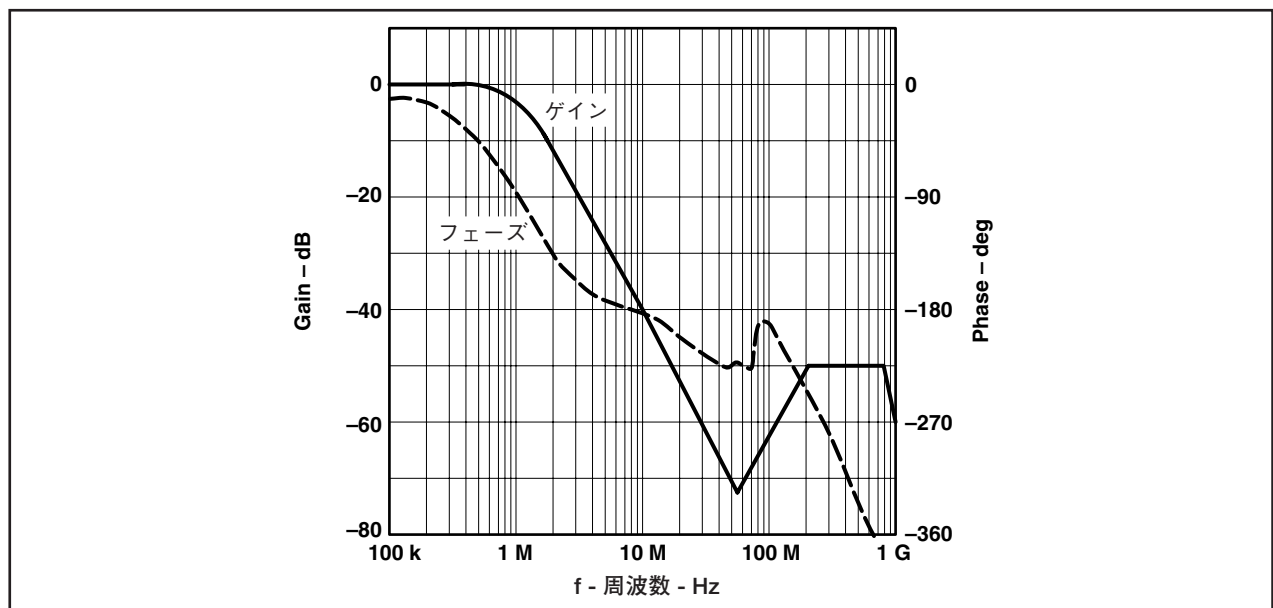


図 29. 15.9MHzでの実極付き二次パワースローパス (1-MHz)

13. V_{OCM} とADCのリファレンス および入力コモンモード電圧

図30に、ADS809 ADCデータシートに記載の内部リファレンス回路を示します。基準電圧、REFTおよびREFBは、コンバータの入力電圧範囲を決定します。電圧CMはREFTとREFBの中間点にあります。ADCへの入力信号はCM周辺を対称的にスイングして、コンバータのダイナミックレンジ全体を利用する必要があります。つまり、アンプの出力コモンモード電圧はこの電圧とマッチしなければなりません。

THS45xx上の V_{OCM} 入力は、この目的に特化して提供されます。内部回路では、出力コモンモード電圧が V_{OCM} に印加された電圧と等しくなるようにします。このようにして、 V_{OUT+} と V_{OUT-} は V_{OCM} 周辺を対称的にスイングします。多くの場合、必要なのはただ、バイパスキャパシタをグランドにつないで(通常 $0.1\mu\text{F}$ から $10\mu\text{F}$) CMを V_{OCM} に結びつけて、ノイズを減らすことだけです。

図31は、THS45xx上の V_{OCM} 入力の簡略な結線図です。 V_{OCM} が接続されていない場合、抵抗分圧器は電圧を電源電圧間の途中に設定します。下の式は、この電圧をオーバー

ライドするために外部電源から要求される電流を計算する方法を示しています。

内部回路は、 V_{OCM} エラーアンプによって引かれたバイアス電流(I_{EA})をキャンセルするために使用します。(シングル+5V電源アプリケーションのように)電源電圧間の途中に望ましい V_{OCM} があった場合、外部電流が必須でないことは容易にわかります。一方、アンプが $\pm 5\text{V}$ から電源を取っており、望ましい V_{OCM} が+2.5Vであると仮定すると、外部電源が供給する必要があるのは $100\mu\text{A}$ です。ADCからのCM出力駆動能力によっては、この電流を供給するためにバッファが必要になる可能性があります。

今まで見てきたような差動入力を利用するすべての高性能ADCには、駆動回路のコモンモード電圧を設定するための出力があります。メーカーごとに、その電圧の名称も様々です。私が見ただけでも、CM、REF、 V_{REF} 、 V_{CM} 、 V_{OCM} という名前がついていました。しかし名称はどうあれ、重要なので覚えておく必要があるのは次のとおりです。

- V_{OCM} が中間電位にない場合、アンプが十分な出力駆動電流を持っているかどうかを確認する。
- バイパスキャパシタを利用して、コモンモードノイズを減らす。

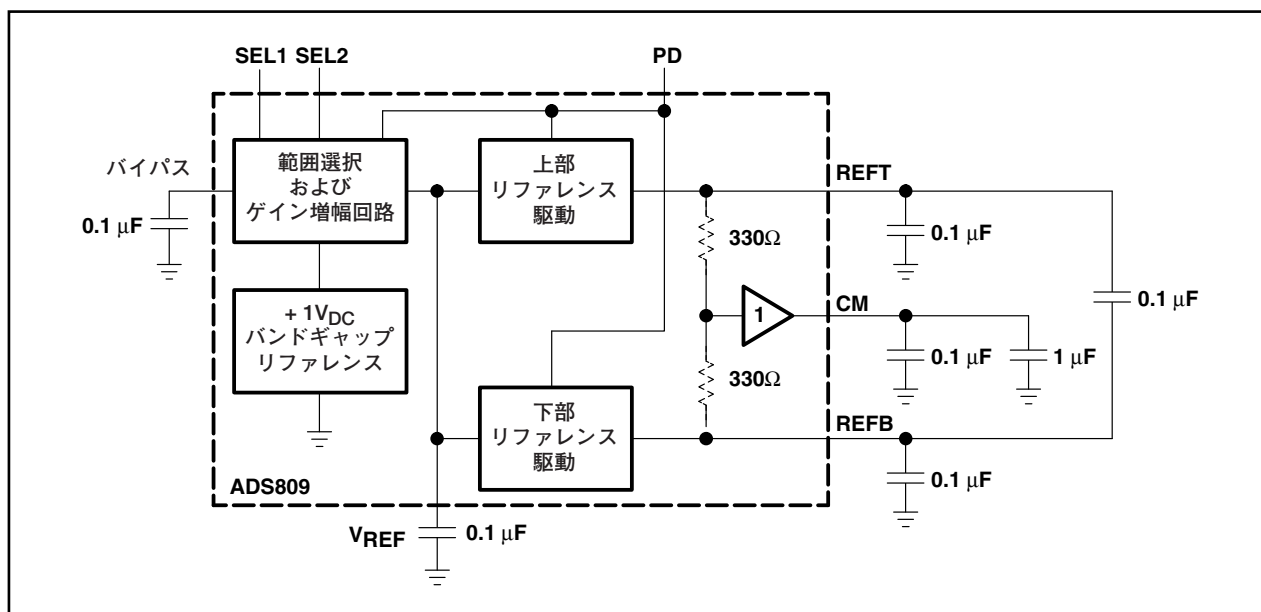


図 30. ADS809の内部リファレンス回路と推奨バイパスの図式

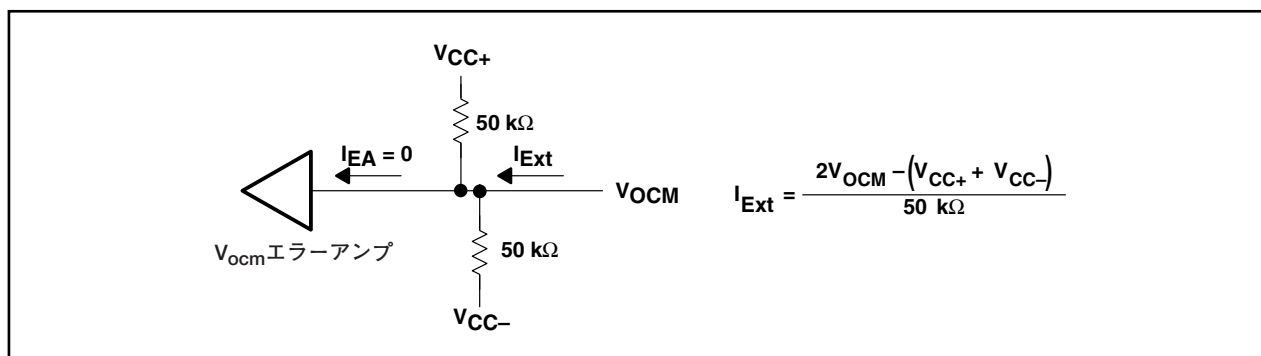


図 31. V_{OCM}

14. 電源バイパス

各電源レールでは、6.8μFから10μFのタンタルコンデンサをアンプから数インチ以内の場所に置き、低周波の電源バイパスを提供する必要があります。0.01μF から 0.1μFのセラミックコンデンサはアンプ上の各電源ピンの0.1インチ以内に配置され、高周波の電源バイパスを提供する必要があります。

15. レイアウトの考慮事項

すべての高速アンプの場合と同様、アンプの入力での寄生キャパシタンスに関しては注意を払い、ピンやあらゆる相互接続回路付近の接地面を除去しておく必要があります。

また、トレースルーティングは最小限にとどめ、表面実装コンポーネントを使用してください。

16. 正帰還を利用して能動終端を提供する

伝送ラインの差動的な駆動は、完全差動アンプの代表的な使用方法です。正帰還を使うことにより、図32に示すように能動終端を提供するためにアンプを利用できるようになります。正帰還をかけた時、ラインから見た出力抵抗の値は実際よりも大きく見えます。それでも、抵抗を横断して下がった電圧は抵抗の実際の値によって変わるため、結果として効率の増加につながります。

反復するためには、このアプリケーションとともに対称帰還を使用することが重要になります。

二重終端を使用すると、アンプの出力インピーダンス Z_o が伝送ラインの特性インピーダンスに等しくなり、ライン

の遠端が同じ値の抵抗つまり $R_t = Z_o$ で終端処理されます。正しく平衡を取るために、 Z_o は差動出力の各半分に1/2ずつ置き、 $Z_o = 2 \times Z_{o\pm}$ となるようにします。

出力インピーダンスを計算するには、入力を接地し、電圧源または電流源を V_{out+} と V_{out-} の間に挿入し、回路の反応からインピーダンスを計算します。

対称性があるために、 $Z_{o+} = Z_{o-}$ 、 $V_{out+} = -(V_{out-})$ 、および $V_{o+} = -(V_{o-})$ となります。片側のインピーダンスを計算すれば、回路を解く方法が得られます。

$$Z_{o+} = \frac{V_{out+}}{I_{out+}}, \quad I_{out+} = \frac{(V_{out+}) - (V_{o+})}{R_o}$$

$$\text{and } V_{o+} = (V_{out-}) \times \left(\frac{-R_f}{R_p} \right)$$

アンプの出力をもう一度見てみると、ラインの両側に見られるインピーダンスは下のように、ラインの片側のゲインを1から減算した値で R_o を除算した値になっています。

$$Z_{o\pm} = \frac{R_o}{1 - \frac{R_f}{R_p}} \quad (16)$$

正帰還はまた、フォワードゲインにも影響します。この影響と、 R_o と $R_t \parallel 2R_p$ の間の分圧回路を考慮すると、 $V_{in} = (V_{in+}) - (V_{in-})$ to $V_{out} = (V_{out+}) - (V_{out-})$ から求められるゲインは次のようになります。

$$A = \frac{V_{out}}{V_{in}} = \frac{R_f}{R_g} \times \frac{1}{\frac{2R_o + R_t \parallel 2R_p}{R_t \parallel 2R_p} - \frac{R_f}{R_p}} \quad (17)$$

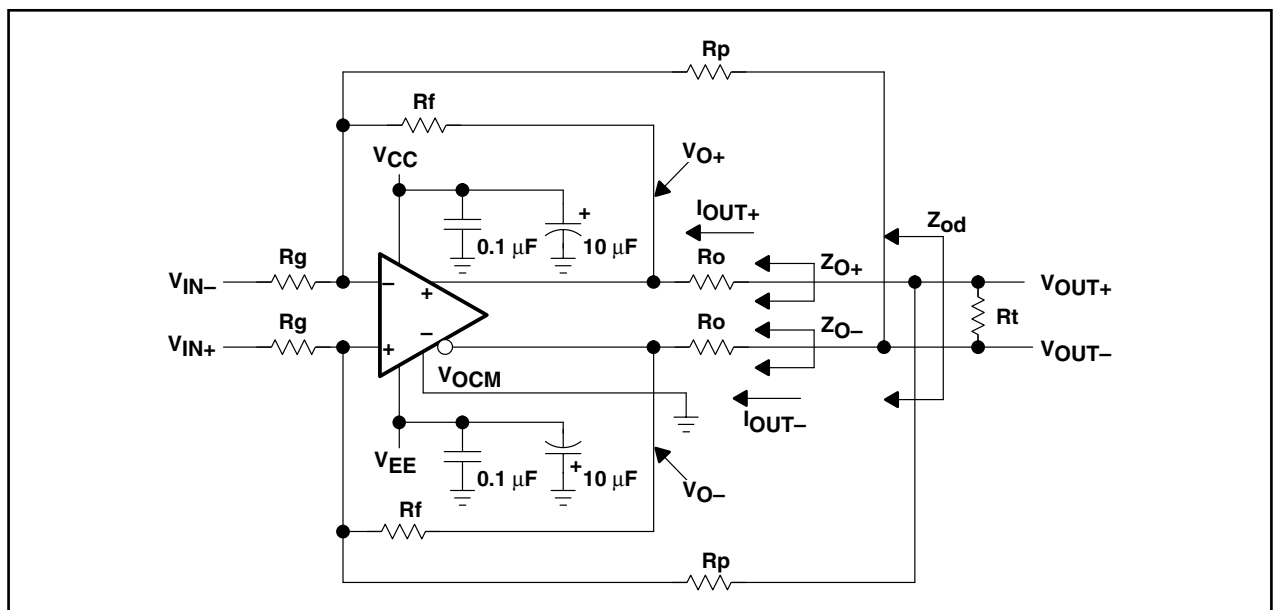


図 32. 正帰還を利用した能動終端の実現

最初にRfとRoの値を選び、次にRpの必要な値を計算して望ましいZoを求めることによって容易に設計が実現できます。その後、Rgを計算して必要なゲインを求めます。

例：

望ましいゲインが1と仮定すると、Rf = 1kΩとRo = 10Ωで100Ωのラインの終端処理を正しく行うことが必要になります。ZodとRtの正しい値は100Ω (Zo± = 50Ω)です。式1を整理すると、下のようになります。

$$R_p = \frac{R_f}{1 - \frac{R_o}{Z_{o\pm}}} = \frac{1 \text{ k}\Omega}{1 - \frac{10\Omega}{50\Omega}} = 1.25 \text{ k}\Omega$$

次に式2を整理すると、下のようになります。

$$R_g = \frac{R_f}{A} \times \frac{1}{\frac{2R_o + R_t \parallel 2R_p}{R_t \parallel 2R_p} - \frac{R_f}{R_p}}$$

$$= \frac{1 \text{ k}}{\frac{20\Omega + 100\Omega \parallel 2.5\text{K}}{100\Omega \parallel 2.5\text{K}} - \frac{1\text{k}\Omega}{1.25\text{k}\Omega}} = 2.45\text{k}\Omega$$

回路は、上記の計算結果に最も近い標準値を用いて次のように構築され、テストされます。Rf = 1kΩ、Rp = 1.24kΩ、Rg = 2.43kΩ、Rt = 100Ω、および Ro = 10Ω。Compare 出力電圧波形 (Vout = 2Vp-p) を、図33に示す能動終端と標準終端 (Vo = (Vo+) - (Vo-) and Vout = (Vout+) - (Vout-)) と比較します。標準終端については、Rf = 1kΩ、Rp = open, Rg = 499Ω、Rt = 100Ω、Ro = 50Ωとなります。

標準終端を使用すると、20mWの電力が出力抵抗で浪費されます。これとは対照的に、能動終端の場合は6.25mWしか浪費されません。つまり、能動終端で無駄になる電力は69%より少なくなっています。

能動終端のもうひとつの特徴は、低消費電圧アプリケーションにおいて特に魅力的なことに、任意の電源電圧についての出力電圧スイングを効率的に増加できるということです。

17. 結論

統合完全差動アンプは標準的なシングルエンド動作のアンプと非常によく似ていますが、入力差動ペアの両側から出力が取られて差動出力を生成するという点で異なります。

差動システムにより、耐性 to 外部コモンモードノイズへの耐性が増加し、偶数次高調波が減少し、シングルエンドシステムに比べて任意の電圧限界の出力スイングが2倍になります。

2つの対称になった帰還パスを実装することで、反転アンプのトポロジーを完全差動アンプに容易に適用できます。対称帰還を使用すれば、最良のパフォーマンスが実現できます。

高速システムでは、ライン終端に配慮して、対称帰還を維持する必要があります。これは終端抵抗を考慮し、ゲイン設定抵抗を適切に調整することによって実現できます。

統合完全差動アンプは、差動ADC入力の駆動に非常に適しています。統合完全差動アンプにより、アンチエイリアスフィルタリングとコモンモード電圧の設定が容易になります。

統合完全差動アンプはまた、差動伝送ラインを駆動するのに非常に適しており、能動終端により効率を増加させ、電源の必要条件を減少させることが可能になります。

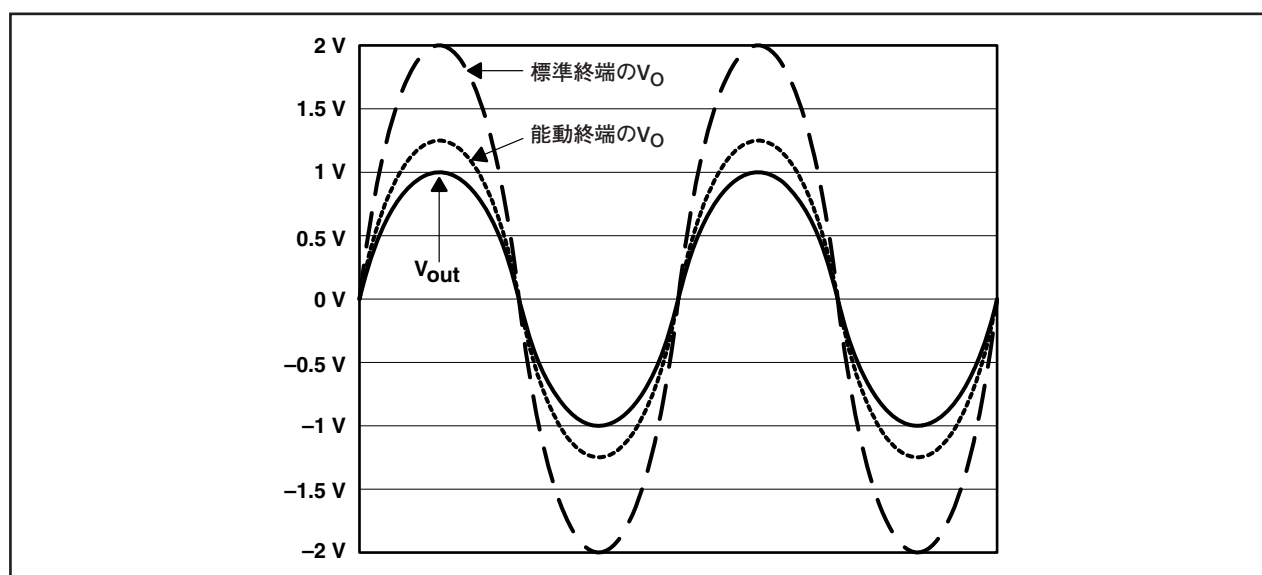


図 33. 能動・標準終端を使用した場合の出力波形

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIJが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIJが第三者の製品もしくはサービスについて情報を提供することは、TIJが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIJは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上