

ADC08D1500,ADC08D1520,ADC08D1520QML, LMX2531

Application Note 1558 Clocking High-Speed A/D Converters



Literature Number: JAJA305

高速 A/D コンバータのクロッキング

National Semiconductor
Application Note 1558
James Catt
2007 年 1 月



変換速度が 1GSPS (ギガサンプル/秒) を超える超高速 A/D コンバータ (ADC) では、信号対ノイズ比 (SNR) を維持するために低ジッタのサンプル・クロックが不可欠です。このような 8 ビットや 10 ビットの超高速コンバータは、量子化ノイズで決まる最良状態のノイズ・フロアを持っています。フルスケールの正弦波をサンプリングする N ビットの ADC の SNR (単位: dB) 計算式としてよく知られているのが、 $SNR = 6.02N + 1.76$ です。この式から、8 ビットの ADC の最良状態のノイズ・フロアは -49.9dBc となります。ノイズ・フロアはこの値をピークに、サンプル・クロックのジッタ、ADC の固有アパーチャ・ジッタ、ADC 量子化器の非線形性から生じるスプリアス成分、熱ノイズなどの他の内部ノイズによって劣化します。本稿では、PLL/VCO の特性をベースに、サンプル・クロック性能を最適化する方法について説明します。これは全体の積分位相ノイズを最小化して、クロック・ジッタを最小に抑える方法です。

サンプル・クロックの RMS (二乗平均平方根) ジッタと ADC の固有 RMS アパーチャ・ジッタを二乗総和平方根方式で合計すると、トータル実効ジッタが得られます。したがってトータル RMS ジッタは

$$\sigma_T = \sqrt{\sigma_{\text{Clk}}^2 + \sigma_{\text{aperture}}^2} \quad \text{式 1}$$

トータル・ジッタによる SNR は次のようになります。

$$SNR_{\text{dB}} = 20 \cdot \log \left(\frac{1}{2\pi f_{\text{in}} \sigma_T} \right) = 20 \cdot \log \left(\frac{1}{2\pi f_{\text{in}} \sqrt{\sigma_{\text{Clk}}^2 + \sigma_{\text{aperture}}^2}} \right) \quad \text{式 2}$$

SNR 目標値と ADC アパーチャ・ジッタ値が与えられれば、最大許容クロック・ジッタは次の式で求められます。

$$\sigma_{\text{Clk}} = \sqrt{\frac{1}{(2\pi f_{\text{in}})^2 \cdot 10^{\frac{SNR}{10}}} - \sigma_{\text{aperture}}^2} \quad \text{式 3}$$

ナショナル セミコンダクターの 8 ビットの 1.5GSPS コンバータ ADC08D1500 の場合、アパーチャ・ジッタ仕様値は 400 フェムト秒 (fs) です。この値と最大入力周波数を 748MHz (f_{IN}) とした場合、トータル・ジッタによる SNR 目標値に対する許容サンプル・クロック・ジッタを算出したのが Table 1 です。

TABLE 1. ジッタによる SNR と許容クロック・ジッタおよびトータル SNR

ジッタによる SNR 目標値 (dB) (アパーチャ・ジッタと クロック・ジッタ)	許容クロック・ジッタ (fs)	量子化ノイズとジッタによるトータル SNR (dB)
		$SNR = 10 \log \left(\frac{1}{\frac{1}{10^{\frac{SNR_J}{10}}} + \frac{1}{10^{\frac{SNR_Q}{10}}}} \right)$
54	142	48.5
53	259	48.2
52	354	47.8
51	447	47.4
50	541	46.9
49	640	46.4
48	747	45.8
47	862	45.2
46	989	44.5

表の 3 列目は、8 ビット ADC について、量子化ノイズによる SNR を 49.9dB とした場合の量子化ノイズとジッタの両方によるトータルの SNR です。

49.9dB に近いトータル SNR 値が得られる許容ジッタ(表の 2 列目)を適度なコストで実現するのはきわめて困難です。しかし、ナシ

ナル セミコンダクターの周波数シンセサイザ LMX2531LQ1500E と高品質の基準水晶発振器を併用すれば、500fs を下回る RMS クロック・ジッタを実現できます。Figure 1 は LMX2531LQ1500E です。

ブロック図

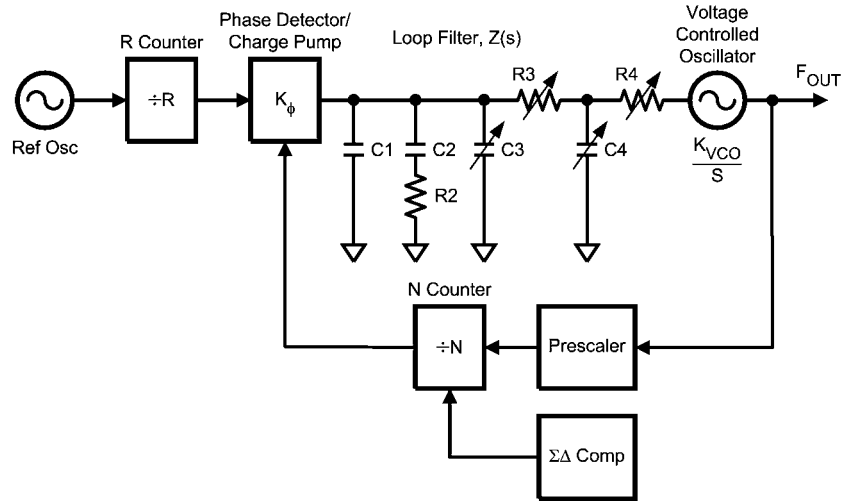


FIGURE 1. LMX2531LQ1500E の簡易ブロック図

この例では、ナショナル セミコンダクターのあらゆるギガビット級 ADC を駆動できる 1.5GHz の固定サンプル・クロックを、LMX2531LQ1500E を使って生成します。ADC クロックが固定されているので、最適な位相ノイズ特性を実現するためのループ・フィルタを設計でき、最良のジッタ特性が得られます。Figure 1 の各機能ブロックは何らかのノイズを発生します。次表は、各ノイズ源のノイズ伝達関数の低周波近似と高周波近似です。

TABLE 2. ノイズ伝達関数、T(f)

ノイズ源	伝達関数の低周波近似	伝達関数の高周波近似
基準発振器	N/R	G(s)
R 分周器	N	G(s)
N 分周器	N	G(s)
位相検出器	N/K	G(s)

出典：Dean Banerjee 著、PLL Performance: Simulation and Design, 4th Edition (Dogear Publishing, Indianapolis, 2006 年)
G(s) は順方向伝達関数で、次の式で求められます。

$$G(s) = \frac{K_{\phi} \cdot K_{VCO} \cdot Z(s)}{s}$$

PLL のノイズ帯域幅を最適化するには、PLL 内の各ノイズ・パスについて次の積分値を最小化します。

$$\int_{f1}^{f2} S_N(f) \cdot |T(f)|^2 df \quad \text{式 4}$$

$S_n(f)$ は特定ノイズ源の位相検出器で、 $T(f)$ はノイズ伝達関数を表わします。 $T(f)$ に Table 2 の近似を用いる場合、最適なノイズ特性を実現する PLL の諸パラメータを選択する際の指針は以下のとおりです。

- 位相コンパレータのチャージポンプ・ゲイン (K_{ϕ}) を最大化することによって、位相検出器のノイズ成分は (あるポイントまで) 最小に抑えられます。
- N 分周器と R 分周器のノイズ成分は N^2 値に比例します。位相検出器の最大周波数に沿った整数値 N が極力最小になるように、位相コンパレータの周波数を選びます。
- 比較周波数またはその整数倍の周波数の低ノイズ基準発振器を選びます。比較周波数の整数倍の周波数を使えば、基準ノイズが低減する利点があります。
- ループ・フィルタを約 80 度の位相マージンを持つように設計すると、応答が平坦化し、ループ帯域幅付近の VCO ノイズが抑えられます。

最後に、各ノイズ源について式 4 の値が最小になるようにループ伝達関数 $T(f)$ を設計します。この作業を自動化ツールの支援なしで行うのはきわめて困難です。ナショナル セミコンダクターの WEBENCH[®] オンライン設計支援ツールのひとつである EasyPLL は、PLL/VCO の選択、設計パラメータの入力、ループ部品の選択、設計品テスト用のシミュレーションを支援します。

この EasyPLL ツールを使い、LMX2531LQ1500E と基準発振器としての 60MHz 水晶発振器を用いて、1.5GHz のサンプル・クロックを生成しました。その最終的な設計パラメータは次のとおりです。

- $F_{OSC} = 60\text{MHz}$ 、10kHz オフセット時の位相ノイズ = -158dBc
- 比較周波数 = 30MHz、R = 2、N = 50
- 2 次オーダーのループ・フィルタ、C1 = 220pF、C2 = 150nF、R2 = 1.0k、C3 = C4 = R3 = R4 = 0
- ループ帯域幅 = 22.85kHz
- K = 1.26mA

上記の値を基にして生成したクロックのジッタ (帯域幅 100Hz ~ 20MHz) はわずか 401fs でした。Table 1 から、748MHz では

SNR は約 47.6dB になります。Figure 2 は、このクロックの SSB (シングルサイドバンド) 位相ノイズ曲線です。

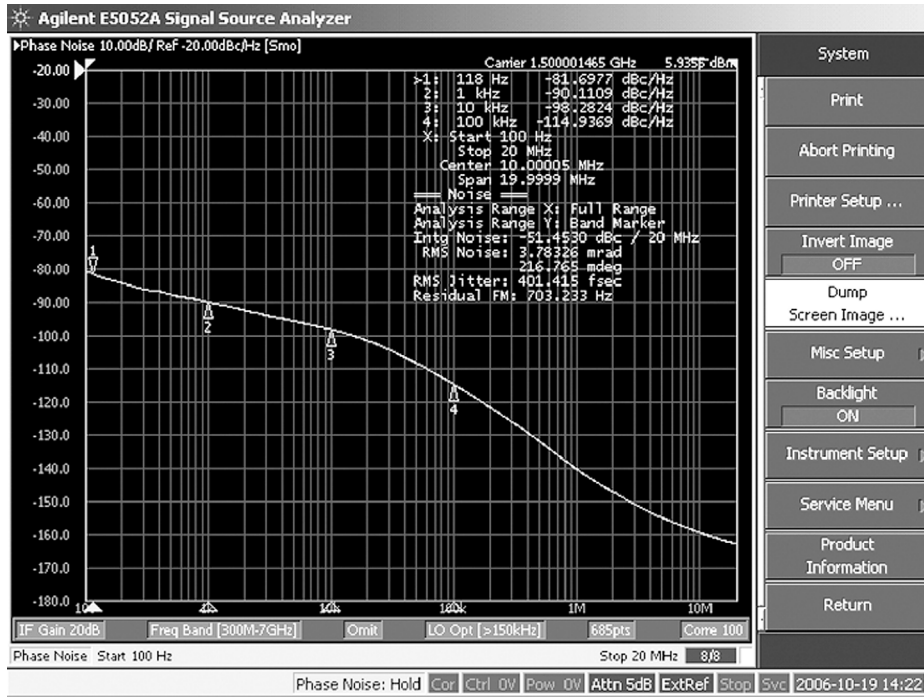


FIGURE 2. 1.5GHz ADC のクロックの SSB (シグナルサイドバンド) 位相ノイズ曲線

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもいません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもいません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上