

ADC121S101,LMP2011



Literature Number: JAJA422

SIGNAL PATH *designer*

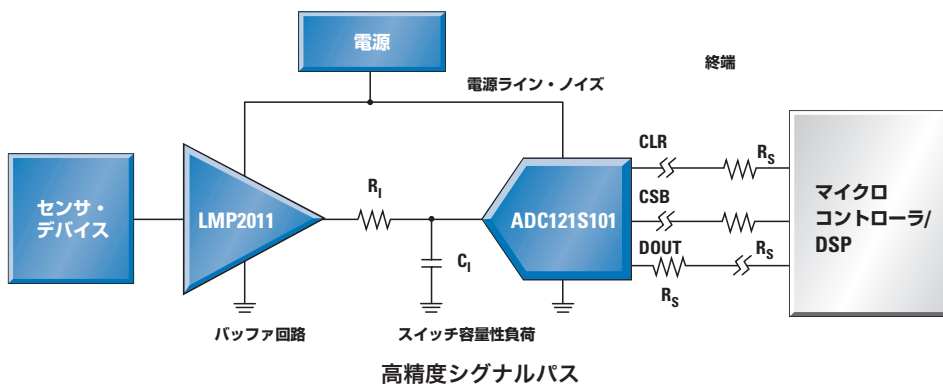
Expert tips, tricks, and techniques for signal-path designs

No.102

特集記事	1-7
高精度オペアンプ	2
1MSPS A/D コンバータ	4
電流センシング・アンプ	6
設計支援ツール	8

シグナルパス性能を最大限に引き出す

— Chuck Sims、アプリケーション・エンジニア



シグナルパスは性能を改善する多くのチャンスをシステム設計者に与えます。アナログ・デジタル・コンバータ(ADC)のシグナルパスでは、センサ・デバイスのバッファに適切な回路を選択し、ADCのスイッチ容量性入力を充電し、ノイズ源の影響を最小に抑えることで、性能は最大限に引き出されます。今回の Signal Path Designer ではこれらの項目についてそれぞれ取り上げます。

センサ・デバイスのバッファ

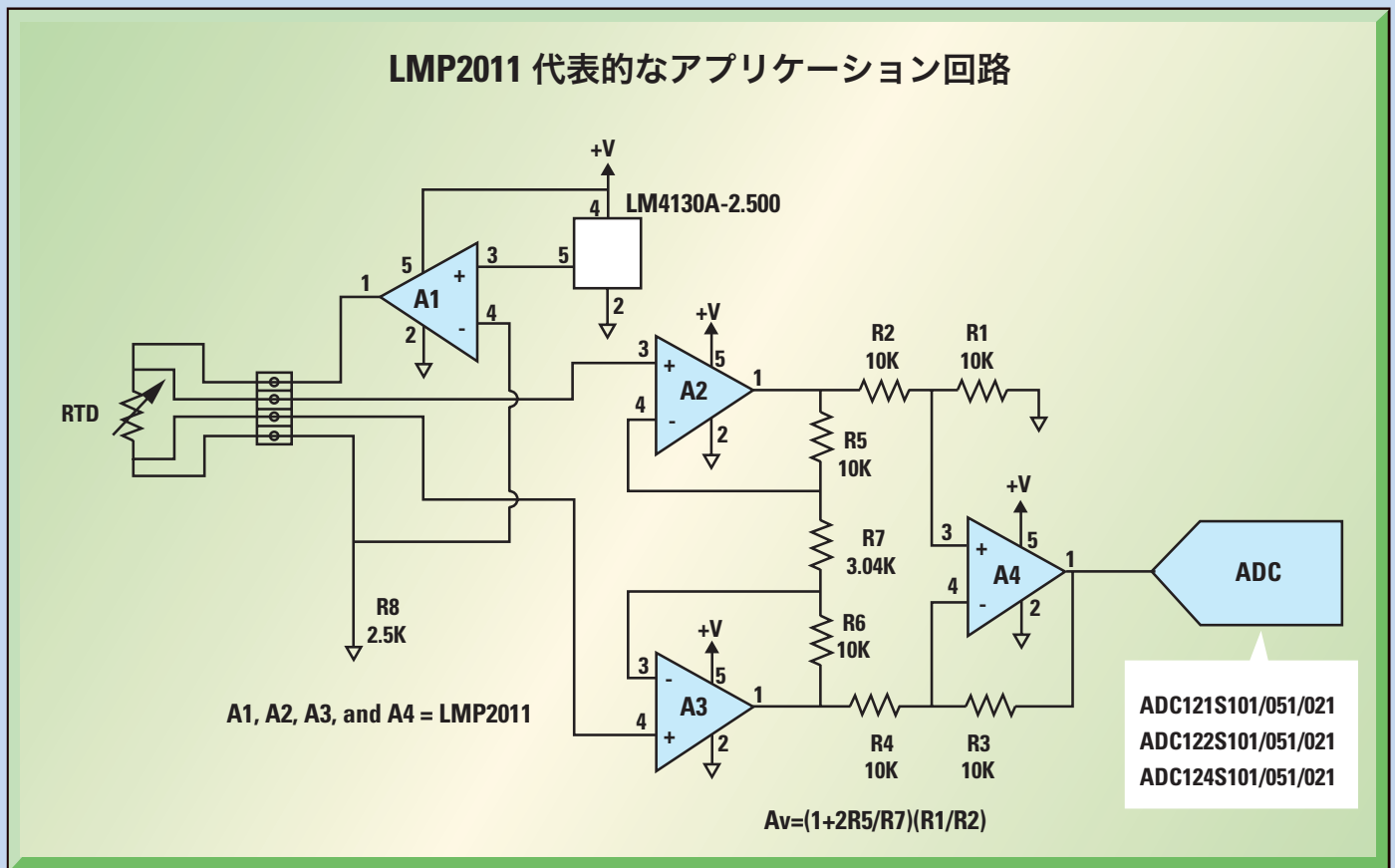
センサ・デバイスでADCの容量性負荷を直接駆動できない場合は、外付けアンプ(オペアンプ)を使ってセンサ出力をバッファします。多くのアプリケーションでは単一電源での動作が望まれるため、ADCと同じ電源電圧で動作するオペアンプが適当です。電源電圧の共通化はシステムの複雑さとコストを抑えますが、一方で、電源電圧がオペアンプの入出力機能に制約を与えます。電源電圧がリファレンス電圧(V_{REF})の役割も果たすADC121S101のようなADCには、フルスイング出力を持ったLMP2011のようなオペアンプが適します。フルスイング出力が可能なLMP2011を使用すれば、システム設計者は、ADCのダイナミック・レンジを最大限に生かし、すべての出力コードを利用できます。

適切な入出力特性を備えたオペアンプを選択したら、次にゲイン帯域幅について検討します。信号源の最大出力が V_{REF} よりも小さい場合はバッファ段にゲインを設定する方法が考えられます。オペアンプのゲイン帯域幅積(GBWP)は、ユニティ・ゲイン・アンプを構成したときの帯域幅(−3dB周波数)に相当します。GBWPは所与のオペアンプで一定のため、ゲインACLを持つ閉ループ構成を採用すると、帯域はACLを係数として狭くなります。

高精度 出力フルスイング・オペアンプ



経年変化/全温度範囲に対して超高精度を実現



LMP2011/12/14 の特長 :

- 最大 60 μ V 全温度範囲 (- 40°C ~ 125°C) における低オフセット電圧
- 1/f ノイズのない電圧ノイズ (35nV/ $\sqrt{\text{Hz}}$)
- 高い CMRR (130dB) と PSRR (120dB)
- 高オープン・ループ・ゲイン (130dB)、広いゲイン帯域幅積 (3MHz)

システムにおける利点

- > • 全温度範囲にわたって高い測定精度を提供
- > • 低周波数時の測定で信号精度を増大
- > • 保証電圧範囲内で高精度
- > • 高ゲイン時において広い周波数帯域

シグナルパス性能を最大限に引き出す

$$BW = \frac{GBWP}{A_{CL}}$$

たとえば、3MHzのGBWPを持つLMP2011で A_{CL} を10V/Vに構成した場合、帯域幅は300kHzになります。

閉ループ帯域はアンプのゲインが-3dB落ちる周波数ですから、ユニティ・ゲインの場合、アンプ出力が入力の70.7%になる周波数に相当します。つまり-3dB落ちる周波数では出力振幅に29.3%の誤差が存在することになります。ADCの誤差はLSB(最下位ビット)を単位として測定します。1LSBは $V_{REF}/2^n$ として定義されます。 V_{REF} はリファレンス電圧、 n はADCの分解能です。たとえば、8ビットADCの1LSBは $V_{REF}/256$ です。システムがADCに $1/2$ LSBの精度を要求する場合、8ビットADCの入力段は $(1 - 1/2^n + 1)$ または99.8%の精度を備えていなければなりません。所与のシステム要件に見合う十分なゲイン精度をオペアンプが持つことを保証するには、オペアンプの最大動作周波数(f_{max})を計算する必要があります。ここではオペアンプの周波数応答を単一ポール・フィルタとして近似して求めます。ゲイン(A_V)と周波数(f_0)を正規化したグラフをFigure 1に示します。

このグラフを表す式は、

$$A_V = \frac{1}{\sqrt{1+(f)^2}}$$

f について解くと、

$$f = \sqrt{\frac{1}{A_V^2} - 1}$$

8ビット・システムで誤差 $1/2$ LSBを達成するには、正規化したオペアンプの f_{max} は、

$$f = \sqrt{\frac{1}{(0.998)^2} - 1} = 0.062$$

すなわち、8ビットADCで $1/2$ LSB精度要件を満たすオペアンプの実効帯域幅は、 $0.062 \times GBWP$ になります。GBWPが3MHzのLMP2011の場合、ユニティ・ゲインで構成したときの実効帯域幅は186kHzです。ユニティ・ゲインよりも大きなゲインが必要な場合は実効帯域幅はさらに狭くなります。さまざまな分解能を持つADCで、誤差 $1/2$ LSBに必要な正規化した f_{max} は、次の式で求められます。

$$\text{Normalized } f_{max} = \sqrt{\frac{1}{\left(1 - \frac{1}{2^n}\right)^2} - 1}$$

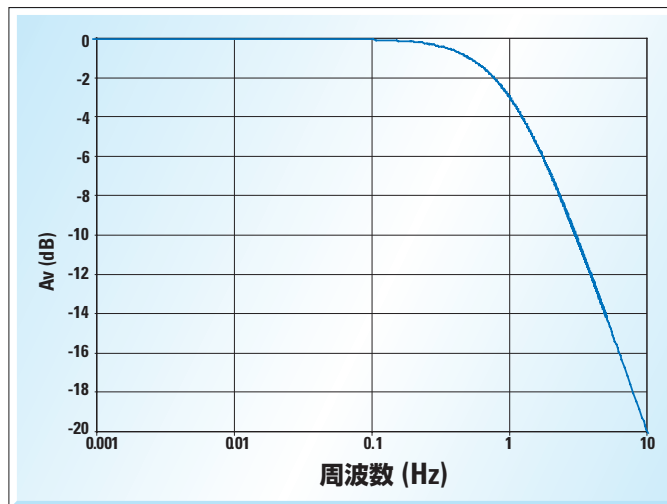


Figure 1. オペアンプの周波数応答

スイッチ容量性負荷の充電

前項では、容量性負荷を駆動するために、ADCのシグナルパスにオペアンプを追加しました。しかしADC入力は、内部のスイッチング動作に従って負荷容量が切り替わる性質を持っています(Figure 2参照)。ADC121S101の「ホールド」

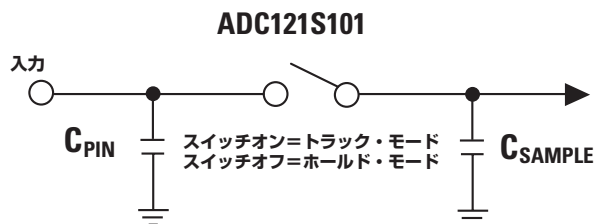


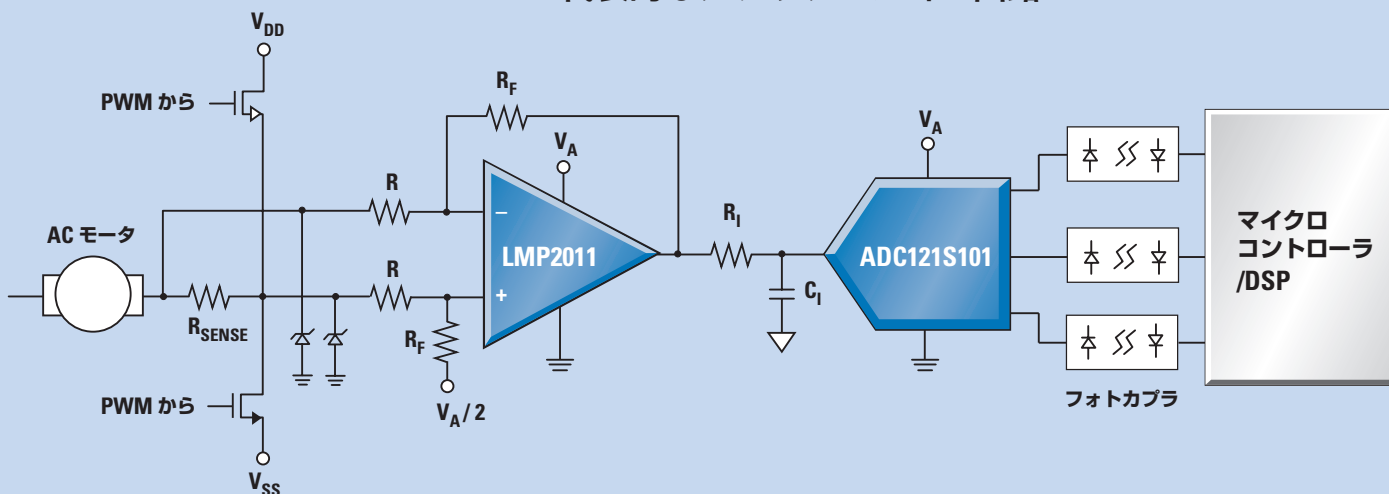
Figure 2. ADC121S101の入力

モードでは入力容量 C_{PIN} は4pF以下ですが、「トラック」モードでは入力容量は C_{SAMPLE} と C_{PIN} の和になるため30pF以下となります。入力容量の変化に起因する誤差を最小限に抑えるために、入力ピンとグラウンド間にコンデンサ(C_I)を接続します。ADCの「トラック」モード時の入力容量よりも大きな容量を持つ C_I が充電電流を供給して、ADCのサンプリング・コンデンサを速やかに充電します。追加したコンデンサがオペアンプ出力に与える影響を軽減するために、一般に直列抵抗を追加します(Figure 3参照)。

低消費電力、高精度 8/10/12 ビット、1MSPS A/D コンバータ



ADC121S101 代表的なアプリケーション回路



ADC121S101、ADC101S101、ADC081S101 の特性 (代表値)

- 変換速度範囲： 500kSPS ~ 1MSPS
- 積分非直線性 (INL)： ± 0.4 LSB
- 微分非直線形性 (DNL)： $+0.5/-0.3$ LSB
- 信号/ノイズ比 (SNR)： 72.5dB
- 信号/(ノイズ + 歪み) 比 (SINAD)： 72dB
- スプリアス・フリー・ダイナミック・レンジ (SFDR)： 82dB
- 消費電力： 2mW@3V
- 電源電圧： 2.7V ~ 5.25V

ファミリの利点

- 変換速度範囲内で性能を保証
- チャンネル数ごとにピン配置および基板レイアウトが共通
- 優れたダイナミック性能とスタティック性能を両立
- 超低消費電力
- 基板面積を削減する小型パッケージ



シグナルパス性能を最大限に引き出す

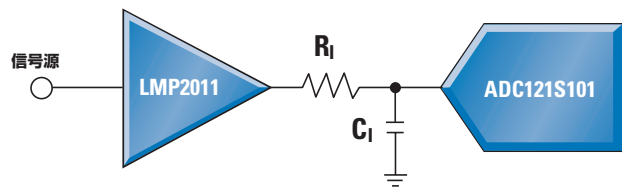


Figure 3. 高速充電回路

RC ネットワークの回路設計にあたっては、3つの重要なポイントを押さえて適切な定数を選択しなければなりません。第1に、RC ネットワークによってシグナルパス上にローパス・フィルタが形成される点を理解しておく必要があります。すなわち、サンプリングされる入力信号の周波数が定義されたポール周波数に近くなると、信号は減衰の影響を受けます。このような特性は、ADC ゲインが重要で、かつゲインの調整回路が搭載されていないアプリケーションで、特に問題となります。第2は直列抵抗にあまり大きな抵抗値を使用してはならない点です。抵抗値を大きくするとオペアンプ出力の位相遅延は小さくなりますが(オペアンプの安定性を維持)、ADC の「トラック」期間中に並列構成の内部容量と外付けコンデンサが十分に充電されません。一般的な抵抗値は 100Ω 以下です。第3に、外付けコンデンサの容量を「トラック」モードであっても入力容量の数倍になるように設定することです。そのように容量を選択すれば、ADC が「ホールド」モードから「トラック」モードに移したときでも、コンデンサの電圧低下を最小限に抑えられます。

ADC の「トラック」モード期間の長さによって、オペアンプに求められるセトリング時間要件が決まります。ADC が「ホールド」モードに切り替わる前のこの時間内に、オペアンプは入力容量を再充電してコンデンサ電圧を確定させなければなりません。入力ピン容量を充電する時定数は、直列抵抗値と内部容量および外部容量の組み合わせで決まります。ADC が「ホールド」モードに入るまでに、オペアンプが入力電圧を安定できないと、一貫性のない正しくない変換結果が出てしまいます。

R_1 と C_1 の値を選択する際は、スタートポイントとして、RC ネットワークのポールを ADC のサンプリング周波数に設定するとよいでしょう。そのような定数では入力周波数の上側帯域で大幅な減衰が生じてしまう場合は、コンデンサの容量値と抵抗の抵抗値を順次下げていきます。抵抗値の最低値は

オペアンプの出力駆動能力によって決まります。歪みを抑える目的ではなるべく低い抵抗値が適当です。ただし、アプリケーションの入力周波数、振幅、温度のすべての範囲にわたって、アンプの安定性が保証されなければなりません。

部品許容誤差の管理

アンプを反転アンプ (Figure 4) で構成する場合は、部品定数の許容誤差に起因する誤差係数の算出は難しくありません。反転アンプのゲインは $-R_F/R_G$ として定義されるため、 R_F が最大で R_G が最小か、 R_F が最小で R_G が最大のときに、設計値からのずれがもっとも大きくなります。許容誤差 1% の抵抗を使用した場合の最大誤差は 2% です。

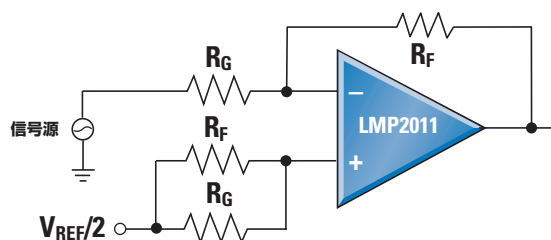


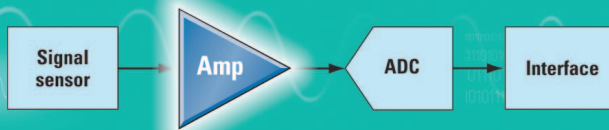
Figure 4. 反転アンプ構成

ゲインのキャリブレーション機能を持たないアプリケーションでは、誤差によって入力電圧が超過しないように、ADC の入力ダイナミック・レンジを制限しなければなりません。8 ビット ADC の場合、1 LSB は V_{REF} の 0.39% に相当します ($V_{REF}/2^n$)。抵抗の許容誤差に起因して 2% のゲイン誤差が存在するという事は、最大出力コードから 6 LSB ($2\% \div 0.39\% = 5.13$ を切り上げ) 分と最小出力コードから 6 LSB 分の、合わせて 12 LSB 分のダイナミック・レンジが失われることに相当します。

電源ライン・ノイズの抑制

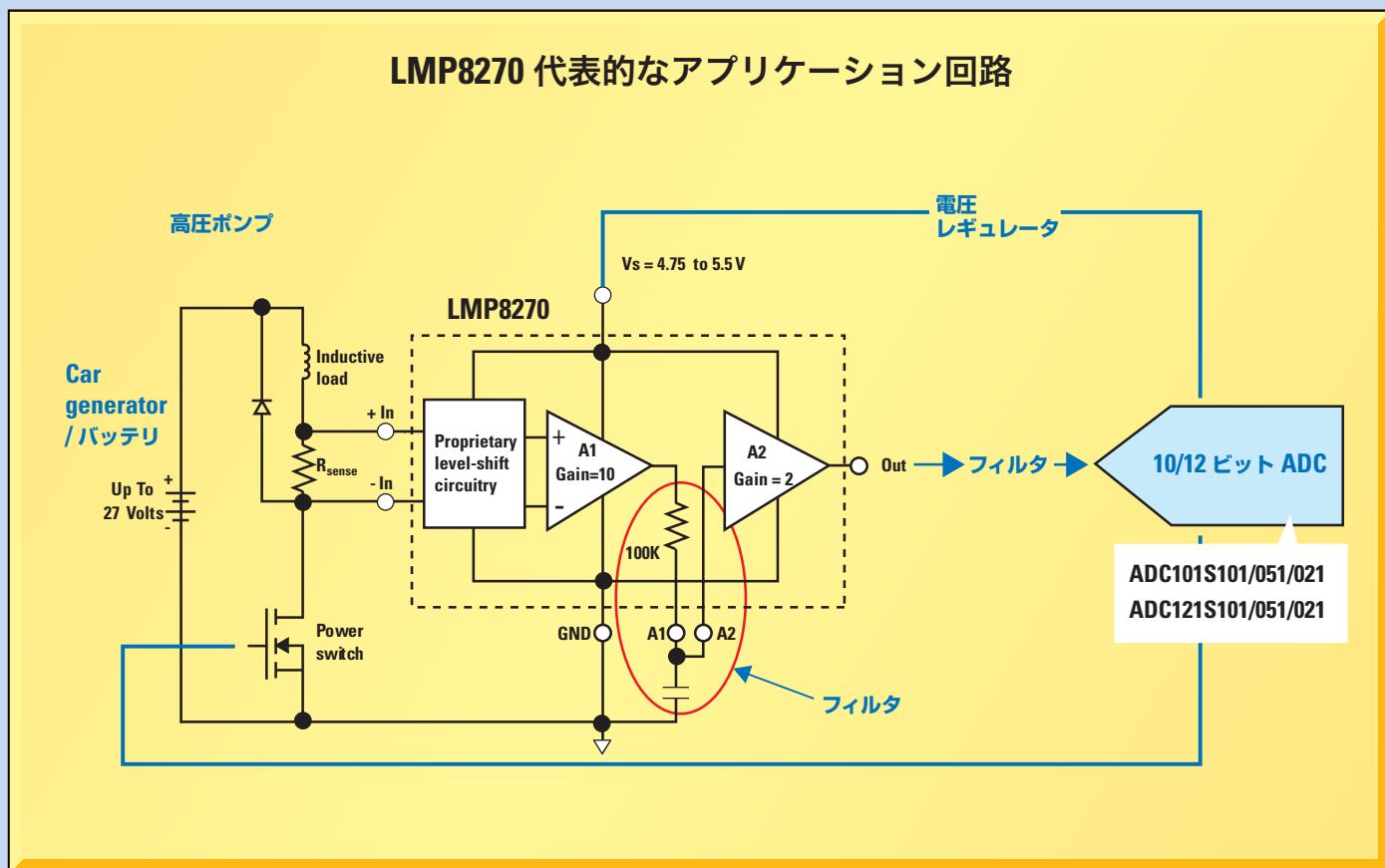
部品の許容誤差が ADC シグナルパスの誤差の一因となる一方で、デジタル回路が発する電源ラインのノイズも誤差の一因になります。電源ピンを経由してノイズが ADC やオペアンプに結合する場合があります。一般に、LMP2011 のようなデバイスは優れた電源電圧除去比 (PSRR) を備えており、電源ノイズによって大きな影響を受けることはありません。

高コモンモード、電圧差動アンプ



産業用機器製品の電流センシング精度を大幅に向上

LMP8270 代表的なアプリケーション回路



LMP8270 主な特性

- 入力オフセット電圧：1mV (max)
- 超低ドリフト・オフセット電圧：15 $\mu\text{V}/^\circ\text{C}$ (max)
- CMRR：80dB (min)
- 広い CMVR：-2V ~ 36V
- 出力電圧スイング：フルスイング
- 電源電圧範囲：4.75V ~ 5.5V
- 動作温度範囲：-40°C ~ +125°C
- 消費電流：1mA

システムの利点

- 初期システム精度
- 全温度範囲にわたって高精度測定
- 広いダイナミック入力電流下での高精度
- 幅広い入力電圧をサポート
- ADC 入力電圧レベルをサポート
- ADC 動作電圧との互換性
- ほとんどの産業機器の動作温度範囲をサポート
- 低消費電力

シグナルパス性能を最大限に引き出す

しかし、電源を V_{REF} としても用いる ADC121S101 などの ADC は、PSRR は 0dB です (PSRR なし)。高速なエッジレートを持っている ADC の出力ドライバ自体が、ADC が引き込む電流量を変化させる一因を生んでいます。電源ラインに誘起されたノイズは、その電源に接続されている ADC や他のアナログ回路の動作に影響を与えます。電源ピンの 1cm 以内に 0.1 μF の小容量コンデンサと、その近くに 1.0 μF から 10 μF のコンデンサを実装する 2 個のコンデンサを使用したデカップリング方式が、電源ノイズを抑制する第一段階として非常に有効です。アナログ電源ピンとデジタル電源ピンは同一の電源系統に接続しますが、ピン間にチョークコイルを設けてもよいでしょう。チョークは DC に対しては短絡路となりますが、遮断が望ましい高周波に対しては抵抗成分として働きます。

適切な電源デカップリングは常に必要ですが、さらに、ADC の出力から見える負荷容量を抑えて出力負荷電流が少なくなるように努めてください。負荷容量への充電は電源ラインのノイズ・スパイクの原因となり、負荷容量からの放電は ADC サブストレートにノイズを与えます。負荷容量を低減するにはいくつかの方法があります。最も単純な方法は、ADC 出力のできるだけ近くに配置した単一デバイスのみを駆動することです。また、直列抵抗を使用して、負荷容量への充放電に必要な電流を抑制し合わせて出力のスルーレートを抑える方法も、負荷容量の影響の軽減に有効です。なお、直列抵抗の抵抗値は、デジタル回路のタイミング要件に影響を及ぼさないよう、100 Ω 以下としてください。高周波システムでは直列抵抗を使用できるほどのタイミング・マージンを持たない場合があります。そのため、ADC 出力のできるだけ近くに次段の入力を配置することが重要です。

クロック・インテグリティの向上

ADC 出力と同様に、ADC クロック・ラインもシステムにノイズを与える一因になります。立ち上がり時間をトレース遅延の 6 倍で割った値よりもクロック・ラインが長い場合は、クロック・ラインを伝送線路として取り扱わなければならない。

$$\text{line length} > \frac{t_{\text{rise}}}{6 \times t_{\text{delay}}}$$

トレース遅延は通常、FR4 基板上で 1 インチあたり 150ps です。クロック・ラインを伝送線路として取り扱うということには、適切な終端を設けて、インピーダンスを管理することが含ま

れています。これらの手法は波形歪みの原因となる信号反射の防止に有効です。クロックの波形歪みは、サイクルごとのクロック周期を変動させる原因となり、すなわちジッタを生みだします。クロック・タイミングの変動に伴って、ADC が波形をサンプリングするポイントも変動します。ジッタが存在することで ADC は、本来の電圧値よりも高い値、または低い値として信号をサンプリングしてしまいます。最終的に信号サンプリング・ポイントの変動はノイズとして現れます。1 LSB 誤差に許容される最大ジッタ量は $\frac{V_{in}}{2^n \pi f_{in}}$ です。誤差を $1/2$ LSB に抑える場合は n を $n + 1$ にして求めてください。

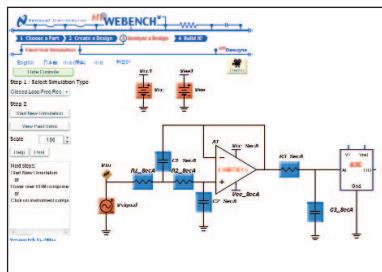
ライン反射を防ぐ別の手法がライン終端です。終端には、ニアエンド (近端) 終端とファーエンド (遠端) 終端の 2 種類があります。ニアエンド終端では、信号源出力の近くに、ラインに対して直列に抵抗を挿入します。信号源の出力インピーダンスと直列抵抗との和をラインの特性インピーダンスに等しくします。ニアエンドでは十分な効果が得られない場合はファーエンド終端が必要です。ファーエンド終端では、ADC のクロック入力点でグラウンドとの間に抵抗を設けません。終端抵抗は ADC 入力ピンのできるだけ近くに配置し、抵抗値はラインの特性インピーダンスに等しくします。

単一のクロック源で複数の入力を駆動する必要がある場合、ファーエンド終端では適切な効果が得られないことがあります。ファーエンド終端は信号レベルを減衰させます。それぞれが終端抵抗を持つ複数の入力を駆動すると、ロジックのスレッシュホールド電圧を満たさないレベルにまで、クロック電圧振幅が小さくなる場合があります。この場合は AC 終端がより適切です。AC 終端は、ADC 入力点で、グラウンドに接続されたコンデンサに抵抗を直列に組み合わせる方式です。AC 終端は AC 成分を減衰させますが DC 成分には影響を与えません。たとえば、0V から 5V の振幅を有する信号は、AC 終端のシステムでは 2.5V の中心電圧は維持されます。クロックの振幅は小さくなりますが、CMOS のトリップ・ポイントを中心に振幅するためロジック・レベル仕様を満たします。

まとめ

センサ・デバイスのバッファ、ADC が持つスイッチ容量性入力の充電、ノイズ源の抑制で適切な設計手法を採用すれば、アナログ・シグナルパスの性能は最大限に引き出されます。■

設計支援ツール



WEBENCH® Signal-Path Designer ツール

ナショナルの最新のオンライン設計支援ツール、WEBENCH Signal-Path Designer ツールセットは、データ・コンバータとアンプ/フィルタ・コンポーネントおよび回路の選択、設計と評価を支援します。設計者が望む性能にマッチした分解能、サンプリング・レート、消費電力を最適なフィルタ、受動素子およびアンプとバランスよく組み合わせて、最適な性能の ADC/アンプ回路を作成します。

ナショナルの汎用 ADC ファミリ製品と膨大なアンプ製品ラインナップを組み合わせて、最適化されたシグナルパス・ソリューションを 1 万種類以上も作成することが可能です。

webench.national.com/jpn

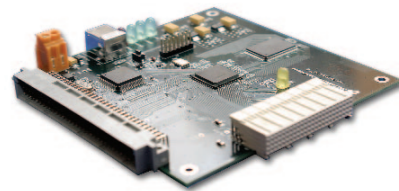
WaveVision 4.0 評価ボード

A/D コンバータのテストと評価には、使いやすいナショナルの WaveVision 4.0 評価ボードを。各評価ボードは USB インタフェースを備え、ソフトウェアが同梱されています。

特長と利点

- ADC 評価ボードとプラグ・アンド・プレイ
- パソコンと接続する USB インタフェース
- パソコン上で動作するデータ・キャプチャ機能

- データ・キャプチャと評価が容易
- 高調波と SFDR 周波数を表示
- 波形確認が容易
- FFT グラフの生成と表示
- FFT と合わせてダイナミック性能パラメータを表示
- ヒストグラムの生成と表示



ナショナルの
シグナルパス製品サイト：
www.national.com/JPN/signalpath/

お問い合わせ：
JPN.feedback@nsc.com

どの号もお見逃しなく！



シグナルパス技術の情報誌 Signal Path Designer は、シグナルパス・アプリケーション設計者のための技術情報を満載して年に 4 回刊行。

signalpath.national.com/jpndesigner

ナショナル セミコンダクター ジャパン株式会社
〒135-0042 東京都江東区木場 2-17-16
TEL 03-5639-7300 (大代表) www.national.com/jpn/



ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上