

Analog Engineer's Circuit

オペアンプと完全差動アンプ (FDA) を使用したバイポーラ信号用
シングルエンド/差動変換回路

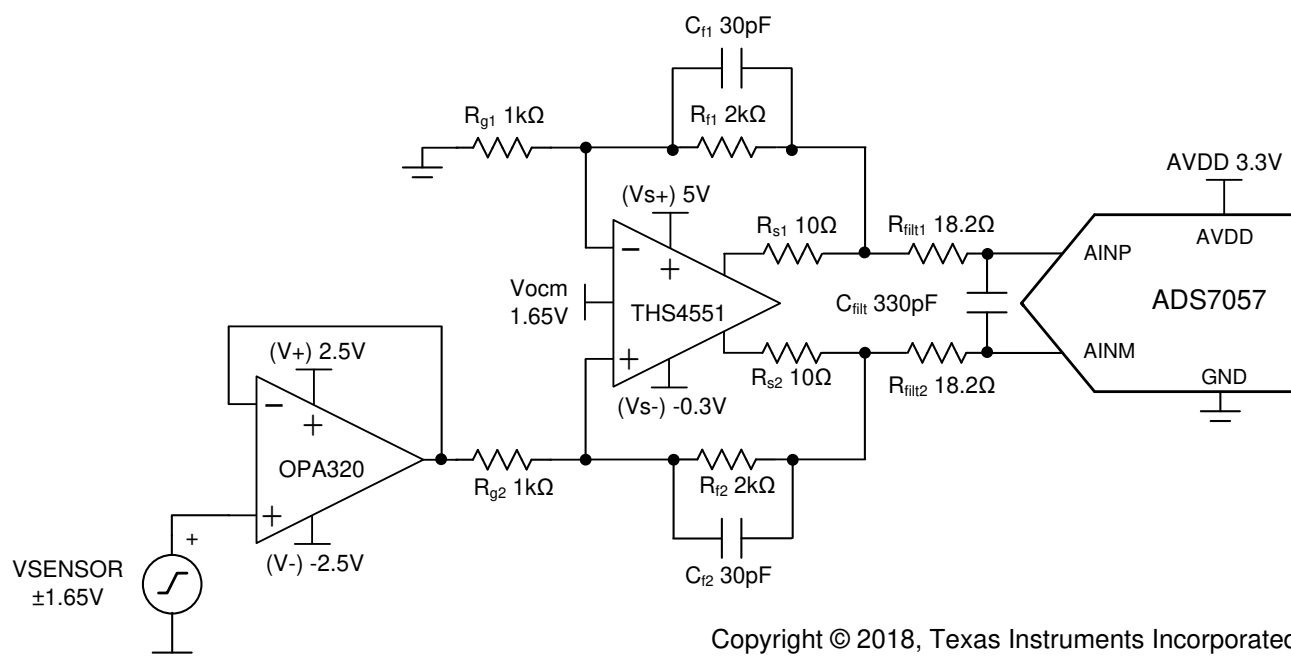
Evan Sawyer

入力	ADC 入力	デジタル出力 ADS7057
$V_{in \text{ Min}} = -3.3\text{V}$	AINP = 0V AINM = 3.3V	2000 _H 8192 ₁₀
$V_{in \text{ Max}} = 3.3\text{V}$	AINP = 3.3V AINM = 0V	1FFF _H 8191 ₁₀

電源		
AVDD	GND	DVDD
3.3 V	0 V	1.8 V

設計の説明

この設計は、バイポーラ シングルエンド信号をユニポーラ完全差動信号に変換して、差動 ADC を駆動する回路を示しています (信号タイプの詳細については、TI プレジジョン ラボのトレーニング『[SAR ADC Input Types](#)』を参照してください)。シングルエンド デバイスに比べて、完全差動 ADC ではダイナミックレンジが 2 倍になるため、コンバータの AC 性能が向上します。ソナー受信機、流量計、モーター制御といった多くの一般的なシステムに、高性能差動 ADC は適しています。本書の「部品選定」の式と説明は、各システムの仕様や要求に応じてカスタマイズできます。ユニポーラ入力信号を使用する類似設計の詳細については、クックブック『[ユニポーラ入力用シングルエンド / 差動信号変換回路](#)』を参照してください。



仕様

仕様	計算結果	シミュレーション結果
ADC 過渡入力電圧セッティング(250ksps 時)	$< 0.5 \cdot \text{LSB} = 201\mu\text{V}$	134.7 μV
信号調整範囲(250ksps 時)	$> 99\% \text{ ADC FSR} = > 6.53\text{V}$	6.60 V
ノイズ	43.8 $\mu\text{V} / \sqrt{\text{Hz}}$	44.3 $\mu\text{V} / \sqrt{\text{Hz}}$

デザイン ノート

- 高スループット (2.5Msps)、小型 (2.25mm²)、待ち時間が少ない (逐次比較レジスタ (SAR) アーキテクチャ) という理由で、ADS7057 を選定しました。
- 同相、出力振幅、線形開ループ ゲインの仕様に基づいて、完全差動アンプ(ADC ドライバ)の線形範囲を特定します。これについては「部品選定」で述べます。
- 同相、出力振幅、線形開ループ ゲインの仕様に基づいて、オペアンプ(信号コンディショニング)の線形範囲を特定します。これについては「部品選定」で述べます。
- 歪みを最小限に抑えるために、 C_{filt} には COG (NPO) コンデンサを選定します。
- 最高水準の性能を得るには、0.1% 20ppm/°C以下の薄膜抵抗を使用して歪みを最小限に抑えます。
- TI プレジジョン ラボ - ADC トレーニング ビデオ シリーズでは、電荷バケツ回路の R_{filtx} と C_{filt} を選択する方法について解説しています。これらの部品の値はアンプの帯域幅、データコンバータのサンプリング レート、データコンバータの設計に依存します。示されている値は、この例のアンプとデータコンバータで適切なセッティングと AC 性能を実現します。設計を変更する場合は、別の RC フィルタを選定する必要があります。最高水準のセッティングと AC 性能を実現する RC フィルタの選定方法については、『Introduction to SAR ADC Front-end Component Selection』(TI プレジジョン ラボのトレーニング ビデオ) を参照してください。

部品選定

- ADC を駆動できる完全差動アンプを選定します。
THS4551 – 低ノイズ、高精度、150MHz、完全差動アンプ
 - 広い入力同相電圧範囲
 $V_{s-} - 0.1\text{V} < V_{cm} < V_{s+} - 1.3\text{V}$
 - 線形出力 (要件: 各出力で 0V~3.3V)
 $V_{s-} + 0.22\text{V} < V_{out} < V_{s+} - 0.22\text{V}$
- 広帯域オペアンプを選定します。
OPA320 – 高精度、ゼロクロスオーバー、20MHz、RRIO、オペアンプ
 - ゲイン帯域幅積: 12.5MHz 超(サンプリング レートの 5 倍超)
 - 入力同相電圧 (要件: $\pm 1.65\text{V}$):
 $V_- - 0.1\text{V} < V_{cm} < V_+ + 0.1\text{V}$
 - 線形出力
 $V_- + 0.03\text{V} < V_{out} < V_+ - 0.03\text{V}$
 $V_- + 0.2\text{V} < V_{out} < V_+ - 0.2\text{V}$
 - 複合ワーストケース条件での線形範囲(OPA320 とともに使用する電源から計算)
 $-2.3\text{V} < V_{out} < 2.3\text{V}$

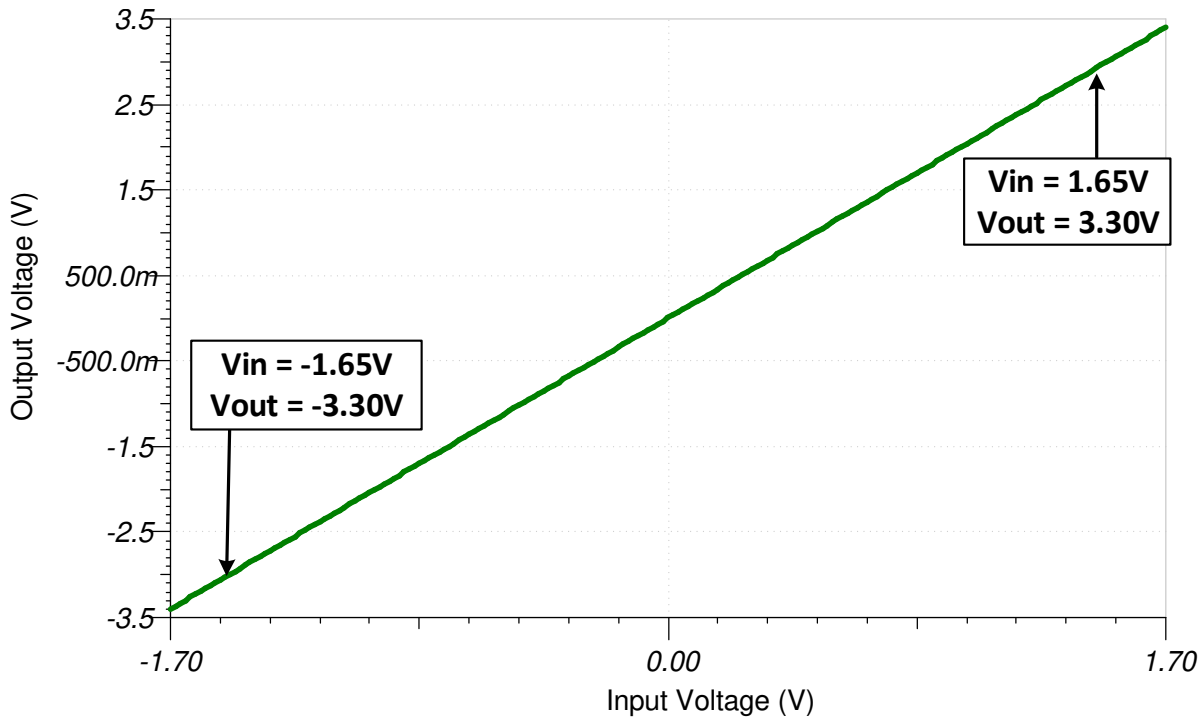
注

オペアンプは、ADC とサンプリング コンデンサの接続/切断時に生じる電荷キックバックからセンサを保護するために使用します。センサの出力インピーダンスが高い場合、このアンプは不要になる可能性があります。センサが負レールで動作するという前提に基づき、OPA320 と THS4551 にはいずれも負レールを使用します。これにより、全入力電圧範囲に対応して、ADC の性能を最大限に引き出すこともできます。

3. R_{fx} と R_{gx} を選定します。
 - R_{fx} と R_{gx} の組み合わせにより、システムのゲインを設定します。 $\pm 1.65V$ の入力電圧範囲と $\pm 3.3V$ の ADC 全入力電圧範囲により、このシステムではゲインを 2 としました。
 - 希望ゲインを実現し、帰還回路を流れる電流を制限して、システムの消費電力を最小限に抑えるために、 $R_{fx} = 2k$ 、 $R_{gx} = 1k$ という値を選定しました。
4. R_{sx} を選定します。
 - 出力インピーダンスを平坦にしてシステムの安定性を高めるために、アンプの出力に小さい抵抗 (この場合は 10Ω) を接続することが重要です。
5. 250kHz 入力信号のセトリングと 2.5Mpsps のサンプル レートを実現する R_{filtx} と C_{filt} の値を選定します。
 - TI プレジジョン ラボのビデオ『[Refine the \$R_{filt}\$ and \$C_{filt}\$ Values](#)』では、 R_{filt} と C_{filt} の選定方法を説明しています。最終的に、 18.2Ω と $330pF$ という値で、アキュイジション時間内に最下位ビット (LSB) の 1/2 を優に下回るまでセトリングできることが分かりました。

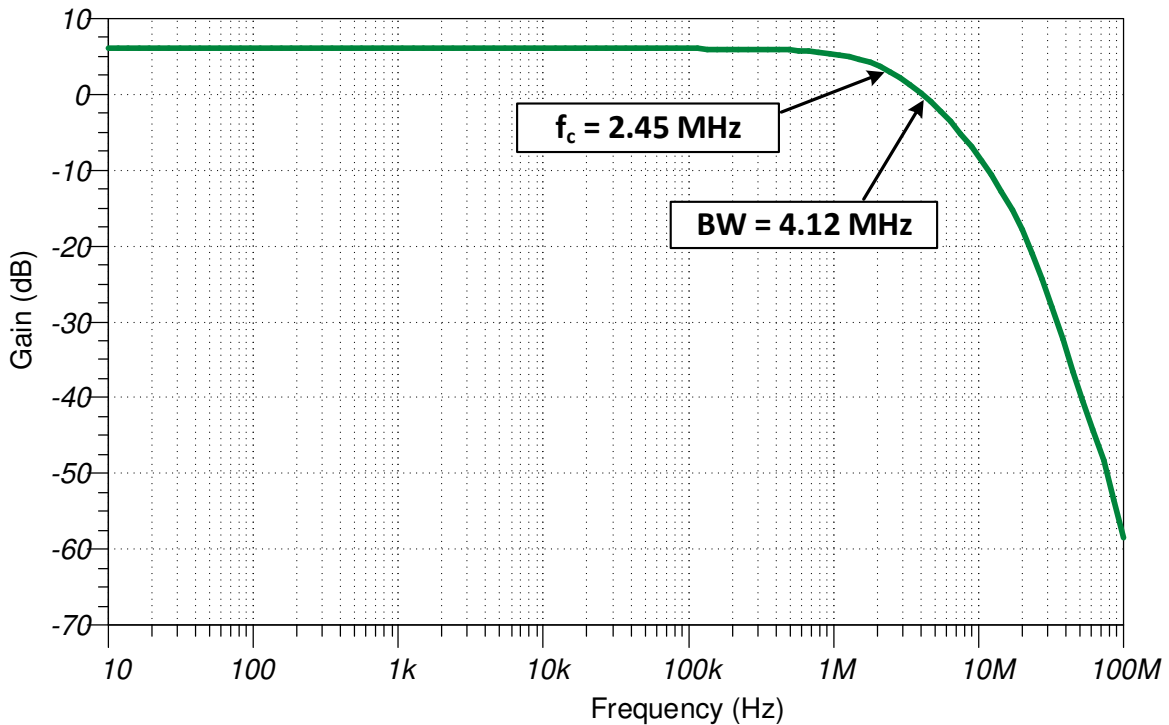
DC 伝達特性

以下のグラフは、 $\pm 1.65V$ の入力に対する出力のシミュレーション結果を示しています。アナログ フロントエンドの線形出力範囲は $\pm 3.3V$ であり、ADC (AVDD = 3.3V 使用) の入力電圧範囲 (FSR) と一致しています。



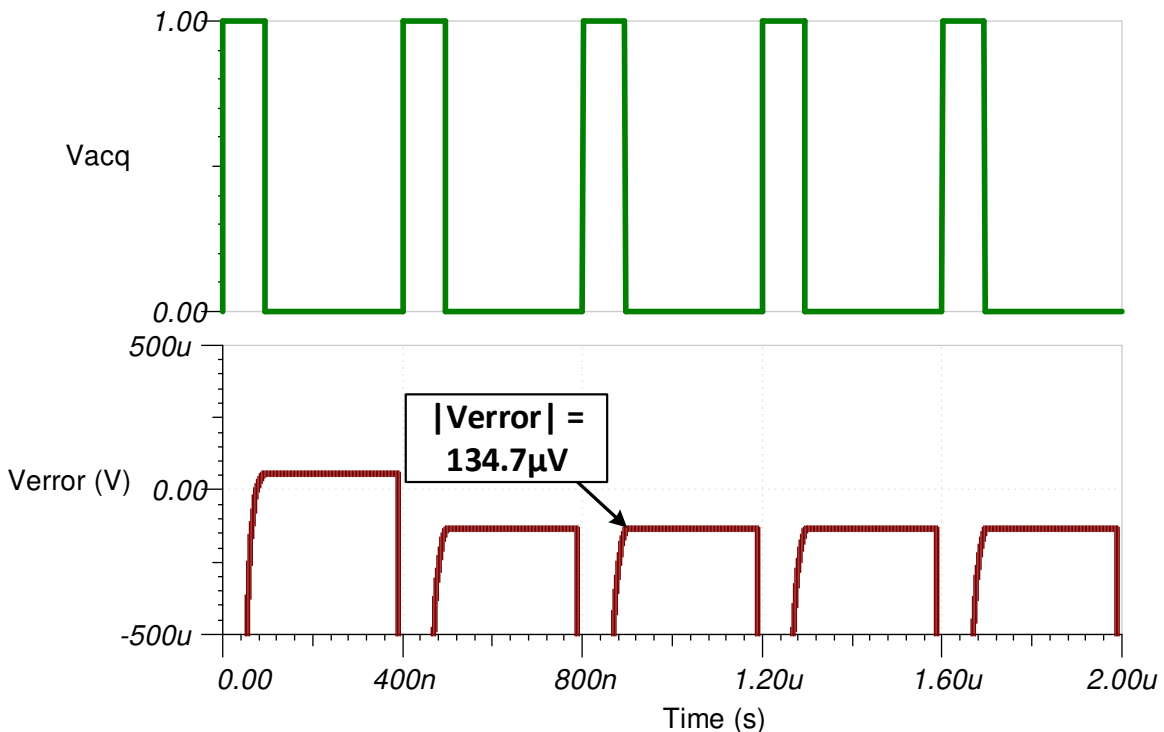
AC 伝達特性

アナログ フロントエンドの帯域幅のシミュレーション結果は、利得 0dB で 4.12MHz であることから、線形利得は 1 となります。この帯域幅により、250ksps の入力信号で ADC の入力は十分に安定化できます。



ADC 過渡入力電圧セリング シミュレーション

以下のシミュレーションは、ADC のサンプル / ホールド コンデンサによる 3.3V DC 入力信号のセリングを示しています。このシミュレーションは、アナログ フロントエンドには大きなステップ入力 (0V~3.3V) で ADC を駆動する能力があるため、割り当てられたアキュイジション時間 (95ns) で LSB の 1/2 (約 200 μV) 以内に ADC を安定化できることを示しています。この件の詳しい理論については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。また、これらのシミュレーション ファイルをダウンロードするには、巻末のリンクをクリックしてください。



ノイズ シミュレーション

ここでは簡易なノイズ計算を行って概算値を出し、シミュレーション結果と比較します。抵抗ノイズはシステム全体のノイズの大部分を占めるため、抵抗ノイズをこの計算に入れます。なお、抵抗ノイズは抵抗値を小さくすることによって低減できますが、代償として、帰還回路での消費電力は増加します。

$$f_c = \frac{1}{2 \times \pi \times R_{filt} \times C_{filt}} = \frac{1}{2 \times \pi \times 2 \text{ k}\Omega \times 30 \text{ pF}} = 2.65 \text{ MHz}$$

$$E_n = e_{OPA320} \times \sqrt{2 \times K_n \times f_c} = (7 \text{ nV} / \sqrt{\text{Hz}}) \times \sqrt{2 \times 1.57 \times 2.65 \text{ MHz}} = 20.2 \mu\text{V} / \sqrt{\text{Hz}}$$

$$E_{n_OPA320} = E_n \times \text{Gain} = 20.2 \mu\text{V} / \sqrt{\text{Hz}} \times 2 = 40.4 \mu\text{V} / \sqrt{\text{Hz}}$$

$$E_{n_THS4551} = e_{nTHS4551} \times \sqrt{2 \times K_n \times f_c} = (3.3 \text{ nV} / \sqrt{\text{Hz}}) \times \sqrt{2 \times 1.57 \times 2.65 \text{ MHz}} = 9.52 \mu\text{V} / \sqrt{\text{Hz}}$$

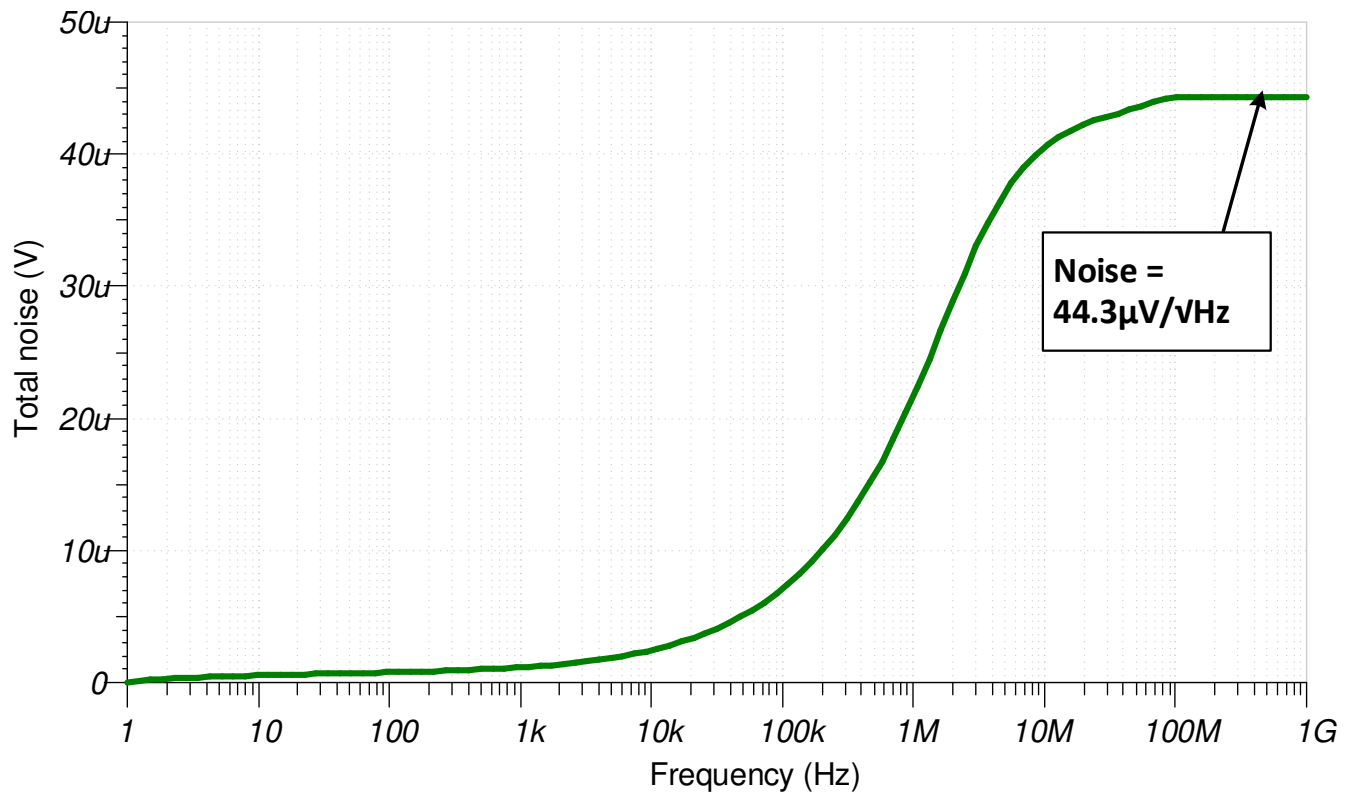
$$E_{Rg} = \frac{\sqrt{4 \times k \times T \times R_g}}{1 \times 10^{-9}} \times \frac{R_f}{R_g} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 1000}}{1 \times 10^{-9}} \times \frac{2000}{1000} \times \sqrt{2} = 11.47 \mu\text{V} / \sqrt{\text{Hz}}$$

$$E_{Rf} = \frac{\sqrt{4 \times k \times T \times R_f}}{1 \times 10^{-9}} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 2000}}{1 \times 10^{-9}} \times \sqrt{2} = 8.11 \mu\text{V} / \sqrt{\text{Hz}}$$

Total noise at output equation:

$$E_n = \sqrt{E_{nOPA320}^2 + E_{nTHS4551}^2 + E_{Rg}^2 + E_{Rf}^2} = \sqrt{40.4^2 + 9.52^2 + 11.47^2 + 8.11^2} = 43.8 \mu\text{V} / \sqrt{\text{Hz}}$$

計算結果とシミュレーション結果はよく一致しています。この件の詳しい理論については、[TI プレジジョン ラボ - ADC トレーニング ビデオ シリーズ](#)を参照してください。



使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS7057	14 ビット、2.5Msps、完全差動入力、SPI、2.25mm ² パッケージ	www.ti.com/product/ADS7057	www.ti.com/adcs
THS4551	150MHz、入力電圧ノイズ:3.3nV/√Hz、完全差動アンプ	www.ti.com/product/THS4551	www.tij.co.jp/opamp
OPA320	高精度、ゼロクロスオーバー、20MHz、0.9pA Ib、RRIO、オペアンプ	www.ti.com/product/OPA320	www.tij.co.jp/opamp

注

ADS7057 は AVDD を入力基準電圧として使用します。TPS7A47 などの高 PSRR LDO を電源として使用してください。

設計の参照資料

テキサス・インスツルメンツの総合的な回路ライブラリについては、『[アナログ エンジニア向け回路クックブック](#)』を参照してください。

主要なファイルへのリンク (TINA)

この回路の設計ファイル – <http://www.ti.com/lit/zip/sbac181>

関連クックブックへのリンク

『[ユニポーラ入力用シングルエンド / 差動信号変換回路](#)』

商標

すべての商標は、それぞれの所有者に帰属します。

改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (March 2019) to Revision B (September 2024) Page

- 文書全体にわたって表、図、相互参照の書式を更新..... 1

Changes from Revision * (January 2018) to Revision A (March 2019) Page

- タイトルを大文字から普通の表記にし、タイトルのロールを「データ コンバータ」に変更。回路クックブックのランディング ページへのリンクを追加。..... 1

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス・デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated