

Analog Engineer's Circuit

2つのオペアンプを持つ計測アンプ回路



Pete Semig

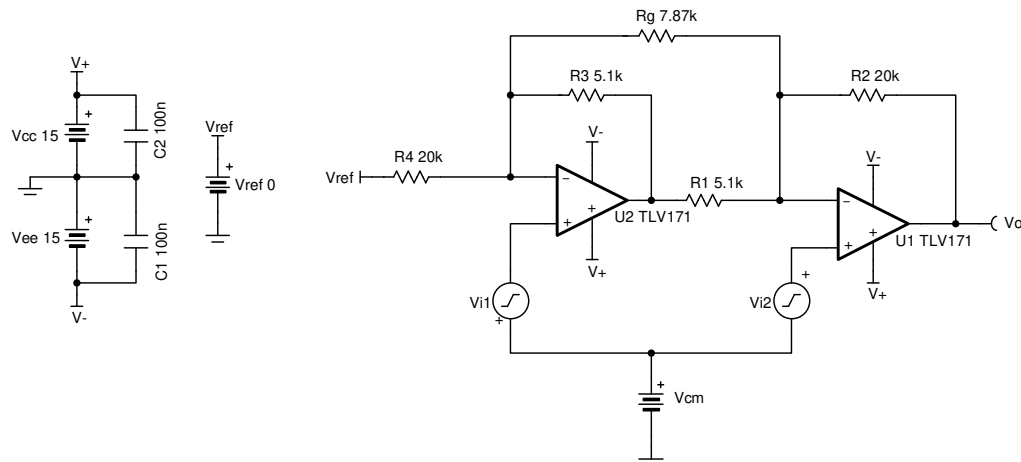
設計目標

入力 V_{iDiff} ($V_{i2} - V_{i1}$)		出力		電源		
V_{iDiff_Min}	V_{iDiff_Max}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
+/-1V	+/-2V	-10 V	+10V	15V	-15V	0V

V_{cm}	ゲイン範囲
+/-10V	5V/V ~ 10V/V

設計の説明

この設計は V_{i1} と V_{i2} の差分を増幅し、同相電圧を除去すると同時にシングルエンド信号を出力します。計測アンプの線形動作は、基本的な構成要素であるオペアンプの線形動作によって決まります。入力信号がデバイスの入力同相範囲内であり、かつ出力信号が出力スイング範囲内であるとき、オペアンプは線形動作します。オペアンプへの電力供給に使用される電源電圧によって、これらの範囲が決まります。



デザインノート

- R_g は、回路のゲインを設定します。
- 値の大きい抵抗を使用すると、回路の位相マージンが劣化し、回路に余計なノイズが発生することがあります。
- R_4 と R_3 の比により、 R_g が取り除かれたときの最小ゲインが設定されます。
- 計測アンプの DC CMRR の劣化を防ぎ、 V_{ref} ゲインを確実に 1V/V にするため、比 R_2/R_1 と比 R_4/R_3 を一致させる必要があります。
- 線形動作は、使用するディスクリート オペアンプの入力同相および出力スイング範囲内であることが条件となります。線形出力スイング範囲は、オペアンプのデータシートの A_{ol} テスト条件に規定されています。

設計手順

1. この回路の伝達関数は次のとおりです。

$$V_o = V_{iDiff} \times G + V_{ref} = (V_{i2} - V_{i1}) \times G + V_{ref}$$

when

$$V_{ref} = 0$$

伝達関数は次のように簡素化されます

$$V_o = (V_{i2} - V_{i1}) \times G$$

ここで、**G** は計測アンプのゲインです

$$G = 1 + \frac{R_4}{R_3} + \frac{2R_2}{R_g}$$

2. R_4 と R_3 を選択し、最小ゲインを設定します。

$$G_{\min} = 1 + \frac{R_4}{R_3} = 5 \frac{V}{V}$$

$$\text{Choose } R_4 = 20 \text{ k}\Omega$$

$$G_{\min} = 1 + \frac{20 \text{ k}\Omega}{R_3} = 5 \frac{V}{V}$$

$$R_3 = \frac{R_4}{5-1} = \frac{20 \text{ k}\Omega}{4} = 5 \text{ k}\Omega \rightarrow R_3 = 5.1 \text{ k}\Omega \quad (\text{Standard Value})$$

3. R_1 と R_2 を選択します。基準電圧のゲインを $1V/V$ に設定するため、比 R_1/R_2 と比 R_3/R_4 を確実に一致させます。

$$\frac{V_{o_ref}}{V_{ref}} = \left(-\frac{R_3}{R_4}\right) \times \left(-\frac{R_2}{R_1}\right) = \frac{R_3 \times R_2}{R_4 \times R_1} = 1 \frac{V}{V}$$

$$\frac{R_2}{R_1} = \frac{R_4}{R_3} \rightarrow R_1 = R_3 = 5.1 \text{ k}\Omega \text{ and } R_2 = R_4 = 20 \text{ k}\Omega \quad (\text{Standard Value})$$

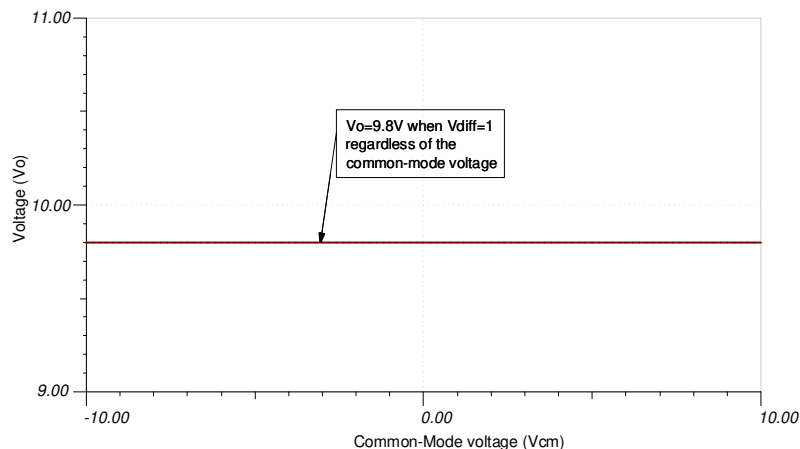
4. 目標の最大ゲイン $G = 10V/V$ を満たすよう、 R_g を選択します。

$$G = 1 + \frac{R_4}{R_3} + \frac{2R_2}{R_g} = 1 + \frac{20 \text{ k}\Omega}{5.1 \text{ k}\Omega} + \frac{2 \times 20 \text{ k}\Omega}{R_g} = 10 \frac{V}{V}$$

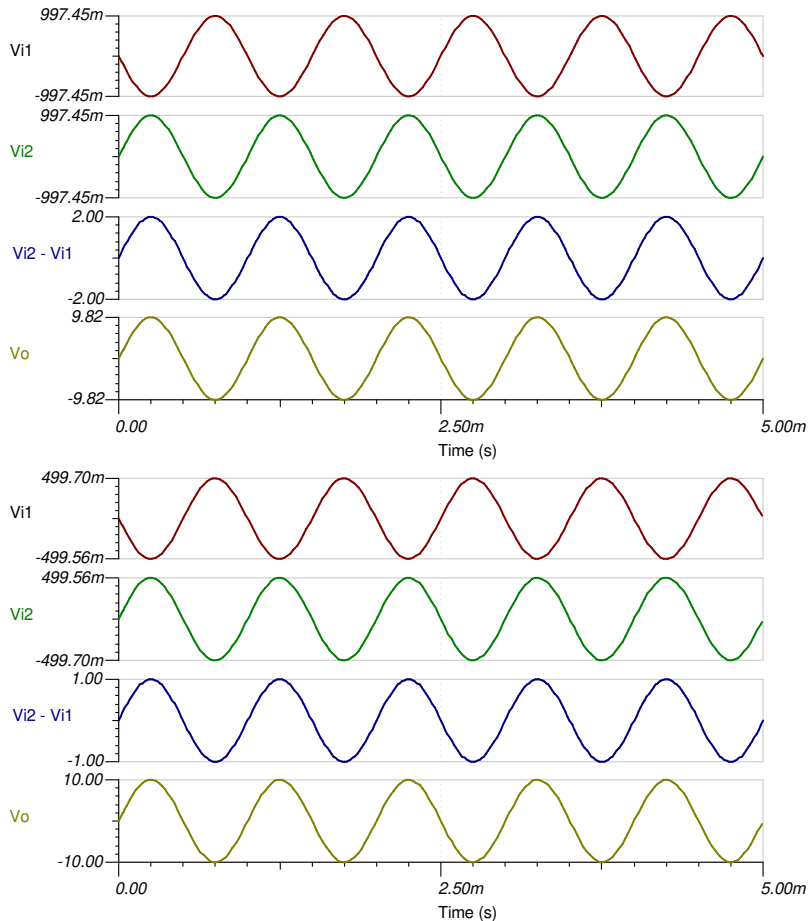
$$R_g = 8 \text{ k}\Omega \rightarrow R_g = 7.87 \text{ k}\Omega \quad (\text{Standard Value})$$

設計シミュレーション

DC シミュレーション結果



過渡シミュレーション結果



参考資料

テキサス・インスツルメンツ、[SBOMAU7 シミュレーション A ファイル](#)、ソフトウェア サポート

テキサス・インスツルメンツ、「[2つのオペアンプを持つ計測アンプにおける \$V_{CM}\$ と \$V_{OUT}\$ の関係のプロット](#)」、Analog Design Journal

設計に使用されているオペアンプ

TLV171	
V_{SS}	4.5V~36V
V_{inCM}	$(V_{EE}-0.1V) \sim (V_{CC}-2V)$
V_{out}	レール ツー レール
V_{OS}	0.25 mV
I_q	475μA
I_b	8pA
UGBW	3 MHz
SR	1.5V/μs
チャンネル数	1、2、4
TLV171	

設計の代替オペアンプ

OPA172	
V_{ss}	4.5V~36V
V_{inCM}	$(V_{ee}-0.1V) \sim (V_{cc}-2V)$
V_{out}	レール ツー レール
V_{os}	0.2 mV
I_q	1.6mA
I_b	8pA
UGBW	10 MHz
SR	10V/ μ s
チャンネル数	1、2、4
OPA172	

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated