

## Application Brief

## ゼロクロスオーバー アンプ: 特長と利点



Errol Leon, Richard Barthel, Tamara Alani

## はじめに

ゼロクロスオーバー アンプは、標準のレール ツー レール アンプが持つクロスオーバー領域による誤差を解消する独自の回路トポロジを採用しています。テキサス・インスツルメンツのゼロクロスオーバー トポロジは、高精度機器や汎用機器で、同相電圧範囲全体にわたって高い直線性を確保し、歪みを最小限に抑制できます。本書では、一般的なレール ツー レール入力アンプとゼロクロスオーバーアンプの違いを説明します。

## 従来型のレール ツー レール CMOS 入力

従来型レール ツー レール入力 CMOS アーキテクチャの場合、2 組の差動ペアが含まれます。図 1 に、PMOS トランジスタ ペア (青) と NMOS トランジスタ ペア (赤) という 2 組の差動ペアを示します。PMOS トランジスタは  $V_{SS} \sim (V_{DD}-1.8\text{ V})$ 、NMOS トランジスタは  $(V_{DD}-1.8\text{ V}) \sim V_{DD}$  の同相入力電圧で動作できます。この 2 組の入力トランジスタ ペアの入力オフセット電圧、温度係数、ノイズはそれぞれ独立しており無相関です。

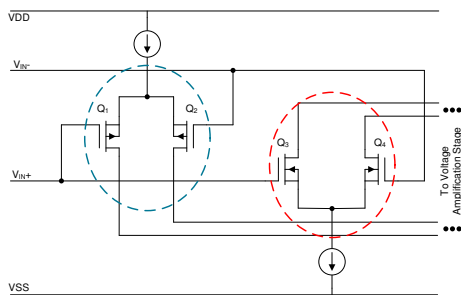


図 1. PMOS / NMOS 差動ペアの概略図

PMOS ペアから NMOS ペア、またはその逆の移行中に正レールから約 1.8V 下に両方の入力が導通する、クロスオーバー領域が存在します (図 2 参照)。この領域内で、DC 入力オフセット電圧の変化が可能です。これは、入力クロスオーバー歪みと呼ばれる歪みの発生原因になります。このオフセット誤差は、TINA-TI SPICE ツールを使用してシミュレートできます。

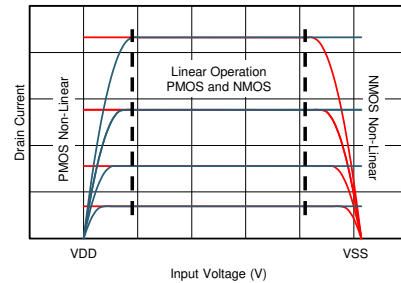


図 2. トランジスタの IV 曲線

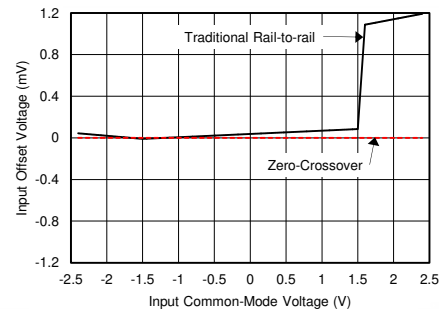


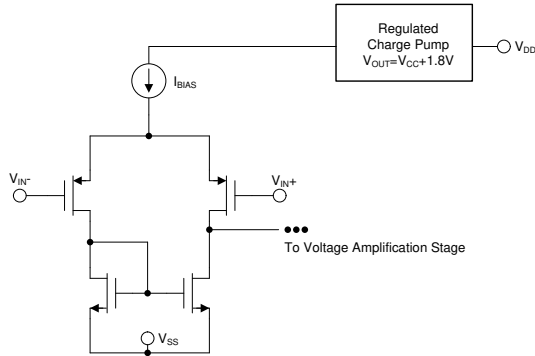
図 3. クロスオーバー性能のシミュレーション結果

図 3 に、従来型レール ツー レール CMOS 入力、バッファ構成オペアンプに  $[-2.4\text{ V}, 2.4\text{ V}]$  DC スweep を印加したシミュレーション結果を示します。このグラフは、同相電圧がクロスオーバー領域内に入ると、入力オフセット電圧が急激に変動することを示しています。この誤差原因が誤差 budgets を上回る場合、ゼロクロスオーバー アンプが必要になります。

## ゼロクロスオーバーの動作原理

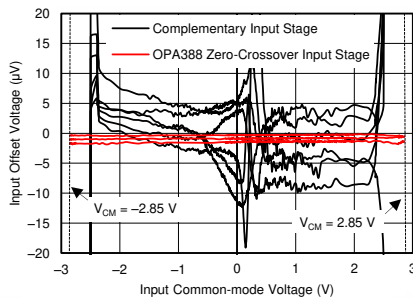
ゼロクロスオーバー トポロジでは、レールまでの入力電圧での線形動作を 1 組の入力トランジスタ ペア (PMOS または NMOS) で実現するために、内部電圧チャージ・ポンプを使用します。このように 1 組のトランジスタ ペアを使用すると、クロスオーバー領域が生じないため、入力同相範囲全体にわたって歪のない真のレール ツー レール動作が可能です。OPA388 などのゼロクロスオーバー アンプは、内部電圧チャージ・ポンプを内蔵しています。このチャージ ポンプは、入力段の電圧を  $V_{DD}$  より約 1.8V 昇圧します。この電圧は、トランジスタが 1.8V 未満の  $V_{DS}$

で 3 極管動作に移行したときに生じる非線形性を克服するのに十分な大きさです。ゼロクロスオーバー アンプで 사용되는チャージポンプの概略回路図を、[図 4](#) に示します。



**図 4. ゼロクロスオーバー チャージ ポンプトポロジの概略回路図**

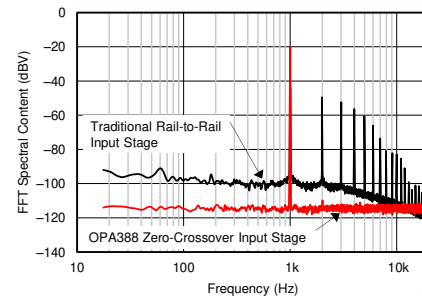
[図 3](#) に、バッファ構成の OPA388 に [-2.4V, 2.4V] DC スイープを印加したシミュレーション結果も示します。クロスオーバー領域がないため、このグラフの入力オフセット電圧トレースには入力同相の変化に伴う急激な変動は見られません。[図 5](#) に、相補型レール ツー レール入力アンプとゼロクロスオーバー アンプの性能測定結果の比較を示します。入力同相電圧全体にわたって、オフセット電圧が大きく異なっていることに注意してください。



**図 5. クロスオーバー性能の測定結果**

## ゼロクロスオーバーとレール ツー レール CMOS の結果の比較

ゼロクロスオーバー アンプと一般的なレール ツー レール CMOS アンプを同じユニティゲイン・バッファ構成で使用しました。どちらのアンプにも振幅 2V (4V<sub>pp</sub>) の純正正弦波を入力しました。これらの回路の出力をキャプチャし、FFT を計算しました。[図 6](#) に、OPA388 (赤) と一般的な CMOS レール ツー レール アンプ (黒) の出力電圧スペクトルを示します。一般的なレール ツー レール CMOS アンプに比べて、ゼロクロスオーバー アンプの出力にはスプリアスと高調波がほとんどありません。これは、ゼロクロスオーバー・トポロジによってクロスオーバー領域が解消した効果です。



**図 6. バッファの FFT スペクトル**

## まとめ

従来型レール・ツー・レール入力 CMOS オペアンプでは、2 組の並列差動入力トランジスタ・ペアを使用します。同相が遷移領域 (デッドバンド) に入ると、入力オフセット電圧が急激に変動し、出力電圧誤差および歪みを生じさせます。ゼロクロスオーバー・オペアンプは、入力同相範囲全体にわたって入力オフセット電圧の変動を大幅に低減します。

## その他の資料

[表 1](#) に、テキサス・インスツルメンツのゼロクロスオーバー アンプの一部を示します。完全なリストについては、[オペアンプ パラメトリック検索ツール](#)をご参照ください。

**表 1. その他の推奨デバイス**

デバイス	最適化されるパラメータ
OPA328	$V_{os(max)}$ : 25µV, GBW: 40MHz, CMRR: 120dB, $I_{B(max)}$ : 1pA, $2.2V < V_S < 5.5V$ , ノイズ: 9.8nV/√Hz
OPA323	$V_{os(max)}$ : 1.25mV, CMRR: 114dB, GBW: 20MHz, $I_{B(max)}$ : 20pA, ノイズ: 5.5nV/√Hz, スルーレート: 33µV, $1.7V < V_S < 5.5V$
OPA388	ゼロドリフト, $V_{os(max)}$ : 5µV, $dV_{os} / dt_{(max)}$ : 0.05µV/°C, CMRR: 138dB, GBW: 10MHz, ノイズ: 7nV/√Hz
OPA320	$V_{os(max)}$ : 150µV, CMRR: 114dB, $I_{B(max)}$ : 0.9pA, GBW: 20MHz, $1.8V < V_S < 5.5V$ , ノイズ: 7nV/√Hz
OPA325	$V_{os(max)}$ : 150µV, CMRR: 114dB, $I_{B(max)}$ : 10pA, GBW: 10MHz, $2.2V < V_S < 5.5V$ , ノイズ: 9nV/√Hz
OPA365	$V_{os(max)}$ : 200µV, CMRR: 120dB, GBW: 50MHz, ノイズ: 4.5nV/√Hz, スルーレート: 25V/µs, $1.8V < V_S < 5.5V$
OPA322	$V_{os(max)}$ : 2mV, CMRR: 100dB, GBW: 20MHz, ノイズ: 8.5nV/√Hz, スルーレート: 10V/µs, $1.8V < V_S < 5.5V$
OPA363, OPA364	$V_{os(max)}$ : 2.5mV, CMRR: 90dB, GBW: 7MHz, ノイズ: 17nV/√Hz, $I_{B(typ)}$ : 1pA, $1.8V < V_S < 5.5V$
OPA369	$V_{os(max)}$ : 750µV, CMRR: 114dB, GBW: 12kHz, $I_{B(typ)}$ : 10pA, $1.8V < V_S < 5.5V$

**表 2. 関連資料**

SBOA182	ゼロドリフト アンプ: 特長と利点
SBOT037	オフセット補正手法: レーザートリミング、e-Trim™、チョップパの比較
SBOA558	OPAx328 用リファレンス バッファ、ADC ドライバ、およびトランスインピーダンス アプリケーション

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated