

Technical White Paper

LDO ターンオン (スタートアップ) 時間の明確化

Stephen Ziel

概要

このホワイトペーパーは、最新の LDO レギュレータの合計ターンオン時間に影響を及ぼす要因について包括的な説明を提供します。ノイズ低減 (NR) フィルタ、フィードフォワード (FF) コンデンサ (C_{FF})、またはその両方を採用した最新の多くの LDO レギュレータにおいて、ターンオンランプ時間を計算するための新しい数学的基礎について説明します。設計者はこの新しい分析セットを使用して、LDO レギュレータのターンオン時間について統計的計算を実行できます。この分析は、デバイスの最小 / 最大ターンオン時間、および予測される突入電流の評価に役立ちます。また、ターンオン時の最大スルーレート要件 (すなわち、立ち上がりレート要件) を満たす必要がある設計では、この新しい分析セットを使用して、スタートアップランプレートがシステム要件を満たしていることを確認できます。

目次

1 リニアレギュレータのターンオン時間の概要.....	2
2 何が LDO 立ち上がり時間に影響を及ぼすか?	2
2.1 シンプルな使用事例.....	4
2.2 具体的な使用事例および例.....	9
3 システムの注意事項.....	13
3.1 突入電流の計算.....	13
3.2 突入電流解析.....	14
3.3 最大スルーレート.....	14
4 まとめ.....	15
5 まとめ.....	16
6 参考資料.....	17

商標

E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

1 リニアレギュレータのターンオン時間の概要

LDOレギュレータのターンオン時間 (t_{ON}) は、遅延時間 (t_D) と立ち上がり時間 (t_R) の合計です (式 1 および 図 1-1 参照)。遅延時間は、外部の刺激に対応して出力電圧が増加する可能性の発生した時点から、出力電圧が実際に増加し始めるまでの固定時間遅延として定義されます。LDOレギュレータにイネーブルピンがある場合、通常は、LDOレギュレータをオンにするようにイネーブル電圧が変化したときに、外部からの刺激が発生します。この動作では、入力電圧がすでに LDOレギュレータの入力に印加されていることを想定しています。ENピンを使用しない LDOレギュレータの場合、入力電圧が外部の刺激として機能します。

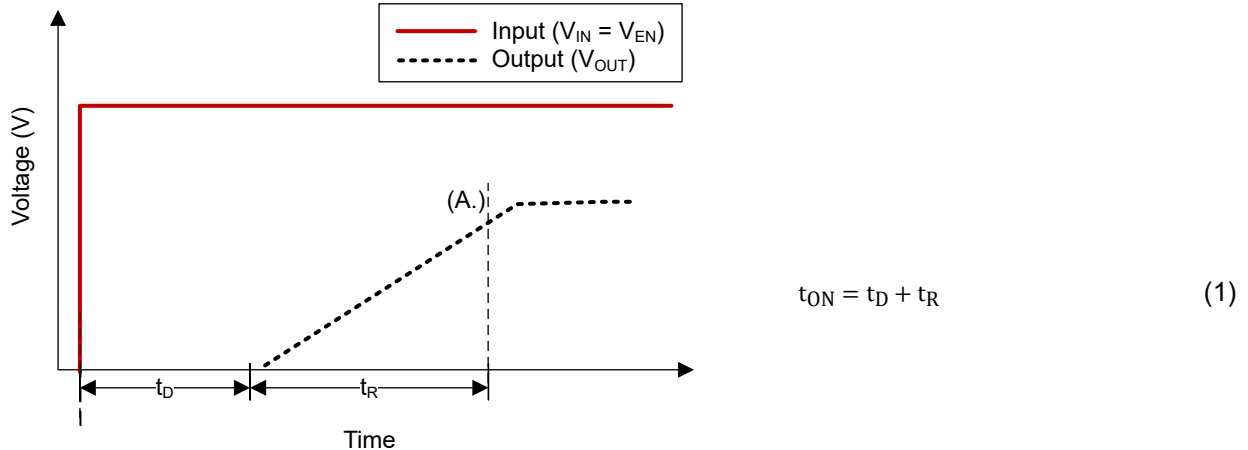


図 1-1. 合計ターンオン時間と入力電圧との関係

A. 最小 V_{OUT} レギュレーション

LDOレギュレータの遅延時間は、通常、立ち上がり時間と比べて短いものです。遅延時間は、デバイスが、どれだけ迅速に内部回路に電圧を供給して出力電圧を上昇させ始めるかによって生じます。デバイスがイネーブルになった後、外部回路は遅延時間にほとんど影響を与えないので、LDOレギュレータのデータシートによって、遅延時間の最適な予測値を知ることができます。立ち上がり時間は、出力電圧を 0V から最小レギュレーションまで増加させる時間です。アプリケーションごとに個別のレギュレーションが必要とされるので、最小レギュレーション点はアプリケーションによって異なります。たとえば、ある設計では $\pm 3\%$ の誤差が許容され、別の設計では $\pm 5\%$ の誤差が許容されている場合もあります。したがって、許容誤差要件が大きい設計ではターンオン時間が短くなります。

2 何が LDO 立ち上がり時間に影響を及ぼすか？

リニアレギュレータのリファレンスとして、高精度電圧源 (図 2-1) または高精度電流源 (図 2-2) のどちらかを使用できます。リニアレギュレータのターンオン時間は、リファレンスのターンオン時間、または帰還ループの R_{TOP} および C_{FF} によって形成される RC 時定数のいずれかの影響を受けます。通常、リファレンス電圧は非常に迅速にターンオンしますが、最新の LDOレギュレータでは、ローパスノイズ低減 (NR) 抵抗とコンデンサでリファレンス電圧をフィルタすることもできます。

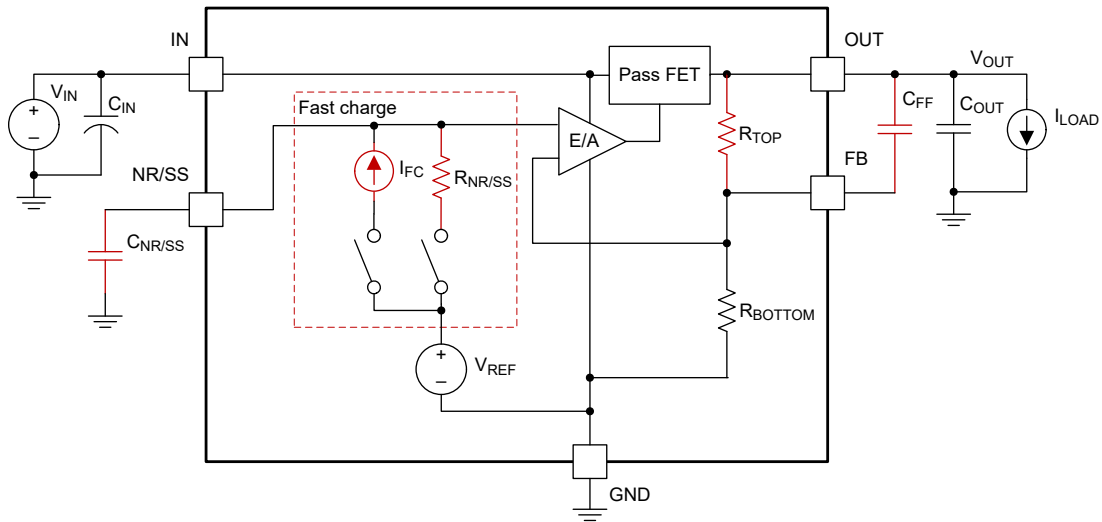


図 2-1. 高精度電圧リファレンス

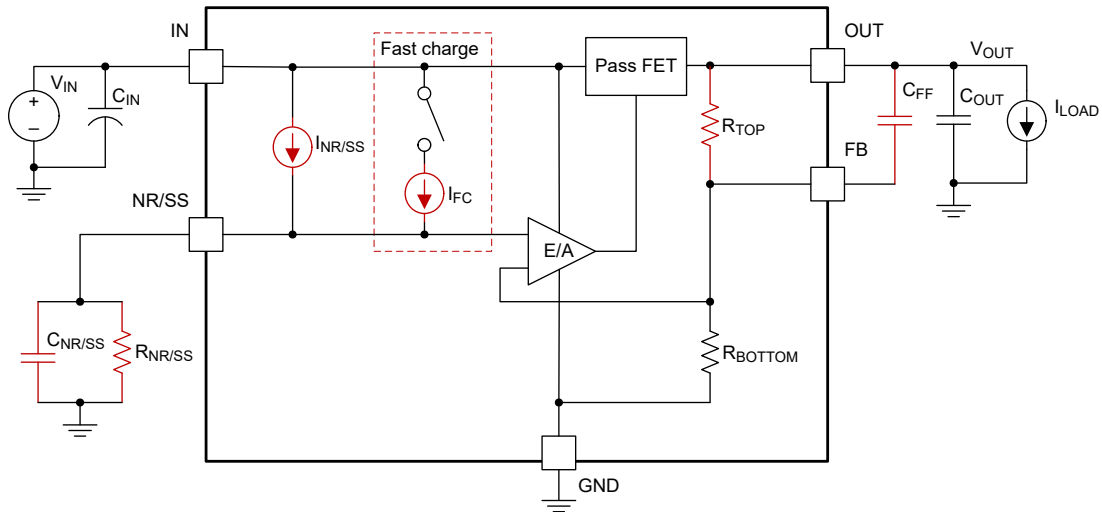


図 2-2. 高精度電流リファレンス

R_{TOP} 抵抗両端の電圧は、 V_{REF} および R_{TOP} の RC 時定数の両方に応じて上昇します。式 2 は NR/SS 時定数を表し、式 3 は FF 時定数を表します。

$$\tau_{NR/SS} = R_{NR/SS} \times C_{NR/SS} \quad (2)$$

$$\tau_{FF} = R_{TOP} \times C_{FF} \quad (3)$$

ターンオン期間中、 V_{OUT} ピンの電圧は、式 4 に示すように、 R_{BOTTOM} 抵抗両端の電圧 (すなわち V_{FB}) および R_{TOP} 抵抗両端の電圧 (すなわち V_{TOP}) の合計になります。

$$V_{OUT}(t) = V_{TOP}(t) + V_{FB}(t) \quad (4)$$

ターンオン期間中、リファレンス電圧は、レギュレータがかなり長い $\tau_{NR/SS}$ 時定数で、理想的なステップ関数を近似するのに十分な速度で上昇します。LDO レギュレータのリファレンス電圧が高精度電圧源の場合、式 5 は $V_{FB}(t)$ を表しますが、LDO レギュレータのリファレンス電圧が高精度電流源の場合は、代わりに式 6 を使用します。

$$V_{FB}(t) = V_{REF} \times \left(1 - e^{-\frac{t}{\tau_{NR/SS}}} \right) \quad (5)$$

$$V_{FB}(t) = I_{NR/SS} \times R_{NR/SS} \times \left(1 - e^{-\frac{t}{\tau_{NR/SS}}}\right) \quad (6)$$

上側の設定点抵抗の両端の電圧は、 $V_{FB}(t)$ が必ずしもステップ関数であるとは限らないので、計算はより複雑です。ここで、 $\tau_{NR/SS}$ および τ_{FF} が同程度の値である場合、どちらの時定数もターンオンの計算では支配的ではありません。ラプラス変換と部分分数展開 [1 と 17] を使用して、式 7 に示すように $V_{TOP}(t)$ を導出します。

$$V_{TOP}(t) = V_{REF} \times \frac{R_{TOP}}{R_{BOTTOM}} \times \left(1 - \frac{\tau_{NR/SS}}{\tau_{NR/SS} - \tau_{FF}} \times e^{-t/\tau_{NR/SS}} - \frac{\tau_{FF}}{\tau_{FF} - \tau_{NR/SS}} \times e^{-t/\tau_{FF}}\right) \quad (7)$$

2.1 シンプルな使用事例

ここで、 $\tau_{NR} \gg \tau_{FF}$ であるとき、または LDO レギュレータがユニティゲイン フィードバックで動作するとき ($R_{TOP} = 0\Omega$ の場合)、ターンオン時間は τ_{NR} に支配され、式 8 が $V_{OUT}(t)$ を表します。

$$V_{OUT}(t) \cong V_{FB}(t) \times \left(\frac{R_{TOP} + R_{BOTTOM}}{R_{BOTTOM}}\right) \quad (8)$$

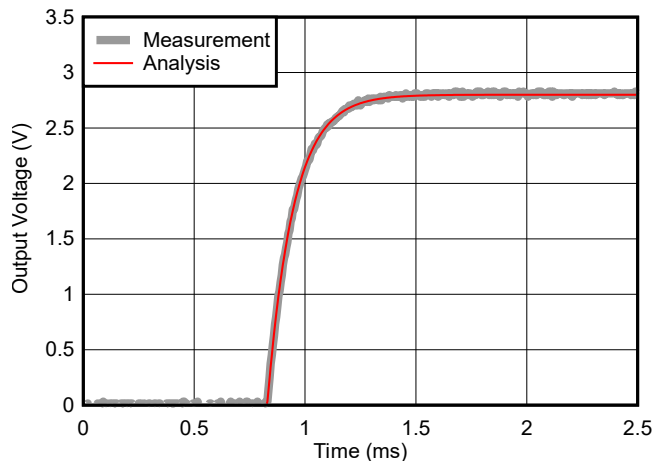
ここで、 $\tau_{NR} \ll \tau_{FF}$ であるとき、式 7 は式 9 のように単純化できます。

$$V_{TOP}(t) \cong V_{REF} \times \frac{R_{TOP}}{R_{BOTTOM}} \times \left(1 - e^{-t/\tau_{FF}}\right) \quad (9)$$

2.1.1 ケース 1: NR フィルタ付きで C_{FF} 容量なしの LDO

図 2-3 は、TPS7A20 を示しています。[8]この分析では、式 5 および式 8 を使用してターンオン時間を計算します。

式 10 は、10%~90% の時間測定値 ($t_{10\%-90\%}$) を使って RC 回路の時定数を計算します。式 5、式 8 および式 10 を使って、図 1-1 のレギュレーション帯域要件に対する t_R を計算します。図 2-3 のターンオン時間の測定値は $258.7\mu\text{s}$ であり、これにより、TPS7A20 の場合、 $\tau = 117\mu\text{s}$ となります。



$$\tau_{RC} = \frac{t_{10\% - 90\%}}{\ln 9} \quad (10)$$

図 2-3. TPS7A20 ターンオン時間

2.1.2 ケース 2: C_{FF} 容量のある NR フィルタ

図 2-4 に、TPS7A49 ターンオン解析と物理的測定との関係を示します。この解析では、式 4、式 5 および式 7 を使用してターンオン時間を計算します。 $R_{TOP} = 11.5\text{k}\Omega$ 、 $R_{BOTTOM} = 1.02\text{k}\Omega$ 、 $C_{FF} = 100\text{nF}$ 。

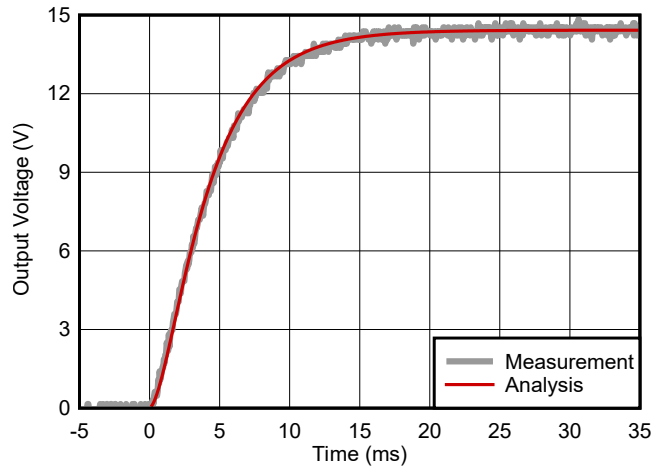


図 2-4. 出力電圧と時間との関係

2.1.3 高速充電回路

NR/SS フィルタは、LDO レギュレータの電源電圧除去比 (PSRR) およびノイズを大幅に改善します [21]。

NR/SS フィルタの時定数は、一部のアプリケーションでは、必要なターンオン時間よりも長くなる場合があります。最新の LDO レギュレータには、フィルタリングされたリファレンス電源の、さらには、出力電圧のターンオン時間を短縮する高速充電回路が内蔵されている場合があります。定常状態のフィルタ値を使用する場合、 $V_{NR/SS}$ の測定値が切り替え電圧 (V_{CO}) よりも小さい間、高速充電回路が動作します。

図 2-5 に、高速充電を使用した LDO レギュレータの代表的なターンオン動作を示します。

電圧リファレンスを使用する LDO レギュレータの場合、この高速充電回路は、図 2-1 に示すように、並列電流源か、または NR/SS 抵抗と並列の抵抗のどちらかになります。電流リファレンスを使用する LDO レギュレータの場合、図 2-2 に示すように、高速充電回路によって I_{REF} 電流がより大きな値に修正されます。式 11 は、切り替え電圧が発生する時間 (t_{CO}) を計算します。 $\tau = t_{CO}$ を式 7 に代入すると、切り替え電圧イベント直後の V_{TOP} の初期条件 (V_{CO_FF}) が得られます。

高速充電電流源が $R_{NR/SS}$ の両端にある場合、式 12 ではなく式 11 を使って t_{CO} を計算します。

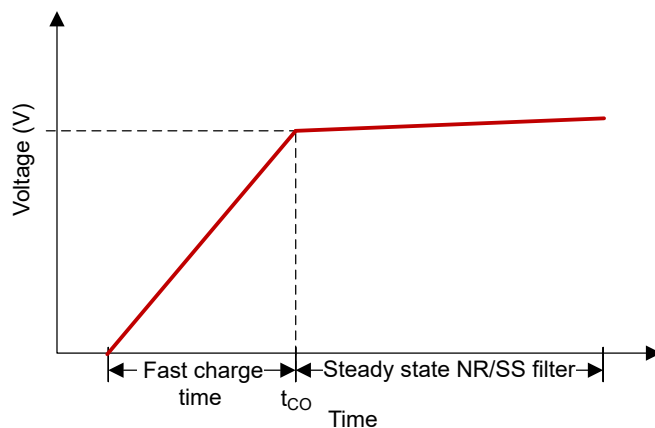


図 2-5. 切り替え電圧と時間との関係

$$t_{CO} = -\tau_{NR/SS} \times \ln\left(1 - \frac{V_{CO}}{V_{REF}}\right) \quad (11)$$

$$t_{CO} = -\tau_{NR/SS} \times \ln\left(1 - \frac{V_{CO}}{V_{REF} + I_{FC} \times R_{NR/SS}}\right) \quad (12)$$

V_{CO} の一般的な値は、 V_{REF} の 95%~97% です。高速充電動作中は、式 5 または式 6 を使用して $V_{FB}(t)$ を計算しますが、高速充電機能の完了後は式 13 を使用します。

$$V_{FB}(t) = V_{REF} + (V_{CO} - V_{REF}) \times \left(e^{-\frac{t - t_{CO}}{\tau_{NR/SS}}}\right) \quad (13)$$

LDO が高精度電流源を使用する場合 (図 2-2 を参照) には、式 14 を使用します。

$$V_{REF} = I_{NR/SS} \times R_{NR/SS} \quad (14)$$

切り替えイベント後の V_{TOP} を計算するには、式 15 を使用します。式 13 は、 $V_{FB}(t)$ を定義します。

$$V_{TOP}(\tau) = V_{REF} \times \frac{R_{TOP}}{R_{BOTTOM}} \times \left[1 - \frac{\tau_{NR}}{\tau_{NR} - \tau_{FF}} \times e^{-\tau/\tau_{NR}} - \frac{\tau_{FF}}{\tau_{FF} - \tau_{NR}} \times e^{-\tau/\tau_{FF}} \right] + V_{CO_FF} \times e^{-\tau/\tau_{FF}} + (V_{CO} - V_{REF}) \times \frac{R_{TOP}}{R_{BOTTOM}} \times \frac{\tau_{NR}}{\tau_{NR} - \tau_{FF}} \times \left(e^{-\tau/\tau_{NR}} - e^{-\tau/\tau_{FF}} \right) \quad (15)$$

2.1.4 理想的でない LDO の動作

以下の条件が、LDO レギュレータの合計ターンオン時間に影響を及ぼす可能性があります。

2.1.4.1 電圧バイアスの印加

一般に、電圧バイアスの印加は、ターンオン時間にわずかな影響を及ぼします。最新のセラミック コンデンサでは、電圧バイアスによって実効容量が変化するためには、かなりの時間が必要になります [4]。LDO レギュレータの標準的なターンオン時間は短いので、 $C_{NR/SS}$ および C_{FF} の容量は、電圧バイアスの変化によって大幅な影響を受けることはありません。この一般論に対する例外は、まれな使用事例として、LDO レギュレータにおいて、電流制限を働かせずに長いターンオン時間で動作するように意図的に設計されている場合です。

2.1.4.2 高速充電電流制御

高速充電電流源には許容誤差がありますが、変動が大きい場合はソフトスタート時間に影響を及ぼす可能性があります。 I_{FC} は、プロセス許容誤差、温度、およびさまざまな V_{IN} または V_{BIAS} の値によって変動する可能性があります。

表 2-1 に、TPS7A91 データシートに記載されている高速充電電流の許容誤差を示します。

表 2-1. 電気的特性

パラメータ	テスト条件	最小値	標準値	最大値	単位	
$I_{NR/SS}$	NR/SS ピンの充電電流	$V_{NR/SS} = GND, V_{SS_CTRL} = GND$	4.0	6.2	9.0	μA
		$V_{NR/SS} = GND, V_{SS_CTRL} = V_{IN}$	65	100	150	

2.1.4.3 内蔵誤差アンプのオフセット電圧

ほとんどの LDO レギュレータは、可能な限り高い精度のリファレンス電圧を取得できるようにトリミングされています。ただし、場合によっては、ソフトスタートピンがトリミングされていないことがあり、ターンオン期間中のシステムに残留するオフセット電圧が無視できない値になります。このような場合、ターンオン期間は想定よりもわずかに早く完了します。

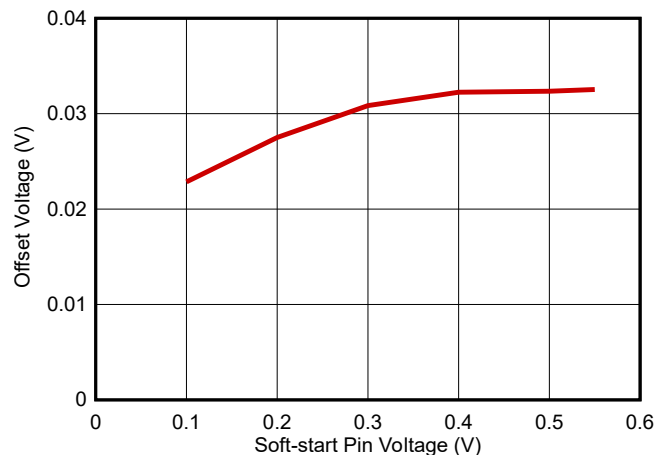
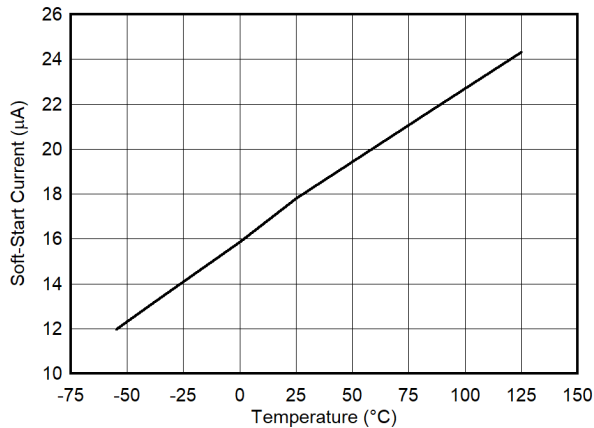


図 2-6. ターンオン期間中の TPS7A74 V_{OS} 測定値

2.1.4.4 温度が高速充電電流源に影響

LDO レギュレータが出力コンデンサ C_{OUT} を充電する間の、過渡的な消費電力によって、ターンオン中に LDO レギュレータのダイ温度が一時的に上昇します。接合部温度の一時的な上昇は、一部のデバイスでソフトスタート電流源として使用される絶対温度比例 (PTAT) 電流源をわずかに変化させる可能性があります。図 2-7 のような特性グラフおよび関連するテスト条件は、通常、デバイスのデータシートに記載されています。最初のターンオン時に消費電力が高ければ、電流源をわずかに増加させる可能性があります。ターンオン期間の終わり近くに消費電力が減少すると、電流源が減少する可能性があります。図 2-8 では、この動作がスタートアップ波形のわずかな湾曲として示されています。



$C_{IN} = C_{OUT} = 10\mu F$ $C_{BIAS} = 1\mu F$ $C_{SS} = 0nF$
 $V_{BIAS} = V_{IN} = 6V$ $V_{OUT} = 0.65V$ $V_{EN} = 1.5V$
 $I_{OUT} = 0A$ TPS7A74 データシート

図 2-7. ソフト スタート電流と温度との関係

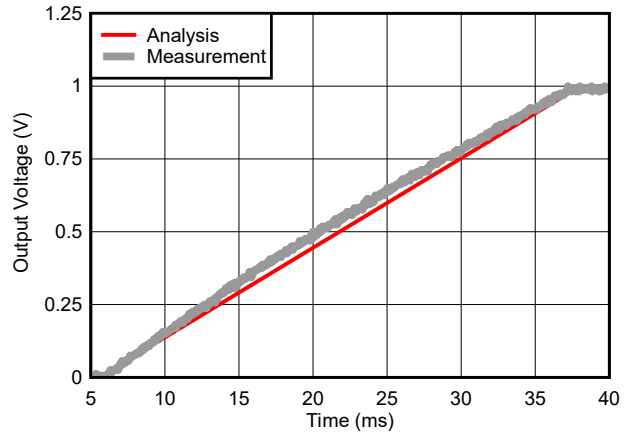


図 2-8. TPS7A74 DC 出力電圧と時間との関係

2.1.4.5 エラー アンプの同相電圧

古いデバイスでは、内部エラー アンプの同相電圧 (V_{CM}) が理想的でないことにより、LDO レギュレータのターンオン応答で突然にステップが発生する可能性があります。この応答は、最新の LDO レギュレータではそれほど顕著ではありません。このステップ応答が発生する LDO レギュレータは、ランプ時間が短くなり、遅延時間が長くなります。最初のターンオン時における小さい電圧ステップのランプ レートは、LDO 帯域幅の関数であり、この値は LDO レギュレータごとに異なります。このランプ レートを得るには、システム負荷を印加した後に EVM から測定値をキャプチャするのが最善です。この測定方法を使用すると、デバイスの帯域幅をより正確に評価できます。

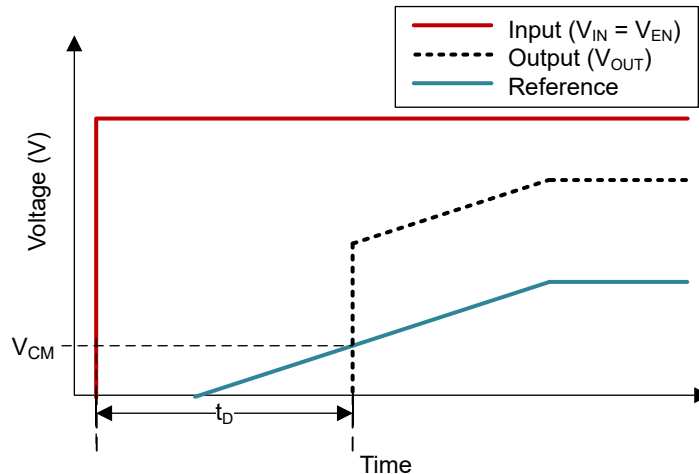


図 2-9. V_{CM} がターンオン時間に影響を及ぼす可能性

2.1.4.6 リファレンス電圧 (V_{REF}) のランプ時間がターンオン時間の支配的な要因になる場合

最新の LDO レギュレータの大半は、NR/SS および FF の時定数よりかなり高速にターンオンします。ただし、トラック LDO レギュレータ [15] (リファレンス電圧が LDO レギュレータの外部から供給される場合) では、そうでないこともあります。図 2-11 および 図 2-10 に、外部から印加されるリファレンス電圧と、それに対応するデバイスの出力電圧を示します。

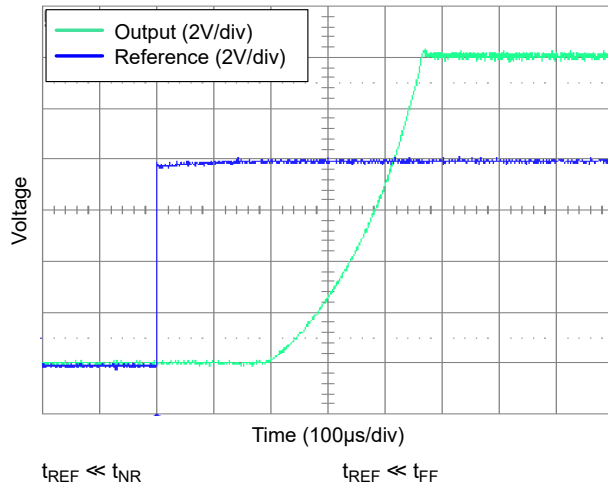


図 2-10. 高速なターンオン時間と電圧との関係

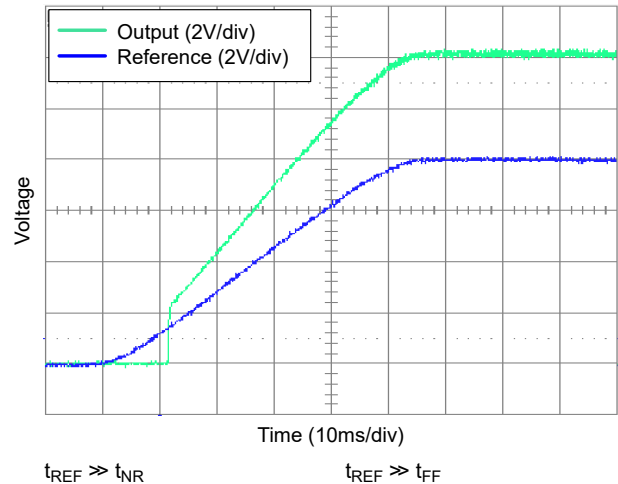


図 2-11. 低速なターンオン時間と電圧との関係

2.1.4.7 ドロップアウト モードでのスタートアップ

V_{IN} ピンと V_{EN} ピンが互いに接続されて、 V_{IN} ピンの電圧がゆっくり上昇すると、LDO はドロップアウト モードで動作し、 V_{IN} ピンの電圧の上昇と同じ割合で出力が増加します。ドロップアウト モードで動作している間にターンオンすると、出力電圧波形のオーバーシュートが発生する可能性があります [20]。

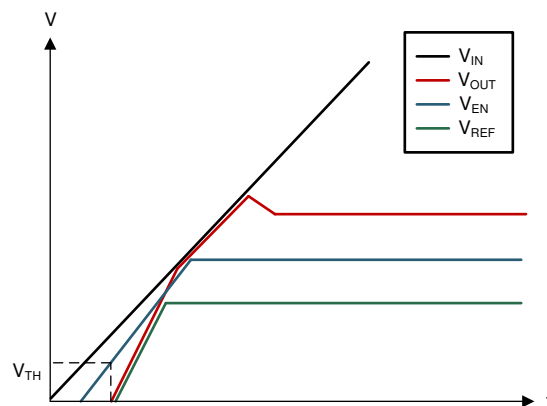


図 2-12. オーバーシュートによるスタートアップ

2.1.4.8 大きい値の C_{OUT} により内部電流制限発生

大きい容量性負荷があると、LDO レギュレータのターンオン時間のせいで、デバイスに電流制限が発生する可能性があります。一般に、LDO レギュレータの電流制限保護は、負荷が電流制限スレッショルドを超える動作が $20\mu\text{s}$ ~ $50\mu\text{s}$ 続いたときに作動します。したがって、電流制限が作動するまでは、前述の説明が適用されます。電流制限が作動した後、LDO は、出力コンデンサ C_{OUT} に充電する電流源に類似した動作となります。図 2-13 に、TPS7A20 の負荷が小さい ($1.4\mu\text{F}$) 出力容量である場合の動作を示します。 $0.47\mu\text{F}$ ~ $200\mu\text{F}$ の負荷容量の範囲内では、このデバイスは安定していますが、より高い負荷容量で動作すると、起動中に電流制限がトリガされ、ターンオン時間が遅くなる場合があります (図 2-14 を参照)。

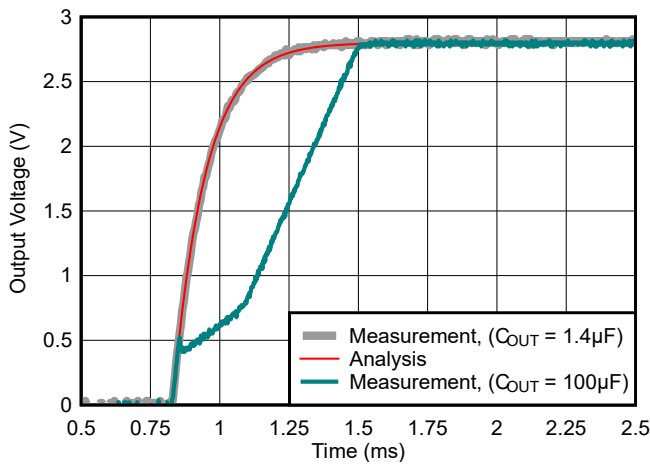


図 2-13. TPS7A20 のターンオンの比較

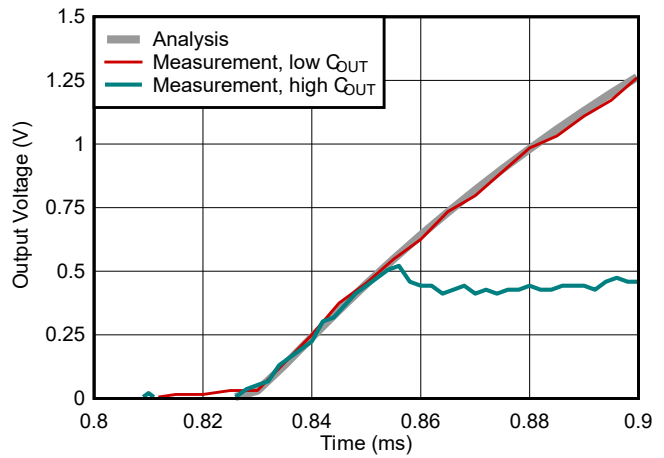


図 2-14. TPS7A20 の電流制限がターンオン中に約 25µs で作動

2.1.4.9 大信号 LDO 帯域幅に関する制限

一部の LDO レギュレータでは、内部エラー アンプの帯域幅が、ターンオン時間の支配的要因になります。ターンオン時間は、本質的に大信号動作であり、一部のデバイスの誤差アンプはこのような動作への応答に時間がかかります。この応答時間は、非常に古いデバイス (LM317、TLV1117 など) およびリファレンス電圧と NR/SS フィルタの間にアンプが存在する一部のデバイス (TPS7A47 など) に特に当てはまります。内部の帯域幅によって LDO レギュレータが制限される場合、想定されるターンオン時間については、デバイスのデータシートを参照するのが最善です。

2.2 具体的な使用事例および例

2.2.1 ケース 3: 高精度電圧リファレンス、 $R_{NR/SS}$ および並列 I_{FC} 高速充電あり

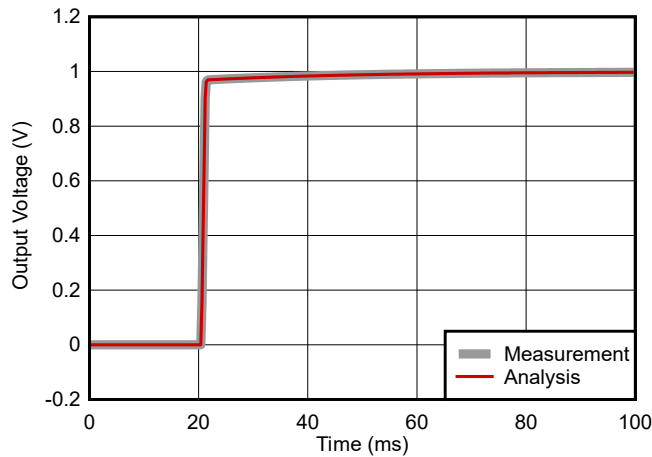
図 2-1 に示す LDO アーキテクチャにおいて、高速充電回路が I_{FC} を使用している場合、 $t > t_{CO}$ の後、式 6 は式 16 に書き換えることができます。式 7 および式 11 ~ 式 16 を使って、これらの LDO レギュレータのターンオン時間を計算できます。 I_{FC} は $R_{NR/SS}$ と並列なので、式 7 の V_{REF} を $(V_{REF} + I_{FC} \times R_{NR/SS})$ に変更する必要があります。

$t > t_{CO}$ の場合、式 13 を使用して $V_{FB}(t)$ を計算します。

$t \leq t_{CO}$ の場合、式 16 を使用して $V_{FB}(t)$ を計算します。

$$V_{FB}(t) = (V_{REF}(t) + I_{FC} \times R_{NR/SS}) \times \left(1 - e^{-\frac{t}{\tau_{NR/SS}}}\right) \quad (16)$$

TPS7A91 は、高精度電圧リファレンス、ローパス NR フィルタ、さらにオプションとして R_{TOP} 両端に外部 C_{FF} コンデンサを使用し、また、定電流高速充電回路を内蔵しています。高速充電電流は、SS_CTRL ピンを使ってユーザーが選択できます。 V_{CO} は、 V_{REF} の 97% です。この測定には EVM を使用しました。


図 2-15. TPS7A49 ターンオン時間

2.2.2 ケース 4: 高精度電圧リファレンス、 I_{FC} 高速充電あり、 $R_{NR/SS}$ なし

図 2-1 に示す LDO アーキテクチャにおいて、高速充電回路が I_{FC} のみを使用している場合 (すなわち、 $R_{NR/SS}$ は一時的に切断)、 $t < t_{CO}$ のとき、式 5 は式 17 に書き換えることができます。式 11～式 15 および式 17～式 20 を使って、これらの LDO レギュレータのターンオン時間を計算できます。

$t \leq t_{CO}$ の場合、式 17 および式 18 を使用して $V_{FB}(t)$ および $V_{TOP}(t)$ を計算します。

$t > t_{CO}$ の場合、式 13、式 15、式 19 および式 20 を使用して $V_{FB}(t)$ および $V_{TOP}(t)$ を計算します。

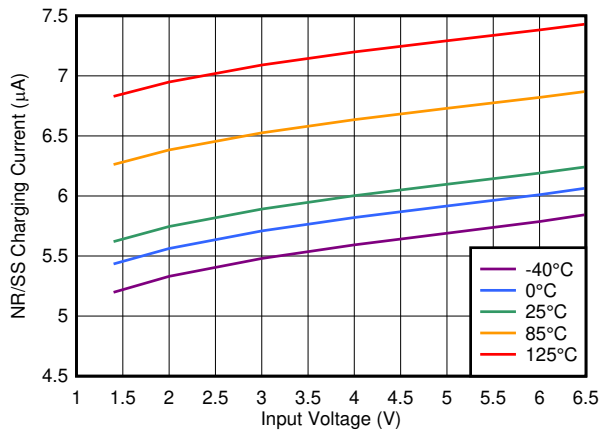
$$V_{FB}(t) = \frac{I_{FC}}{C_{NR/SS}} \times t \quad (17)$$

$$V_{TOP}(t) = V_{FB}(t) \times \frac{R_{TOP}}{R_{BOTTOM}} \times \left(1 - e^{-\frac{t}{\tau_{FF}}}\right) \quad (18)$$

$$t_{CO} = C_{NR/SS} \times \frac{V_{CO}}{I_{FC}} \quad (19)$$

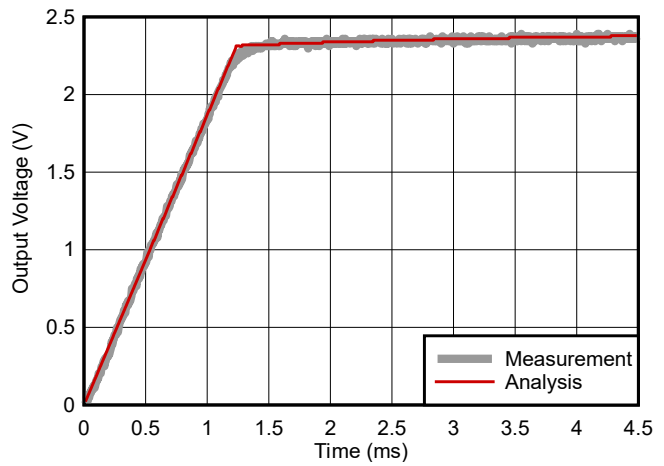
$$V_{CO_FF} = V_{CO} \times \frac{R_{TOP}}{R_{BOTTOM}} \times \left(1 - e^{-t_{CO}/\tau_{FF}}\right) \quad (20)$$

TPS7A84A は、高精度電圧リファレンス、ローパス NR フィルタ、さらに R_{TOP} 両端に外部 C_{FF} コンデンサを使用し、また、定電流高速充電回路を内蔵しています。TPS7A84A のデータシートの図 2-16 にはから、高速充電電流と入力電圧および温度との関係を記載しています。 V_{CO} は、 V_{REF} の 97% です。 $C_{NR/SS}$ コンデンサは定格 50V、実効容量は 9.6nF でほぼ一定です。この測定には EVM を使用しました。



TPS7A84A データシート V_{BIAS} = 0V

図 2-16. 高速充電電流と入力電圧との関係



TPS7A84A EVM V_{OUT} = 2.4V

図 2-17. DC 出力電圧と時間との関係

2.2.3 ケース 5: 高精度電流リファレンス

図 2-2 に示す LDO アーキテクチャでは、V_{REF} は、式 21 または 式 22 と書くことができます。高速充電時間中には、式 5 および 式 7 とともに 式 21 を使用します。切り替えイベント発生後は、式 13、式 15、式 22 および 式 23 を使用します。

t ≤ t_{CO} の場合、式 21 を使用して V_{REF} を計算します。

$$V_{REF} = I_{FC} \times R_{NR/SS} \tag{21}$$

t > t_{CO} の場合、式 22 を使用して V_{REF} を計算します。

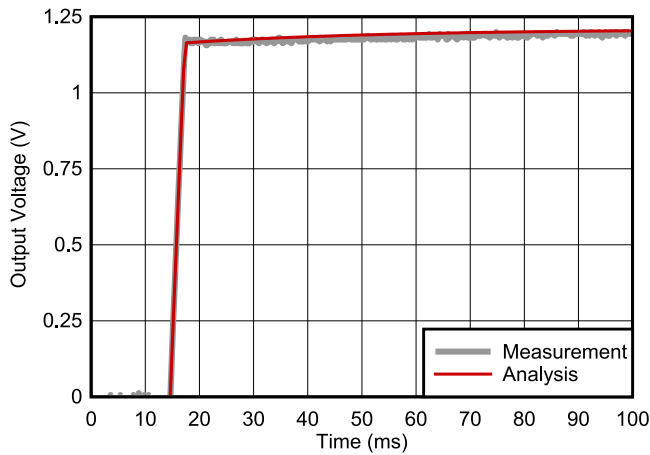
$$V_{REF} = I_{NR/SS} \times R_{NR/SS} \tag{22}$$

$$t_{CO} = -\tau_{NR/SS} \times \ln\left(1 - \frac{V_{CO}}{I_{FC} \times R_{NR/SS}}\right) \tag{23}$$

図 2-18 は、TPS7A96 (および低電流バージョンである TPS7A94) の立ち上がり時間を示しています。ここでは、NR/SS ピンとともに高精度電流リファレンスを使用しています。起動時に LDO は、高速充電回路を使用して V_{OUT} を急速にオンにします。TPS7A94 および TPS7A96 は、FB_PG ピンおよび外部分圧抵抗回路を使用して V_{CO} をプログラムできる独自の機能を備えています。EVM を使用したこのテストでは、外部 FB_PG 抵抗を使って V_{CO} をプログラムして、97% × V_{OUT} = 1.164V に設定しています。これらの LDO レギュレータはユニティゲインフィードバックで動作するため、V_{TOP} = 0V となります。

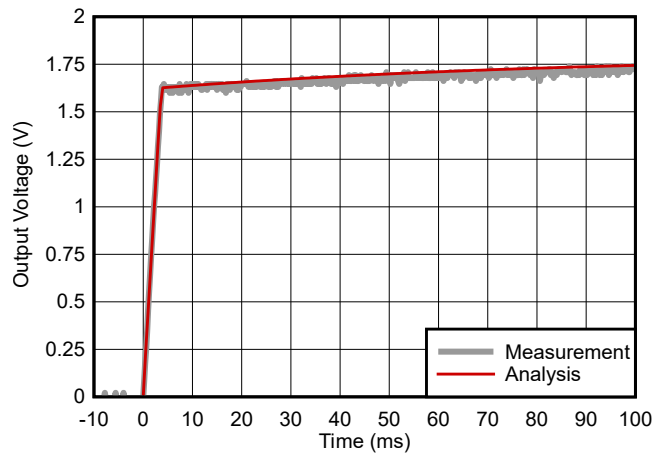
図 2-19 は、TPS7H1111 の立ち上がり時間を示しています。これは TPS7A94 および TPS7A96 と類似していますが、TPS7H1111 は、宇宙環境の電源デバイス向けに最適化されています。EVM を使用したこのテストでは、外部 FB_PG 抵抗を使って V_{CO} をプログラムして、V_{OUT} = 1.626V に設定しています。これらの LDO レギュレータはユニティゲインフィードバックで動作するため、V_{TOP} = 0V となります。

図 2-20 に、TPS7A57 EVM を使ったテストを示します。V_{CO} は、内部で 97% × V_{OUT} = 1.164V に設定されています。これらの LDO レギュレータはユニティゲインフィードバックで動作するため、V_{TOP} = 0V となります。



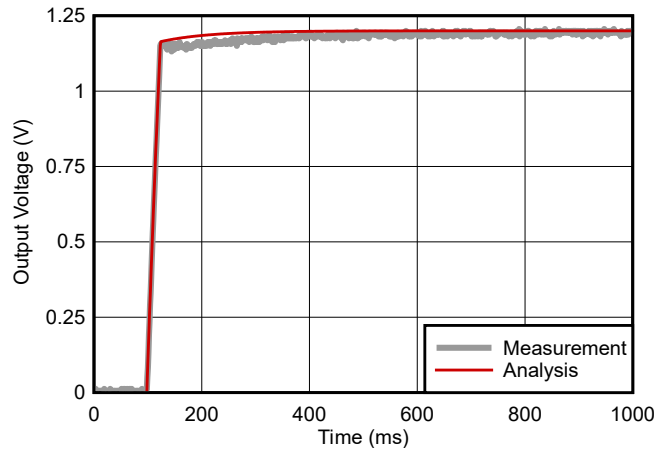
$R_{NR/SS} = 8.06k\Omega$ $V_{OUT} = 1.2V$
 $I_{FC} = 2.1mA$ $I_{NR/SS} = 150\mu A$
 $C_{NR/SS} = 4.7\mu F$ TPS7A96 EVM

図 2-18. TPS7A96 立ち上がり時間



$R_{NR/SS} = 18k\Omega$ $I_{FC} = 2.1mA$
 $I_{NR/SS} = 100\mu A$ $V_{OUT} = 1.8V$
 $C_{NR/SS} = 4.7\mu F$ TPS7H1111 EVM

図 2-19. TPS7H1111 立ち上がり時間



$R_{NR/SS} = 24k\Omega$ $I_{FC} = 200\mu A$
 $I_{NR/SS} = 50\mu A$ $V_{OUT} = 1.2V$
 $C_{NR/SS} = 3.8\mu F$ TPS7A57

図 2-20. TPS7A57 立ち上がり時間

2.2.4 ケース 6: ソフトスタートのタイミング制御

一部の LDO レギュレータは、ソフトスタート (SS) ピンを使用しています。これは、すでに説明した、ノイズ低減とソフトスタートの組み合わせ (NR/SS) ピンとは異なるものです。SS ピンを備えたデバイスとしては、TPS7A74、TPS74401、TPS748A があります。SS ピンで V_{OUT} の立ち上がり時間をプログラムしますが、NR/SS ピンとは違って、SS ピンはデバイスのノイズを低減しません。ソフトスタートピンを使用し、 C_{FF} が実装されていないと仮定すると、外付けのソフトスタートコンデンサの電圧ランプに追従することで、出力は直線的に上昇します。これは、電圧が内部リファレンスを超えるまで続きます。セクション 2.1.3 に示すのと同じ解析と式を使用しますが、これらの LDO レギュレータでは $V_{CO} = V_{REF}$ である点が異なります。

最新の LDO レギュレータは、定常状態時に非常に優れた精度を実現するようにトリミングされています。しかし、ソフトスタートピンを備えたデバイスは現在、ターンオン時にはトリムされておらず、無視できない V_{OS} がターンオン動作に影響を及ぼす可能性があります。この動作では、当初の想定よりもわずかに高速なターンオン時間 (正の V_{OS}) に加えて、最初のターンオン時の出力電圧に小さいステップがあります。

$t > t_{CO}$ の後は、 $t = t_{CO}$ および $V_{FB}(t) = V_{REF}$ の設定で、式 25 を使用して V_{CO_FF} を計算します。

$t \leq t_{CO}$ の場合、式 24 および 式 25 を使用します。

$t > t_{CO}$ の場合、式 15 および 式 19 を使用します。

$$V_{FB}(t) = \left(\frac{I_{FC}}{C_{SS}} \times t \right) + V_{OS} \quad (24)$$

$$V_{TOP}(t) = V_{FB}(t) \times \left(\frac{R_{TOP}}{R_{BOTTOM}} \right) + \left(\frac{I_{FC}}{C_{SS}} \times \frac{R_{TOP}}{R_{BOTTOM}} \times \tau_{FF} \right) \times \left(e^{-t/\tau_{FF}} - 1 \right) \quad (25)$$

TPS7A74 は、SS ピンで高精度の電圧リファレンスを使用します。温度によるソフトスタート電流の変動は、TPS7A74 データシートの図 6-37 に記載されています [12]。図 2-6 に、ターンオン時のオフセット電圧を示します。この解析には、 $V_{CO} = V_{REF}$ および 式 7、式 11～式 14、式 17～式 20 を使用しています。この測定には、EVM を使用し、 C_{SS} のディレイティング値 = 825nF (コンデンサのメーカーによる値) としました。解析と測定の比較については、図 2-8 を参照してください。

3 システムの注意事項

3.1 突入電流の計算

これまでのセクションを使って、LDO レギュレータのターンオン時間を決定します。LDO レギュレータの出力の負荷を使って、式 26 により突入電流を計算します。突入電流は、出力電流、出力電圧の立ち上がり時間、および出力容量の関数です。LDO レギュレータの静止電流によって突入電流は増加しますが、実際にはこれは突入電流全体のごく一部であり、解析では通常無視できます。

$$I_{INRUSH} = I_Q + I_{LOAD} + C_{OUT} \times V_{OUT}(t) \cong I_{LOAD} + C_{OUT} \times V_{OUT}(t) \quad (26)$$

突入電流が増加すると、LDO レギュレータの温度上昇も一時的に増加する場合があります。まれに、突入電流が非常に大きい場合、内部のボンドワイヤが溶断する可能性があります [3]。幸い、大部分のアプリケーションにおいて、最新の LDO レギュレータでは、どちらも大きな懸念にはなりません。ほとんどの LDO レギュレータのターンオン時間は十分に高速であるため、接合部温度は大幅には上昇せず、デバイスはサーマル シャット ダウンモードに移行します。電流制限保護回路は、ほとんどの場合 20 μ s～50 μ s 以内に作動し、異常に大きな突入電流によって内部のボンドワイヤが溶断することを防止します。電流保護回路が作動する前に大きい突入電流が発生した場合は、テキサス・インスツルメンツに E2E 要求を送って、溶断電流を確認することができます。したがって、突入電流に関するほとんどの懸念事項は、実際には体系的に対応可能であり、たとえば、入力電源のブラウンアウト、あるいは、過剰な突入電流による入力容量 C_{IN} の電圧ドロップなどが考えられます。

図 3-1 は、突入電流を測定する 3 つの位置 (A、B、C) を示します。D は、オプションのダンピング回路を表します。

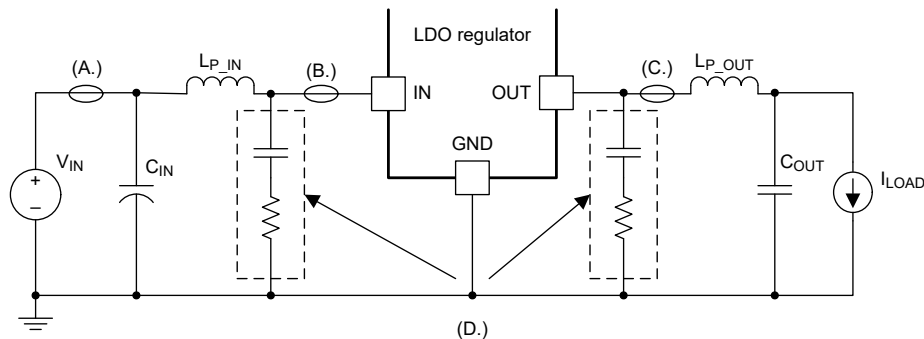


図 3-1. 突入電流のプロブ測定位置

位置 A は一般的な測定ポイントですが、LDO レギュレータに流れる真の突入電流を正確に反映していない可能性があります。入力コンデンサ C_{IN} がデバイスに一部の電流を供給するので、測定点 A では、電流測定におけるピークが小さくなり、電流パルスが長くなります。

LDO レギュレータを流れる突入電流全体をキャプチャすることが目的である場合、位置 **B** が推奨される測定ポイントです。電流プローブ測定に関連するインダクタンス (L_{P_IN}) は、通常、測定に過剰なリングングをもたらします。オプションのダンピング回路を付ければ、このリングングのほとんどを除去し、測定値を大幅に浄化することができます。

位置 **C** は、最も推奨されない突入測定ポイントです。電流ループに関連するインダクタンス (L_{P_OUT}) は、ターンオン測定時に過剰なリングングを発生させて、出力電圧と入力電圧の測定値の両方に影響を及ぼします。ダンピング回路を追加すると測定が改善されますが、インダクタンスにより **VOUT** ピンのターンオン時間が引き続き遅くなっている可能性があります。したがって、ダンピング回路を付けていても、その測定結果は、電流プローブ ループが取り外されたときの真のデバイス性能を反映していないことがあります。

3.2 突入電流解析

ターンオン期間の出力容量と負荷がわかっている場合、上記の式を使用して LDO レギュレータに流れる突入電流を迅速に計算できます。TPS7A20 を使った例を [図 3-3](#) に示します (このデバイスには、ターンオン時間も制御する NR フィルタが内蔵されていることに注意してください)。出力に 2 個の $1\mu\text{F}$ コンデンサが取り付けられており、これらのコンデンサは $1.4\mu\text{F}$ の実効容量となっています。

TPS7A84A を使った例を [図 3-3](#) に示します。TPS7A84A は、高速充電電流源 (並列 NR 抵抗なし) を使用しており、NR フィルタで定常状態動作に切り替えることに注意してください。この分析では $C_{OUT} = 67\mu\text{F}$ を使用し、ピーク電流 (I_{PEAK}) はコンデンサの許容誤差内に十分収まっています。

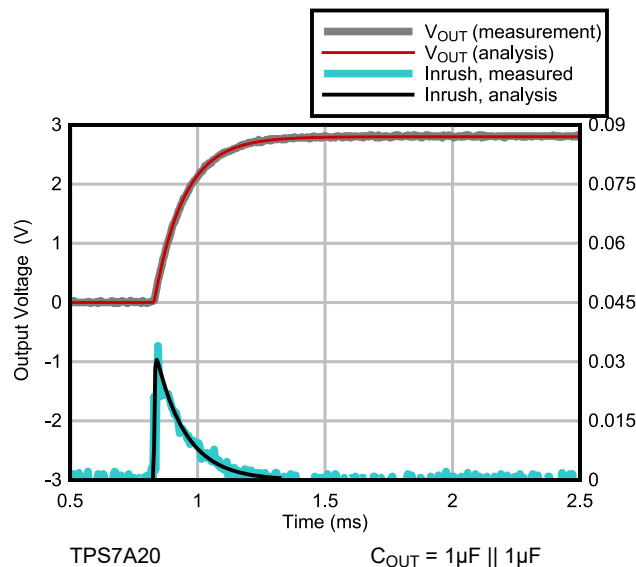


図 3-2. TPS7A20 のターンオンと突入電流解析

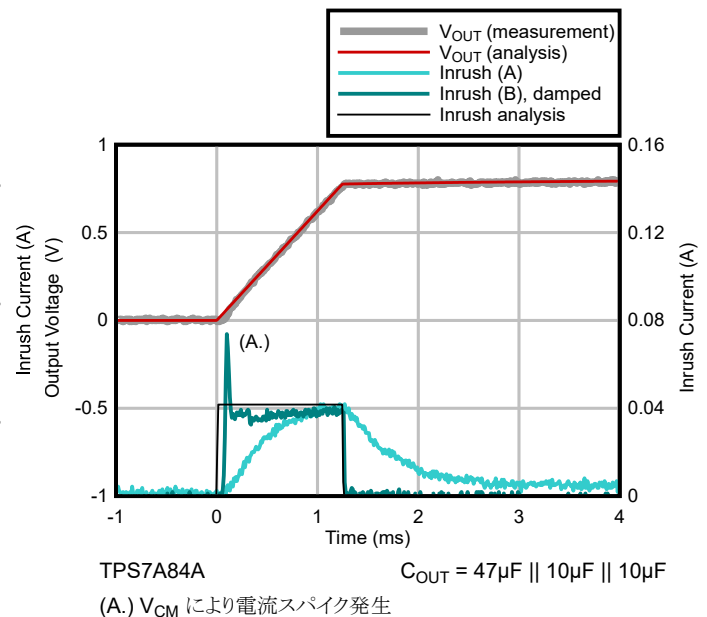


図 3-3. TPS7A84A のターンオンと突入電流解析

3.3 最大スルーレート

一部のアプリケーションでは、LDO レギュレータでターンオン期間中のスルーレートを制限する必要がある [19]、[18]、[5]、この要件を実現するための最も望ましい方法は、 $C_{NR/SS}$ または C_{FF} 容量を調整することです。これらのスルーレート要件は、たとえば、5V 出力の 2V ~ 4V の狭いターンオン範囲、または 0V から定常状態までの電圧範囲全体にわたって強制的に適用されます。一般に、[図 3-4](#) に示すように、出力が指数関数的に上昇するデバイスを使用する場合は、[図 3-3](#) に示すリニア ランプの場合と比べて、これらの要件を満たすのが困難なことがあります。NR フィルタと帰還抵抗がデバイスに内蔵されている固定出力 LDO レギュレータをより低速にするための唯一の選択肢は、出力容量 C_{OUT} を大きくして、電流制限ループの作動がターンオン期間に約 $20\mu\text{s} \sim 50\mu\text{s}$ 入り込むようにすることです。

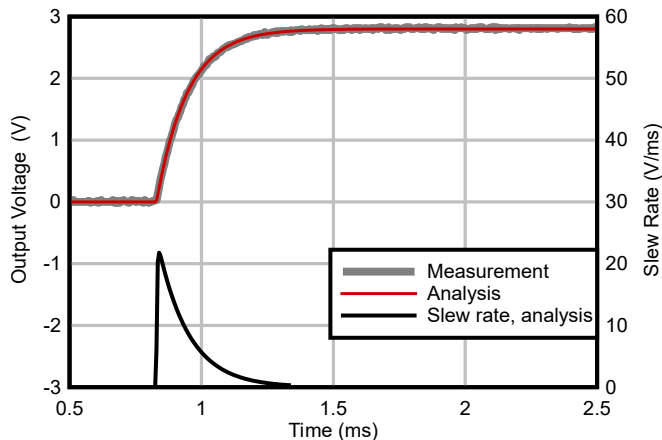


図 3-4. TPS7A20 出力電圧のスルーレート

4 まとめ

表 4-1、表 4-2、表 4-3 は、このホワイト ペーパーで使用されているアーキテクチャ事例の概要を示します。

- これらの事例で使用されるアーキテクチャの種類の特長。
- これらの事例で使用されるデバイスの例。
- これらの事例で使用される期間と式。
- これらの事例で使用される主要なパラメータ。

表 4-1. シンプル なアーキテクチャ事例 (高速充電なし)

ケース	アーキテクチャの特長	デバイスの例	期間	使用する式	主要なパラメータ
事例 1 の基本 NR フィルタ	<ul style="list-style-type: none"> • 高精度電圧リファレンス • C_{FF} なし 	TPS7A20, TPS7A21	単一周期: $t \geq 0$	$V_{FB}(t)$: 式 5 $V_{OUT}(t)$: 式 8 T の計算: 式 10	<ul style="list-style-type: none"> • $T_{NR/SS} = R_{NR}/SS \times C_{NR/SS}$ • R_{TOP}, R_{BOTTOM} • $t_{10\% \sim 90\%}$ を測定
事例 2 ⁽¹⁾ NR + フィードフォワード	<ul style="list-style-type: none"> • 高精度電圧リファレンス • C_{FF} がインストールされました 	TPS7A13, TPS7A14, TPS7A49	単一周期: $t \geq 0$	$V_{FB}(t)$: 式 5 $V_{TOP}(t)$: 式 7 $V_{OUT}(t)$: 式 4	<ul style="list-style-type: none"> • $T_{NR/SS} = R_{NR}/SS \times C_{NR/SS}$ • $T_{FF} = R_{TOP} \times C_{FF}$ • 両方の時定数が重要です

(1) 非常に小さいまたは未実装のフィードフォワード容量 (C_{FF}) を使用する場合、これらのデバイスはケース 1 の分析を使って動作します。

表 4-2. 高速 充電 付き 電圧リファレンス

ケース	アーキテクチャの特長	デバイスの例	期間	使用する式	主要なパラメータ
事例 3 並列高速充電	<ul style="list-style-type: none"> • 高精度電圧リファレンス • NR/SS フィルタ • 高速充電: ($R_{NR/SS} \parallel I_{FC}$) • オプションの C_{FF} 	TPS7A91, TPS7A92	周期 1: $t \leq t_{CO}$ 周期 2: $t > t_{CO}$	周期 1: <ul style="list-style-type: none"> • $V_{FB}(t)$: 式 5 • $V_{TOP}(t)$: 式 7 • t_{CO}: 式 11 周期 2: <ul style="list-style-type: none"> • $V_{FB}(t)$: 式 16 • $V_{TOP}(t)$: 式 15 • V_{CO_FF}: 式 7 at $t = t_{CO}$ 	<ul style="list-style-type: none"> • $V_{CO} = 0.95 - 0.97 \times V_{REF}$ • I_{FC} (高速充電電流) • 初期条件として V_{CO_FF} を計算します

表 4-2. 高速充電付き電圧リファレンス (続き)

ケース	アーキテクチャの特長	デバイスの例	期間	使用する式	主要なパラメータ
事例 4 スイッチング高速充電	<ul style="list-style-type: none"> 高精度電圧リファレンス 高速充電時に I_{FC} は $R_{NR/SS}$ を接続解除します C_{FF} が必要です 	TLV702、TLV703、TPS7A52、TPS7A53、TPS7A83A、TPS7A84A、TPS7A85A	周期 1: $t \leq t_{CO}$ 周期 2: $t > t_{CO}$	周期 1: <ul style="list-style-type: none"> $V_{FB}(t)$: 式 17 $V_{TOP}(t)$: 式 18 t_{CO}: 式 19 周期 2: <ul style="list-style-type: none"> $V_{FB}(t)$: 式 13 $V_{TOP}(t)$: 式 15 V_{CO_FF}: 式 20 	<ul style="list-style-type: none"> 高速充電中のリニアランプ $V_{FB}(t) = (I_{FC}/C_{NR/SS}) \times t$ $V_{CO} = 0.97 \times V_{REF}$ 標準値

表 4-3. 代替リファレンスアーキテクチャ

ケース	アーキテクチャの特長	デバイスの例	期間	使用する式	主要なパラメータ
事例 5 電流リファレンス	<ul style="list-style-type: none"> 高精度電流リファレンス $R_{NR/SS}$ フィルタ 高速充電により I_{REF} が変更される オプションの C_{FF} 	TPS7A57、TPS7A94、TPS7A96、TPS7H1111-SP	周期 1: $t \leq t_{CO}$ 周期 2: $t > t_{CO}$	周期 1: <ul style="list-style-type: none"> V_{REF}: 式 21 $V_{FB}(t)$: 式 5 (V_{REF} に式 21 を使用) $V_{TOP}(t)$: 式 7 t_{CO}: 式 23 周期 2: <ul style="list-style-type: none"> V_{REF}: 式 22 $V_{FB}(t)$: 式 13 $V_{TOP}(t)$: 式 15 	<ul style="list-style-type: none"> $V_{REF} = I_{REF} \times R_{NR/SS}$ 高速充電時の I_{FC} 定常状態での $I_{NR/SS}$ FB_PG によりプログラム可能な V_{CO}
事例 6 ソフトスタートのみ	<ul style="list-style-type: none"> ソフトスタートピン (NR/SS ではない) ノイズ低減なし オプションの C_{FF} V_{OS} は重要である可能性があります 	TPS7A74、TPS74401、TPS748A	周期 1: $t \leq t_{CO}$ 周期 2: $t > t_{CO}$ 注 $V_{CO} = V_{REF}$	周期 1: <ul style="list-style-type: none"> $V_{FB}(t)$: 式 24 $V_{TOP}(t)$: 式 25 t_{CO}: 式 19 ($V_{CO} = V_{REF}$ を設定) 周期 2: <ul style="list-style-type: none"> $V_{FB}(t)$: V_{REF} (一定) $V_{TOP}(t)$: 式 15 V_{CO_FF}: 式 25 at $t = t_{CO}$ 	<ul style="list-style-type: none"> C_{SS} ($C_{NR/SS}$ ではない) V_{OS} オフセット電圧 (セクション 2.1.4.3 を参照) オフセット付きリニアランプ PSRR は改善されません

5 まとめ

このホワイトペーパーでは、NR フィルタ、フィードフォワードコンデンサ、またはその両方を使用して LDO レギュレータのスタートアップ分析を定義する、今までに見ないフレームワークを説明しています。このフレームワークには、高速充電回路が及ぼす影響が含まれており、LDO レギュレータの内部高精度リファレンスのいずれのタイプにも対処できます (電圧リファレンスおよび電流リファレンス)。このホワイトペーパーは、最新の LDO レギュレータの理想的ではない特性と、それらが LDO の起動時間にどのような影響を及ぼすかについて説明しています。設計者はこのフレームワークを使用して、ターンオンランプ時間および LDO 突入電流を計算できます。また、ターンオン時間中の出力電圧のスルーレートを評価して、LDO のスタートアップ動作がシステム要件を満たしていることを確認できます。

6 参考資料

1. Lathi, B.P. (2000 年)。Signal Processing and Linear Systems.オックスフォード大学出版局。ISBN 978-0195219173。
2. Liu, Jason (2016 年)。『電圧トラッキング LDO 用の各種アプリケーション』、アプリケーション レポート。テキサス インストルメンツ。
3. G.T.Nöbauer, H.Moser (2000 年)。『ボンディング ワイヤの温度評価および許容電流の計算に関する解析的アプローチ』、IEEE Transactions on Advanced Packaging。IEEE Transactions on Advanced Packaging, 23(3), 426–435。
4. I Novak, K.B.Williams, J.R.Miller, G.Blando, N.Shannon (2011 年)。『DC および AC バイアスのコンデンサ依存性および温度依存性』。DesignCon East 2011。
5. テキサス・インストルメンツ (2025 年)。『AM64x Sitara™ プロセッサ』、データシート。
6. テキサス・インストルメンツ (2025 年)。『TPS74401 3.0A、Ultra-LDO、プログラム可能なソフトスタート機能付き』、データシート。
7. テキサス・インストルメンツ (2025 年)。『TPS748A 1.5A、プログラマブル ソフトスタート機能付き、低ドロップアウトリニアレギュレータ』、データシート。
8. テキサス・インストルメンツ (2024 年)。『TPS7A20 300mA、超低ノイズ、低 I_Q、高 PSRR LDO』、データシート。
9. テキサス・インストルメンツ (2023 年)。『TPS7A96 2A、超低ノイズ、超高 PSRR、RF 電圧レギュレータ』、データシート。
10. テキサス・インストルメンツ (2023 年)。『TPS7H1111-SP および TPS7H1111-SEP 1.5A、超低ノイズ、高 PSRR の耐放射線低ドロップアウト (LDO) リニアレギュレータ』、データシート。
11. テキサス・インストルメンツ (2022 年)。『TPS7A57 5A、低 V_{IN} (0.7V)、低ノイズ (2.1μV_{RMS})、高精度 (1%)、超低ドロップアウト (LDO) 電圧レギュレータ』、データシート。
12. テキサス・インストルメンツ (2022 年)。『TPS7A74 1.5A、プログラマブル ソフトスタート機能付き、低ドロップアウトリニアレギュレータ』、データシート。
13. テキサス・インストルメンツ (2020 年)。『TPS7A84A 3A、高精度 (0.75%)、低ノイズ (4.4μV_{RMS}) LDO レギュレータ』、データシート。
14. テキサス・インストルメンツ (2016 年)。『TPS7A91 1A、高精度、低ノイズ LDO 電圧レギュレータ』、データシート。
15. テキサス インストルメンツ (2016 年)。『TPS7B4250-Q1 トラッキング許容誤差 5mV、50mA 40V 電圧トラッキング LDO』、データシート。
16. テキサス・インストルメンツ (2015 年)。『TPS7A49 36V、150mA、超低ノイズ、正のリニアレギュレータ』、データシート。
17. R.E.Thomas, A. J.Rosa, G. J.Toussaint (2012)。『線形回路の解析と設計』(第 7 版)。John Wiley & Sons。ISBN 978-1118065587。
18. テキサス・インストルメンツ E2E™ フォーラム。
19. Traynham, Paul (2013 年)。『最小 V_{dd} ランプレート制限の克服』、アプリケーション ノート。ルネサス。
20. Zhang, Penn, Jason Song (2020 年)。『LDO 起動時のオーバーシュートの防止』、アプリケーション ノート。テキサス インストルメンツ。
21. Stephen Ziel (2024 年)。『リニアレギュレータ向けの高度なアプリケーションへのヒントとコツ』。テキサス・インストルメンツ パワー サプライ デザイン セミナー SEM2600。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月