

## Analog Engineer's Circuit

## MSP430™ スマート アナログ コンボを使用した、単一電源のひずみゲージブリッジアンプ回路



Matthew Calvo

## 設計目標

入力 $V_{IDiff} (V_{I2} - V_{I1})$		出力		電源		
$V_{IDiff\_Min}$	$V_{IDiff\_Max}$	$V_{oMin}$	$V_{oMax}$	$V_{cc}$	$V_{ee}$	$V_{ref}$
-2.22 mV	2.27 mV	0.1 V	3.2 V	3.3 V	0 V	1.65 V

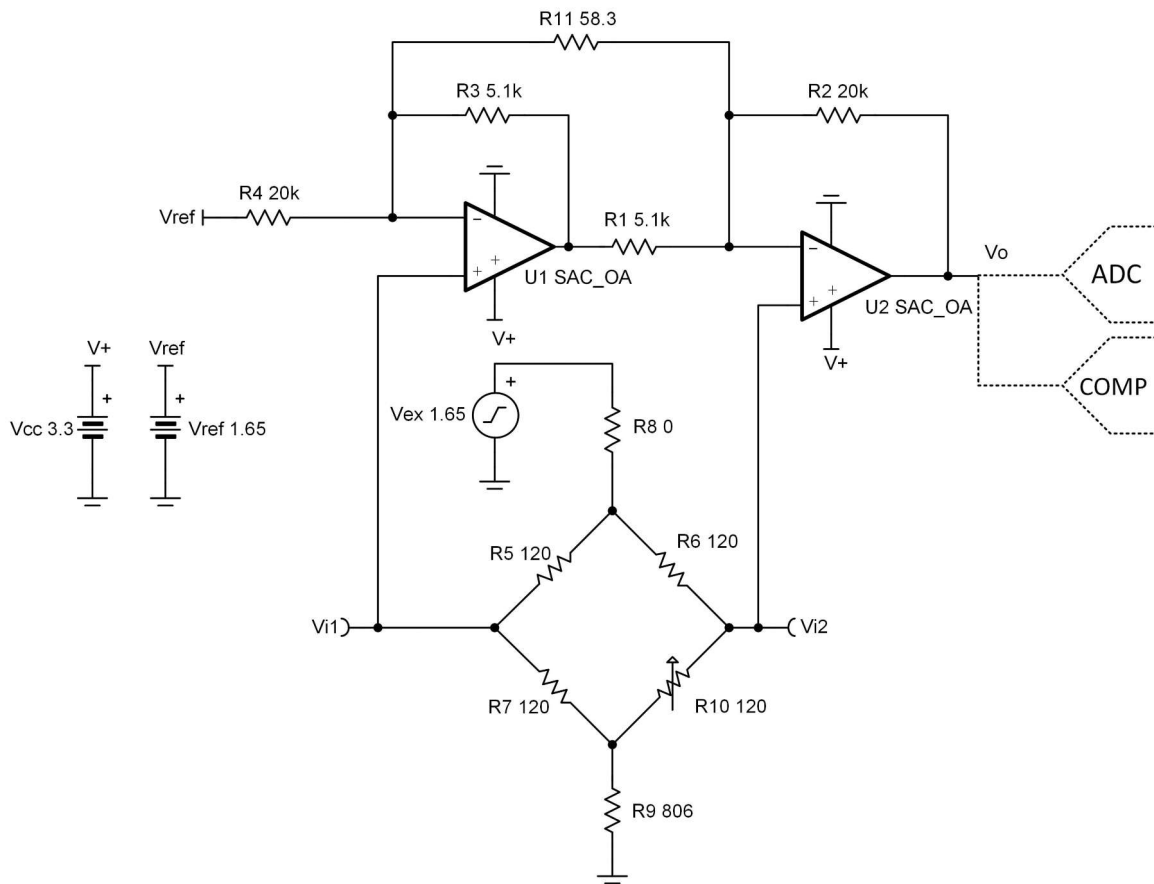
  

ひずみゲージの抵抗値の変化 ( $R_{10}$ )	$V_{cm}$	ゲイン
115Ω~125Ω	1.34 V	690 V/V

## 設計の説明

一部の MSP430™ マイコン (MCU) は、オペアンプ、DAC、プログラマブル ゲイン段など、構成可能な統合型信号チェーン要素を内蔵しています。これらの要素は、スマートアナログコンボ (SAC) というペリフェラルを形成しています。さまざまな種類の SAC の詳細や、構成可能アナログシグナルチェーン機能を活用する方法については、『MSP430 マイコンのスマートアナログコンボトレーニング』をご覧ください。設計を開始するには、ひずみゲージブリッジアンプ回路の設計ファイルをダウンロードしてください。

ひずみゲージは、加えられた力に応じて抵抗値が変化するセンサです。抵抗値の変化は、加えられた力によってセンサに発生するひずみに正比例します。この圧力センシング回路は、ブリッジ構成の内部に配置した 1 個の歪みゲージを使用して、抵抗値の変動を測定します。このデザインは、MSP430FR2355 に内蔵されている 4 個のオペアンプブロック (SAC) をすべて活用します。2 個の SAC\_L3 ペリフェラルは汎用モードに構成済みであり、1 個の歪みゲージの抵抗値が変動したときに生成される差動信号を増幅します。他の 2 個は DAC モードに構成済みであり、基準電圧 ( $V_{ref}$ ) と励起電圧 ( $V_{ex}$ ) を供給します。 $R_{10}$  を変化させることにより、ホイートストーンブリッジの出力に発生した小さな差動電圧が 2 SAC オペアンプ構成の計測アンプに入力されます。計測アンプの線形性は、MSP430 SAC オペアンプの入力同相範囲と出力スイング範囲を土台としており、この資料の末尾にある仕様チャートに記載済みです。2 段目のオペアンプの出力を、オンボード ADC を使用して直接サンプリングすること、またはオンボードコンパレータを使用して監視したうえでマイコン内部でさらに処理を進めることもできます。



## デザイン ノート

- ブリッジのオフセット電圧の発生を避けるため、ホイートストーンブリッジの抵抗  $R_5$ 、 $R_6$ 、 $R_7$  は互いに等しく、ひずみゲージの公称抵抗値と一致している必要があります。
- ブリッジ抵抗によるオフセットゲイン誤差を最小化するため、公差の小さい抵抗を使用する必要があります。
- $V_{ex}$  は、ブリッジの励起電圧と同相電圧  $V_{cm}$  を設定します。
- $V_{ref}$  は MSP430 SAC ベースの計測アンプの出力電圧を電源電圧の  $1/2$  にバイアスし、正および負方向の差動測定を可能にします。
- $R_{11}$  は、計測アンプ回路のゲインを設定します。
- $R_8$  および  $R_9$  は、計測アンプの同相電圧を設定し、ブリッジを流れる電流を制限します。この電流は、ブリッジにより生成される差動信号を決定します。ただし、ブリッジ抵抗とひずみゲージの自己発熱効果に起因して、ブリッジに流せる電流には限界があります。
- $V_{ref}$  ゲインを  $1V/V$  に設定し、計測アンプの DC CMRR を高く維持するため、 $R_1 = R_3$  かつ  $R_2 = R_4$  とし、 $R_2/R_1$  比と  $R_4/R_3$  比が一致するようにします。
- 値の大きい抵抗を使用すると、回路の位相マージンが劣化し、回路に追加のノイズが発生することがあります。
- MSP430FR2311 を使用した修正バージョンを実装する場合、計測アンプは、1 つの SAC\_L1 オペアンプと 1 つのトランスインピーダンスアンプ (TIA) オペアンプで構成する必要があります。励起電圧  $V_{ex}$  とリファレンス電圧  $V_{ref}$  は、外部から供給する必要があります (分圧器など)。
- [ひずみゲージブリッジアンプ回路の設計ファイル](#)には、SAC ペリフェラルを適切に初期化する方法を示すサンプルコードが付属しています。

## 設計手順

- $R_5$ 、 $R_6$ 、 $R_7$  を、ひずみゲージの公称抵抗値と一致するよう選択します。

$$R_{gauge} = R_5 = R_6 = R_7 = 120\Omega$$

2. 計測アンプの同相電圧が 1.34V になるよう、 $R_9$  を選択します。

$$V_{cm} = \frac{\frac{R_{bridge}}{2} + R_9}{R_{bridge} + R_8 + R_9} \times V_{ex}$$

ここで

$$R_{bridge} = \text{total resistance of the bridge}$$

最大電流がブリッジを流れるのを許容するには、次を選択します。

$$R_8 = 0\Omega$$

$$V_{cm} = \frac{\frac{120\Omega \times 4}{2} + R_9}{(120\Omega \times 4) + 0\Omega + R_9} \times 1.65V = 1.34V$$

$$\frac{240 + R_9}{480 + 0\Omega + R_9} = \frac{1.34V}{1.65V} = 0.812$$

$$0.188R_9 = 149.82 \rightarrow R_9 = \frac{149.82}{0.188} = 797.42\Omega \rightarrow R_9 = 806\Omega \text{ (Standard value)}$$

3. 目標の出力電圧スイングを生成するために必要なゲインを計算します。

$$G = \frac{V_{oMax} - V_{oMin}}{V_{iDiff\_Min} - V_{iDiff\_Min}} = \frac{3.2V - 0.1V}{0.00222V - (-0.00227V)} = 690.42 \frac{V}{V}$$

4.  $R_1$ 、 $R_2$ 、 $R_3$ 、 $R_4$  を選択します。 $V_{ref}$  ゲインを 1V/V に設定し、計測アンプの CMRR の劣化を回避するため、 $R_1$  は  $R_3$  と等しく、 $R_2$  は  $R_4$  と等しくする必要があります。Choose

$$R_1 = R_3 = 5.1k\Omega$$

および

$$R_3 = R_4 = 20k\Omega \text{ (Standard value)}$$

5. 必要なゲインを得るための  $R_{11}$  を計算します。

$$G = 1 + \frac{R_4}{R_3} + \frac{2 \times R_2}{R_{11}} = 690.42 \frac{V}{V}$$

$$G = 1 + \frac{20k\Omega}{5.1k\Omega} + \frac{2 \times R_2}{R_{11}} = 690.42 \frac{V}{V} \rightarrow 4.92 + \frac{40k\Omega}{R_{11}} = 690.42 \frac{V}{V} \rightarrow \frac{40k\Omega}{R_{11}} = 685.5 \rightarrow R_{11} = \frac{40k\Omega}{685.5} = 58.35\Omega \rightarrow R_{11} = 58.3\Omega \text{ (Standard Value)}$$

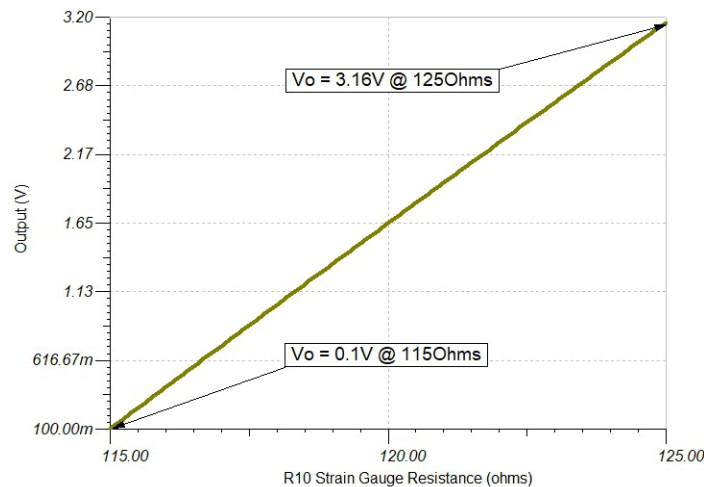
6. ブリッジを流れる電流を計算します。

$$I_{bridge} = \frac{V_{ex}}{R_8 + R_9 + R_{bridge}} = \frac{1.65V}{0\Omega + 806\Omega + 120\Omega \times 4}$$

$$I_{bridge} = \frac{1.65V}{806\Omega + 480\Omega} \rightarrow I_{bridge} = 1.28mA$$

## 設計シミュレーション

### DC シミュレーション結果



### ターゲット アプリケーション

- [圧カトランスミッタ](#)
- [重量計](#)

### 参考資料

1. テキサス・インスツルメンツ、[MSP430 ひずみゲージブリッジアンプ回路](#)、サンプルコードおよび SPICE シミュレーションファイル
2. テキサス・インスツルメンツ、[3.75KB FRAM、オペアンプ、TIA、コンパレータと DAC、10 ビット ADC 搭載、16MHz アナログ統合マイコン](#)、製品ページ
3. テキサス・インスツルメンツ、『[MSP430 マイコンのスマートアナログコンボ](#)』、トレーニングビデオ



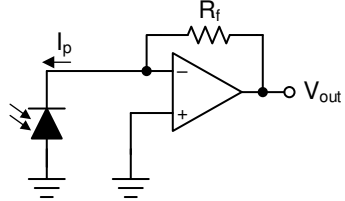
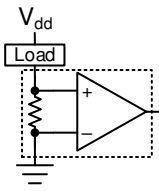
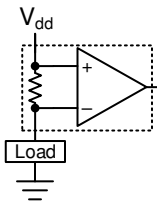
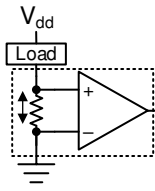

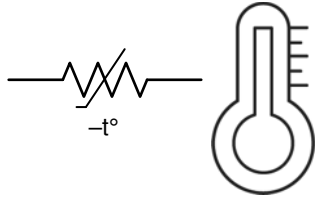
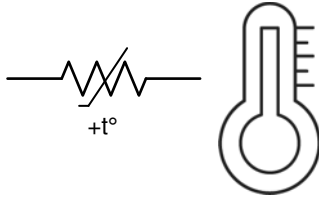
### 設計に使用されているオペアンプ

MSP430FRxx スマートアナログコンボ		
	MSP430FR2311 SAC_L1	MSP430FR2355 SAC_L3
$V_{CC}$	2.0V~3.6V	
$V_{CM}$	-0.1V~ $V_{CC} + 0.1V$	
$V_{out}$	レール ツー レール	
$V_{os}$	±5mV	
AOL	100 dB	
$I_q$	350μA (高速モード)	
	120μA (低消費電力モード)	
$I_b$	50pA	
UGBW	4MHz (高速モード)	2.8MHz (高速モード)
	1.4MHz (低消費電力モード)	1MHz (低消費電力モード)
SR	3V/μs (高速モード)	
	1V/μs (低消費電力モード)	
チャンネル数	1	4
	<a href="#">MSP430FR2311</a>	<a href="#">MSP430FR2355</a>

## 設計の代替オペアンプ

MSP430FR2311 トランスインピーダンス アンプ	
$V_{cc}$	2.0V~3.6V
$V_{CM}$	-0.1V~ $V_{CC}/2V$
$V_{out}$	レール ツー レール
$V_{os}$	±5mV
$A_{OL}$	100 dB
$I_q$	350µA (高速モード)
	120µA (低消費電力モード)
$I_b$	5pA (TSSOP-16、OA 専用ピン入力付き)
	50pA (TSSOP-20 および VQFN-16)
UGBW	5MHz (高速モード)
	1.8MHz (低消費電力モード)
SR	4V/µs (高速モード)
	1V/µs (低消費電力モード)
チャンネル数	1
MSP430FR2311	

## 関連 MSP430 回路

<p>低ノイズ、長距離の PIR センサ コンディショナー回路</p> 	<p>ブリッジアンプ回路</p> 	<p>トランスインピーダンスアンプ回路</p> 
<p>単一電源、ローサイド、単方向電流センシング回路</p> 	<p>ディスクリート差動アンプ回路搭載ハイサイド電流センシング</p> 	<p>ローサイド双方向電流センシング回路</p> 
<p>半波整流回路</p> 	<p>NTC サーミスタ回路搭載温度センシング</p> 	<p>PTC サーミスタ回路搭載温度センシング</p> 

## 商標

MSP430™ is a trademark of Texas Instruments.  
すべての商標は、それぞれの所有者に帰属します。

## 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

---

### Changes from Revision A (March 2020) to Revision B (October 2024) Page

- 文書全体にわたって表、図、相互参照の書式を更新..... 1
- 

---

### Changes from Revision \* (December 2019) to Revision A (March 2020) Page

- 「関連する MSP430 回路」セクションを追加 ..... 1
-

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated