

*Application Note***PDLC ディスプレイ向けの DC/DC 降圧コンバータによる DC/AC 変換**

*Andrew Kutzler, Nassif Abi Jaoude*

**概要**

ポリマー分散液体結晶 (PDLC) は、液晶とポリマー マトリックスを組み合わせた材料です。PDLC は独自の光学特性を持つことで知られており、スマートウインドウ、ディスプレイ、光学デバイスなどのアプリケーションでよく使用されます。液晶は、液体のように流れるものの、固体のように秩序立った構造を持つ物質です。ただし、電界にさらされると PDLC の向きが変わることがあります。電界がない場合、液晶はポリマー マトリックス内でランダムに配向され、光が散乱して PDLC が不透明または曇っているように見えます。PDLC に電界を印加すると、液晶分子は電界の方向に沿って再配向します。この現象により、光散乱が減少し、より多くの光が材料を通過できるようになります。PDLC は透明または透過的に見えます。

**目次**

1はじめに.....	2
2 PDLC 回路の実装.....	5
3まとめ.....	8
4参考資料.....	8

**商標**

すべての商標は、それぞれの所有者に帰属します。

## 1 はじめに

一般的な PDLC アプリケーションでは、50 ~ 60Hzにおいて 15 ~ 100V の AC 電圧が必要ですが、正確な電圧とスイッチング周波数は、材質の厚さと目的のスイッチング速度に大きく依存します。PDLC アプリケーションに電力を供給するには、さまざまな方法があります。最も一般的な方法は、マイクロコントローラ、高電圧 MOSFET ドライバ、外部電力段を使用して、目的の周波数で AC 出力電圧を実現するディスクリートアプローチです。現在の PDLC 電力段回路は大型で、高い BOM コストを発生させています。ここで提示する PDLC デュアル降圧構成を使用すると、より安価な部品を従来のアプリケーション回路の代わりに使用できます。さらに、デュアル降圧構成では、LM6565X5 は、出力コンデンサを追加し、電力段の降圧レギュレータにループ補償を統合することで、外付け部品の数を最小限に抑えるよう設計されています。

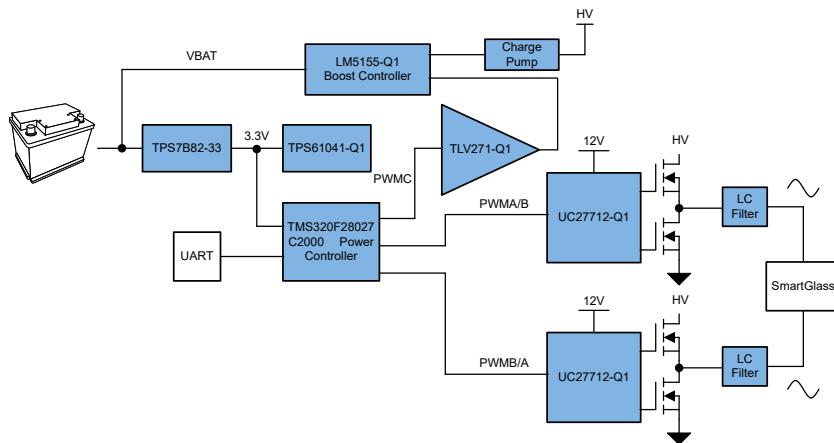


図 1-1. 標準的な PDLC の完全なアプリケーション

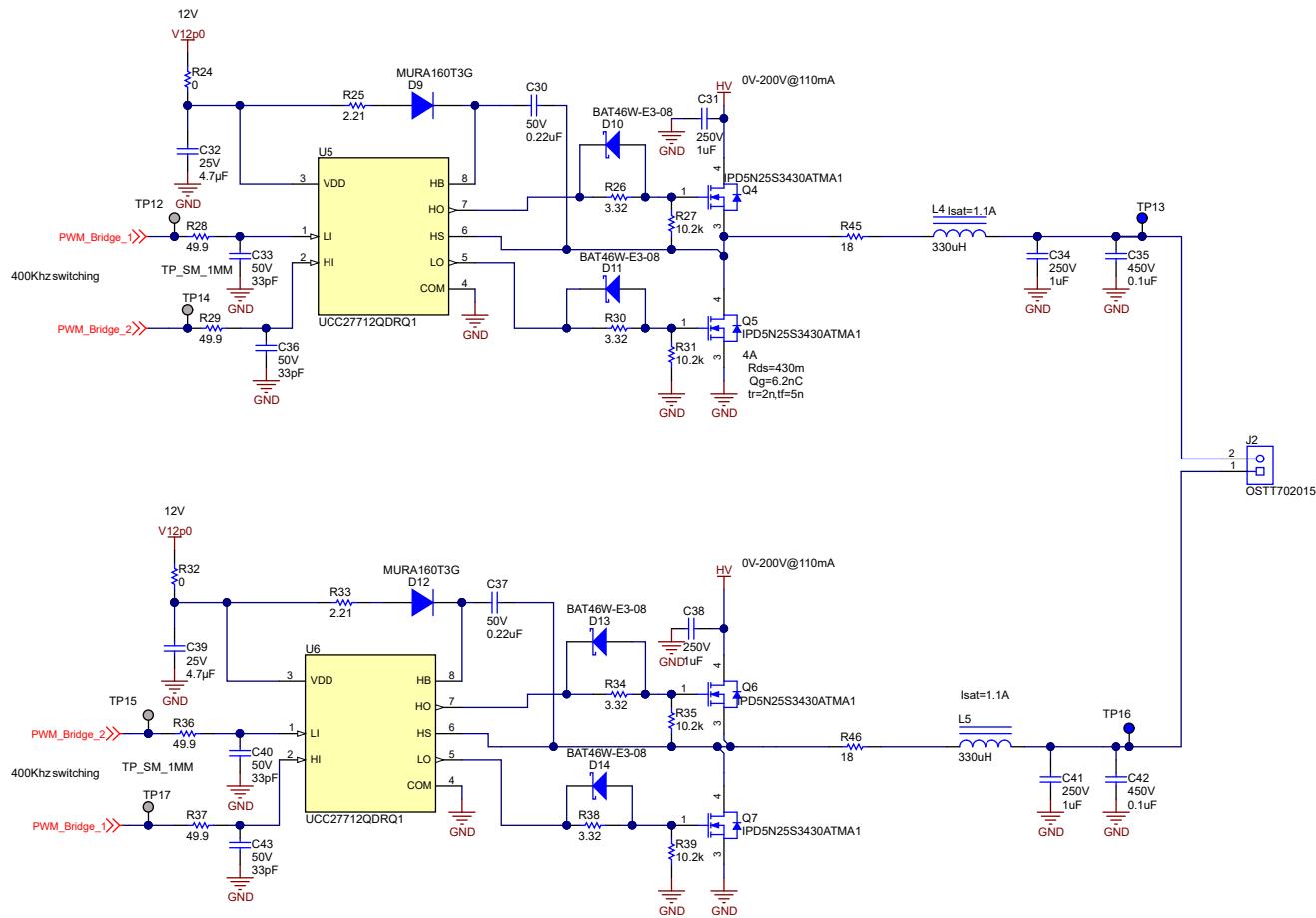


図 1-2. MOSFET ドライバを使用した既存の PDLC 電力段

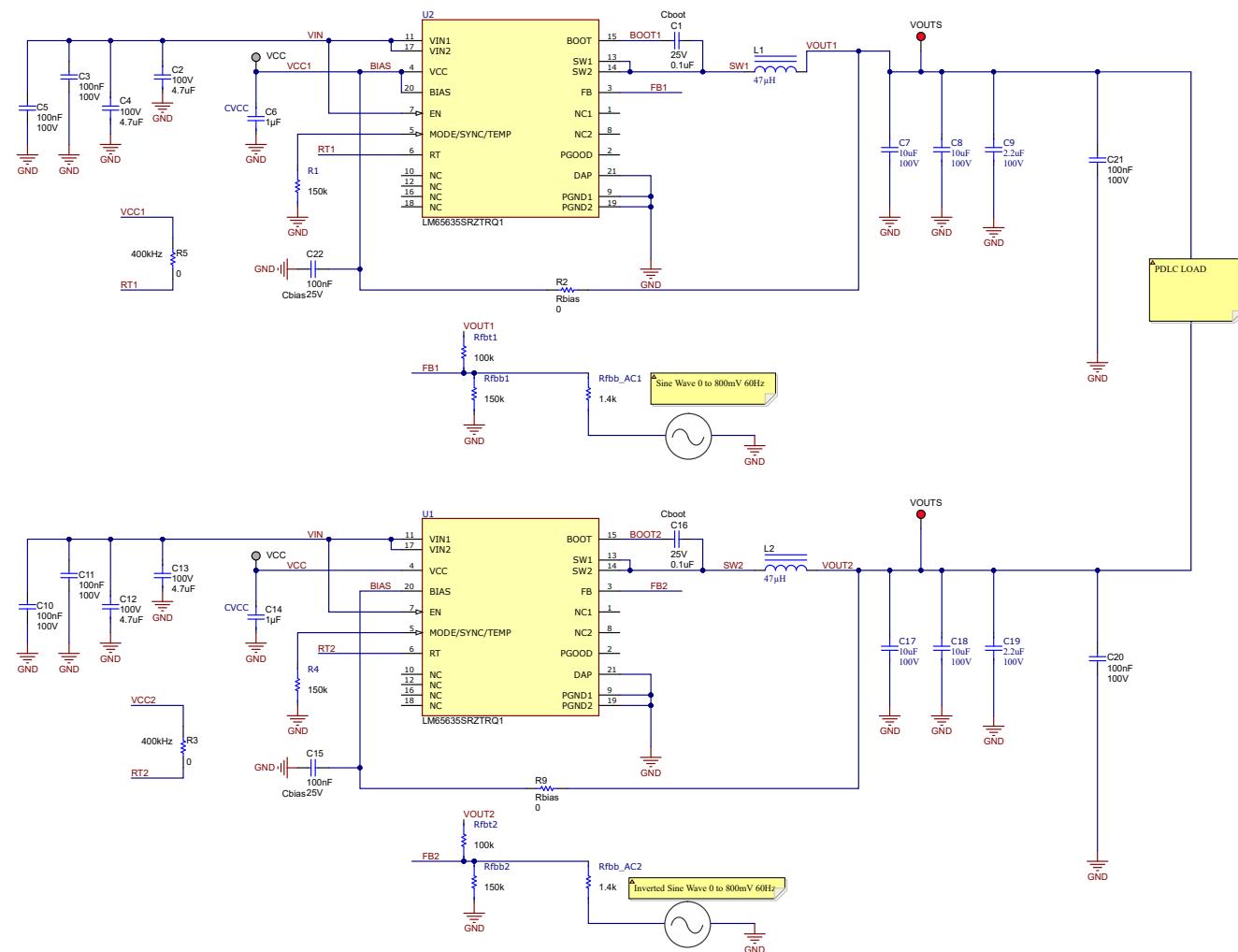


図 1-3. PDLA デュアル降圧電力段回路

## 2 PDLC 回路の実装

このアプリケーションでは、出力電圧は 60Hz で 1.6V ~ 57V の範囲で変化します。LM65625 の主な特性の 1 つは、最小オン時間 35ns (標準値) であり、出力電圧が低いときに高いスイッチング周波数および低デューティサイクルで変換できます。この設計では、400kHz の動作スイッチング周波数として 400kHz を選択した結果、スイッチング周波数をフォールドバックせずに、回路サイズを小型化すると同時に、一定の PWM 制御を維持することができます。400kHz における LM65625 のスイッチングは、このアプリケーションで V<sub>OUT\_PK</sub> および V<sub>OUT\_TROUGH</sub> フェーズで必要とされる高デューティサイクルと低デューティサイクルの両方で効果的に降圧できます。

LM65625 はピーク電流制御方式を使用しています。出力電圧が 1.6V ~ 57V の正弦波であるため、実効 (RMS) 出力電圧は V<sub>OUT\_PK</sub> / Sqrt(2) = 40V となります。出力部品のサイズは、RMS 出力電圧を考慮して決定しました。これにより、AC 出力電圧における低ゲインスイングおよび高ゲインスイングの変動を見越して過剰な設計を行う必要がなくなり、設計の複雑化を回避できます。ただし、コンデンサの電圧定格は AC V<sub>OUT\_PK</sub> に準拠する必要があります。この例では、100V 定格のコンデンサを選択しました。降圧コンバータ 1 と 2 は同一の回路を備えている必要があります。直観的には、このアプリケーションでインダクタのサイズが大きくなる可能性があるため、V<sub>OUT\_PK</sub> の場合、回路の設計で 式 1 に従う必要はありません。代わりに、この電圧が正弦波で発振するため、RMS 電圧を使用できます。このアプリケーションのテストでは、400kHz でスイッチングしている間に 60Hz の正弦波サイクル中に降圧のデューティサイクルが 50% を超える場合でも、低調波発振に問題はありませんでした。高い周波数では、V<sub>OUT\_TROUGH</sub> に必要なデューティサイクルが低い場合、最小オン時間が問題となる可能性があります。これを解決するために、V<sub>PDLC\_pk</sub> と同じ振幅を得るために、V<sub>OUT\_TROUGH</sub> と V<sub>OUT\_pk</sub> を同じ振幅で上昇させることができます。

$$L_{MIN} \geq 0.47 \cdot \frac{V_{OUT\_rms}}{F_{SW}} \quad (1)$$

LM65625 DC/DC コンバータを使用して、PDLC に適した AC 出力電圧を生成する斬新なアプローチが実装されています。2 つの降圧コンバータがブリッジ構成で接続されており、PDLC に電力を供給します。各コンバータの帰還回路には、60Hz の正弦波で 180° の位相差があります。このようにして、ディスプレイ全体に ± 57V ピークの AC 正弦波を生成し、2A で約 40Vrms を供給します。2 個の LM65625 降圧 IC を使用して、80W の PDLC に電力を供給するためのソースおよびシンク要件を生成しました。この例では、ファンクションジェネレータによって生成された正弦波ですが、TMS320F28027 マイコンからのものなど、任意の DAC 正弦波ジェネレータを使用して 60Hz の正弦波を生成できます。

図 2-1 に、LM65625-Q1 を使用した PLDC アプリケーションの概略図を示します。

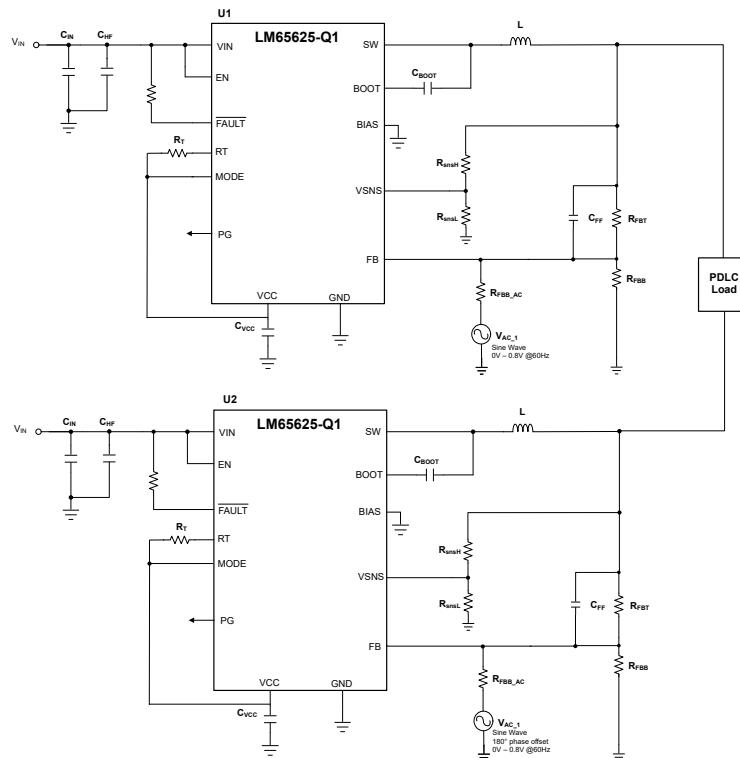


図 2-1. アプリケーション回路図

回路サイズを犠牲にせずに安定性と信頼性の高い設計を実現できる **47 $\mu$ H (XGL6060)** のインダクタを採用しました。  
**C<sub>OUT</sub>** では、**22 $\mu$ F** の実効出力容量が必要でした。以下の式を使用して、2 個の **10 $\mu$ F + 2.2 $\mu$ F MLCC** 出力コンデンサを選択しました。**I** は **0.8A** (全負荷の **30%**) に設定され、該当する場合も **V<sub>OUT</sub>** の RMS 値を使用します。

$$V_R \cong \frac{\Delta I}{8 \cdot F_{SW} \cdot C_{OUT}} \quad (2)$$

$$\Delta I \cong \frac{(V_{IN} - V_{OUT\_rms}) \cdot V_{OUT\_rms}}{V_{IN} \cdot F_{SW} \cdot L} \quad (3)$$

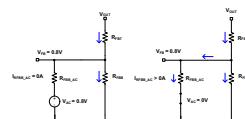


図 2-2. 帰還回路

AC 出力波形は、FB 電圧に印加された AC 電圧から供給されます。図 5 に、電流が帰還分圧システムを流れる仕組みを示し、システムの  $V_{OUT\_TROUGH}$  と  $V_{OUT\_pk}$  を生成します。AC 信号が減少すると、AC 抵抗を流れる電流が増加し、実効  $V_{OUT}$  が減少します。降圧レギュレータは基本的に、より小さい信号を AC 電圧源にするアンプとして機能します。以下に、帰還抵抗回路の値を設定する一連の式を示します。 $V_{PDLC\_pk}$  は、特定のアプリケーション用の仕様で設定されたシステム パラメータです。一般に、 $R_{FBT}$  として選択できる堅牢な値は  $100\text{K}\Omega$  です。LM65625 の  $V_{REF}$  は  $0.8\text{V}$  ですが、この値は降圧コンバータによって異なる場合があります。

$$V_{PDLC\_pk} = V_{OUT\_pk} - V_{OUT\_through} \quad (4)$$

$$R_{FBT} = R_{FBT} \cdot \frac{V_{REF}}{V_{OUT\_through-V_{REF}}} \quad (5)$$

$$R_{EO} = R_{EBB} \parallel R_{FBB} \parallel AC \quad (6)$$

$$R_{EQ} = R_{FBT} \cdot \frac{V_{REF}}{V_{OUT\_pk} - V_{REF}} \quad (7)$$

$$R_{FBB\_AC} = \frac{V_{FBB} \cdot R_{EQ}}{V_{FBB} - R_{EQ}} \quad (8)$$

次に、降圧からの出力電圧とインダクタ電流の出力波形を示します。このデザインは、安定した 60Hz の出力電圧を供給します。SIMPLIS などのシミュレーション ソフトウェアは、迅速な結果を提供し、設計が安定しているかどうかを迅速に確認するのに役立ちます。

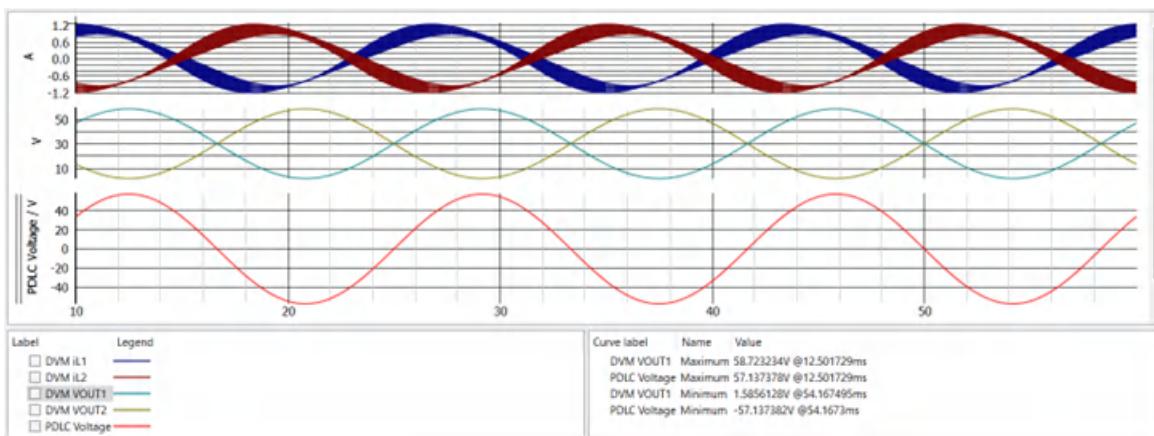


図 2-3. シミュレーション結果

アプリケーション回路も、ラボでの動作について検証しました。このデザインをテストするために、2 個の LM65645EVM と 1 個のファンクション ジェネレータを構成しました。図 2-4 は、このタイプのトポロジで、PLDC に必要な 60Hz 電圧を生成できることを示しています。

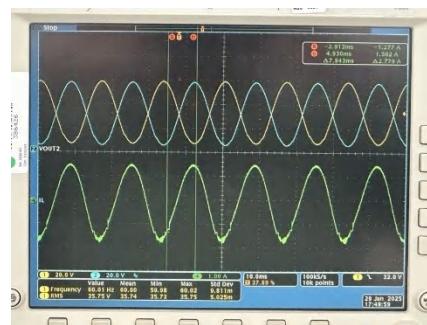


図 2-4. ラボ実験の結果

### 3 まとめ

PDLC デュアル降圧アプリケーション回路の分析と評価に基づいて、次の結論を下すことができます。デュアル降圧アプリケーション回路は、標準的な PDLC アプリケーション回路よりもドライバと MOSFET を内蔵しているため、BOM が低くなります。LM656x5 の最小オン時間は 35ns であり、高い周波数で動作し、与えられた入力電圧における最大 AC 電圧スイングを得るために必要な大きな変換比を実現できます。また、この降圧アプリケーション回路は、部品点数が減るため、電力密度も、FIT レートも高くなります。出力電流を低くする必要がある場合、この種のアプリケーションには LMR604X0 などの小さな電流デバイスを使用できます。

### 4 参考資料

テキサス インストルメンツ、『車載 SPD-SmartGlass™ ドライバのリファレンス デザイン』、設計ガイド。

テキサス インストルメンツ、『電流モード制御理論の理解と適用』アプリケーション ノート。

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025年10月