

TPS40195 4.5V~20V 同期整流降圧型コントローラ、 同期動作およびパワー・グッド機能付き

1 特長

- 動作入力電圧範囲：4.5V~20V
- 出力電圧を最低 0.591V ±0.5% に設定可能
- 180° の双方向逆位同期
- 5V レギュレータ内蔵
- ハイサイドおよびローサイド MOSFET で過電流を検出
- 100kHz~600kHz のスイッチング周波数
- イネーブルとパワー・グッド
- プログラム可能な UVLO とヒステリシス
- 150°Cのサーマル・シャットダウン
- 選択可能なソフト・スタート
- プリバイアス出力対応

2 アプリケーション

- デジタル TV
- エントリ・レベルおよびミッドレンジのサーバー
- ネットワーク機器
- 非絶縁型 DC-DC モジュール

3 概要

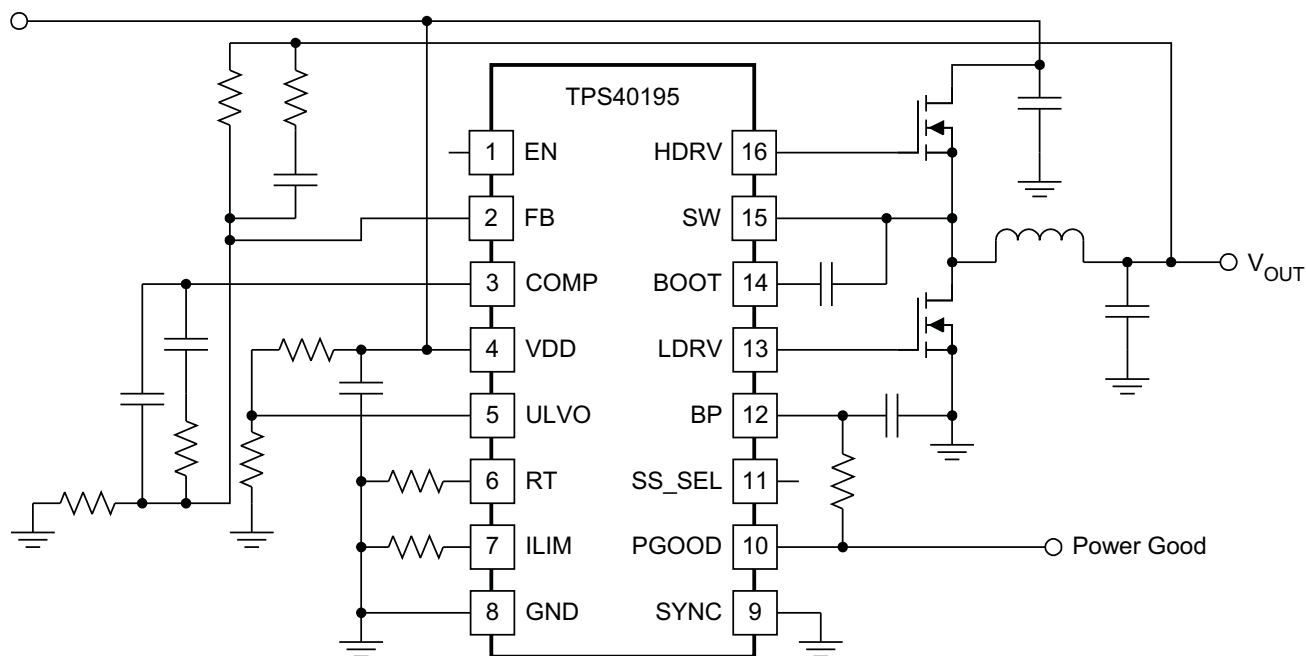
TPS40195 は、公称 4.5V~20V の電源で動作するフレキシブルな同期整流降圧型コントローラです。このコントローラには、スイッチング周波数を 100kHz~600kHz の範囲で調整できる電圧モード制御が実装されています。このデバイスは、選択可能なソフト・スタート時間、プログラム可能な低電圧誤動作防止 (UVLO)、同期機能などの柔軟な機能を備えています。適応型のクロス導通防止機能により、パワー FET の貫通電流を防止しています。過電流検出は、ローサイド MOSFET のオン時の電圧降下を検出し、ユーザー・プログラム可能なスレッシュホールドと比較することで行います。

製品情報⁽¹⁾

型番	パッケージ	本体サイズ(公称)
TPS40195	TSSOP (16)	5.00mm×4.40mm
	VQFN (16)	4.00mm × 3.50mm

(1) 提供されているすべてのパッケージについては、巻末の注文情報を参照してください。

アプリケーション概略図



UDG-06066



目次

1	特長	1	6.2	デバイス・サポート	4
2	アプリケーション	1	6.3	ドキュメントのサポート	4
3	概要	1	6.4	ドキュメントの更新通知を受け取る方法	4
4	改訂履歴	2	6.5	コミュニティ・リソース	4
5	概要 (続き)	3	6.6	商標	5
6	デバイスおよびドキュメントのサポート	4	6.7	静電気放電に関する注意事項	5
	6.1 デバイス・サポート	4	6.8	Glossary	5
			7	メカニカル、パッケージ、および注文情報	5

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Revision E (July 2012) から Revision F に変更	Page
• 編集上の変更のみ、技術的な改訂なし	1
• 「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加	1
• 「注文情報」表を削除	1

Revision D (November 2008) から Revision E に変更	Page
--	------

5 概要（続き）

このスレッショルドは、ILIM から GND に接続した 1 つの外付け抵抗で設定されます。パルス単位の制限(電流暴走抑止のため)は、ハイサイドMOSFETがオンのときに両端の電圧を検出し、電圧降下が固定スレッショルドの550mVを超過したときサイクルを中断することで行われます。コントローラにより出力の短絡が検出された場合、両方のMOSFETがオフになり、タイムアウト期間が終了するまで再起動は試みられません。これにより、持続的フォルトが発生した場合の消費電力を制限します。このデバイスの同期は双方向です。複数のデバイスを、固定周波数 (250kHz または 500kHz) で動作しているマスタ TPS40195 に対して 180° 逆位相で同期させるか、または 100kHz~600kHz の範囲の任意の外部クロック源に同期させることができます。

6 デバイスおよびドキュメントのサポート

6.1 デバイス・サポート

6.1.1 デベロッパー・ネットワークの製品に関する免責事項

デベロッパー・ネットワークの製品またはサービスに関するTIの出版物は、単独またはTIの製品、サービスと一緒に提供される場合に関係なく、デベロッパー・ネットワークの製品またはサービスの適合性に関する是認、デベロッパー・ネットワークの製品またはサービスの是認の表明を意味するものではありません。

6.2 デバイス・サポート

6.2.1 関連製品

以下の部品は特性が TPS40195 と類似で、検討対象となるものです。

表 1. 関連製品

デバイス	概要
TPS40100	ミッドレンジ入力同期整流コントローラ、高度なシーケンシングおよび出力マージン搭載
TPS40075	入力範囲の広い同期整流コントローラ、電圧フィード・フォワード搭載
TPS40190	ピン数の少ない同期整流降圧コントローラ
TPS40192/3	4.5V~18V 入力、少ピン数、同期整流降圧型コントローラ、パワー・グッド機能付き

6.3 ドキュメントのサポート

6.3.1 関連資料

以下の参照資料は、Web の www.power.ti.com で、「技術資料」の下にあります。www.power.ti.com には、多くの設計ツールや、設計ソフトウェアも含む他の参照資料へのリンクがあります。

- 『*Under The Hood Of Low Voltage DC/DC Converters*』、SEM 1500 Topdevice 5、2002 Seminar Series (英語)
- 『*Understanding Buck Power Stages in Switchmode Power Supplies*』、SLVA057、1999 年 3 月 (英語)
- 『*Design and Application Guide for High Speed MOSFET Gate Drive Circuits*』、SEM 1400、2001 Seminar Series (英語)
- 『*Designing Stable Control Loops*』、SEM 1400、2001 Seminar Series (英語)
- PowerPAD™ に関する詳細情報は、アプリケーション・ブリーフ [SLMA002](#) および [SLMA004](#) (英語) に記載しています。
- 『*QFN and SON PCB Attachment*』、テキサス・インスツルメンツ文書番号 [SLUA271](#)、2002 年 6 月 (英語)

6.4 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。右上の「アラートを受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

6.5 コミュニティ・リソース

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

Design Support *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

6.6 商標

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

6.7 静電気放電に関する注意事項



これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時は、MOSゲートに対する静電破壊を防止するために、リード線同士をショートさせておくか、デバイスを導電フォームに入れる必要があります。

6.8 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS40195PW	ACTIVE	TSSOP	PW	16	90	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	40195	Samples
TPS40195PWR	ACTIVE	TSSOP	PW	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	40195	Samples
TPS40195RGYR	ACTIVE	VQFN	RGY	16	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	40195	Samples
TPS40195RGYT	ACTIVE	VQFN	RGY	16	250	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	40195	Samples
TPS40195RGYTG4	ACTIVE	VQFN	RGY	16	250	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	40195	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS40195PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TPS40195RGYR	VQFN	RGY	16	3000	330.0	12.4	3.8	4.3	1.5	8.0	12.0	Q1
TPS40195RGYR	VQFN	RGY	16	3000	330.0	12.4	3.71	4.21	1.11	8.0	12.0	Q1
TPS40195RGYT	VQFN	RGY	16	250	180.0	12.4	3.8	4.3	1.5	8.0	12.0	Q1
TPS40195RGYT	VQFN	RGY	16	250	180.0	12.5	3.71	4.21	1.11	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS40195PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TPS40195RGYR	VQFN	RGY	16	3000	356.0	356.0	35.0
TPS40195RGYR	VQFN	RGY	16	3000	338.0	355.0	50.0
TPS40195RGYT	VQFN	RGY	16	250	210.0	185.0	35.0
TPS40195RGYT	VQFN	RGY	16	250	338.0	355.0	50.0

TUBE


*All dimensions are nominal

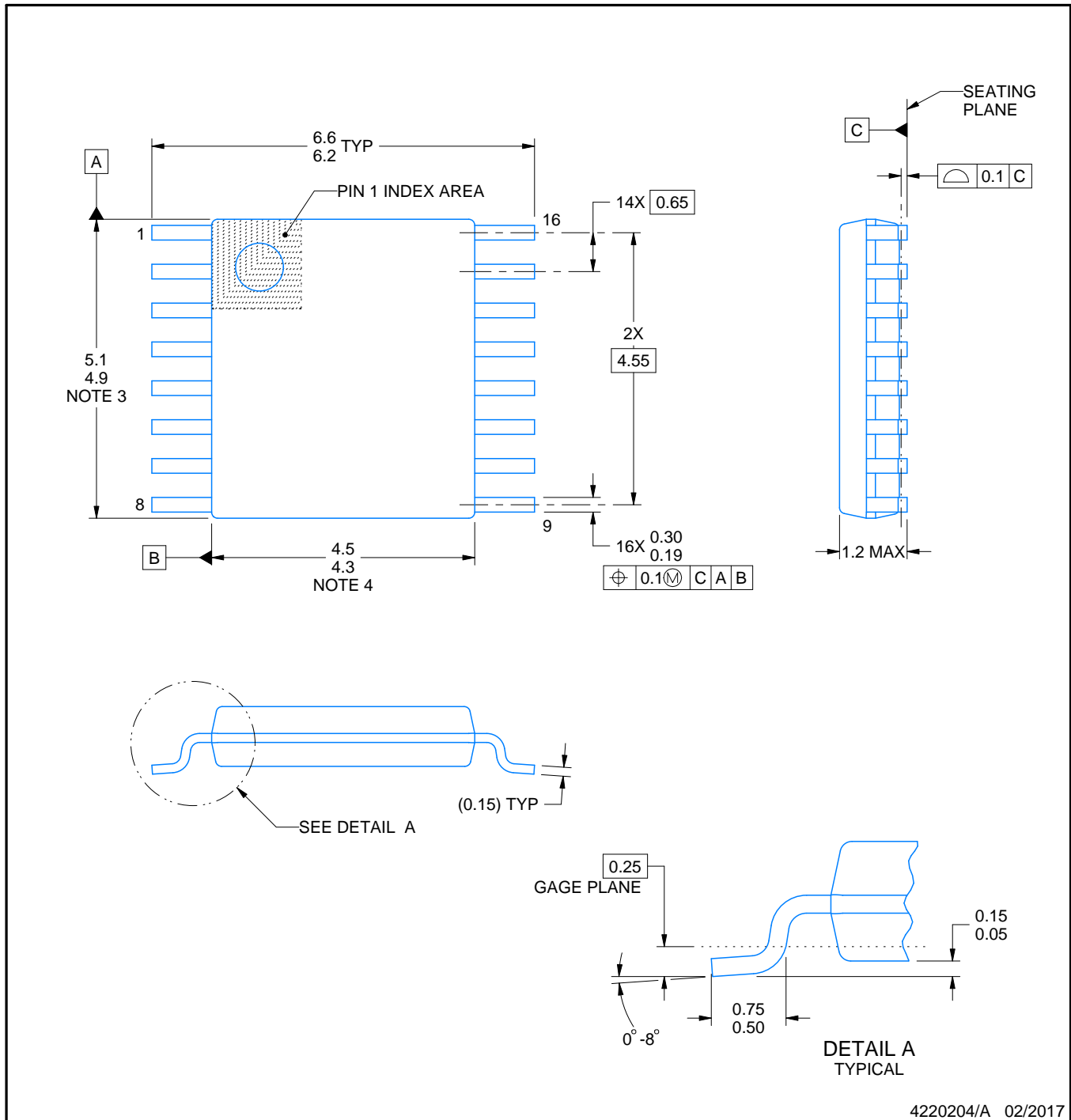
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TPS40195PW	PW	TSSOP	16	90	530	10.2	3600	3.5

PW0016A



PACKAGE OUTLINE
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220204/A 02/2017

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

RGY (R-PVQFN-N16)

PLASTIC QUAD FLATPACK NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. QFN (Quad Flatpack No-Lead) package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - F. Pin 1 identifiers are located on both top and bottom of the package and within the zone indicated. The Pin 1 identifiers are either a molded, marked, or metal feature.
 - G. Package complies to JEDEC MO-241 variation BA.

RGY (R-PVQFN-N16)

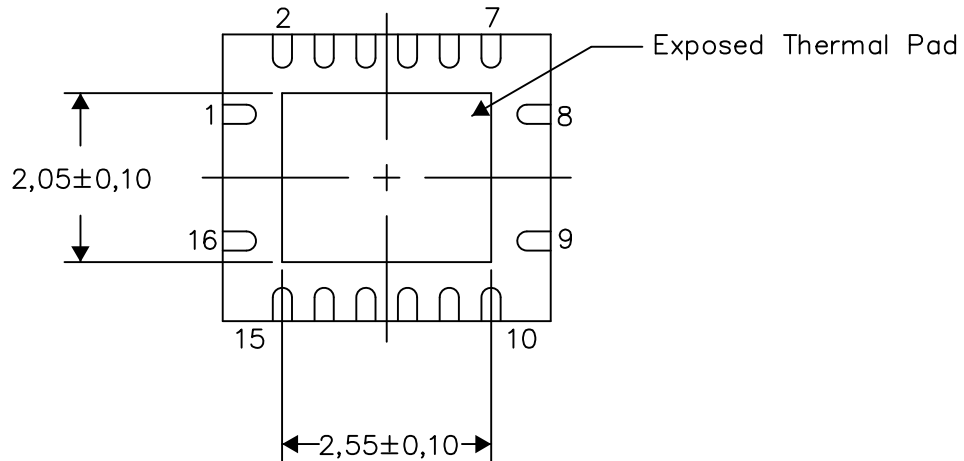
PLASTIC QUAD FLATPACK NO-LEAD

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Bottom View

Exposed Thermal Pad Dimensions

4206353-3/P 03/14

NOTE: All linear dimensions are in millimeters

RGY (R-PVQFN-N16)

PLASTIC QUAD FLATPACK NO-LEAD



4208122-3/P 03/14

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, Quad Flat-Pack QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - F. Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated