

# TLC6983 超低消費電力、48x16、カソード・コモン、マトリックス LED ディスプレイ・ドライバ

## 1 特長

- 独立した  $V_{CC}$  および  $V_{R/G/B}$  電源
  - $V_{CC}$  電圧範囲: 2.5V~5.5V
  - $V_{R/G/B}$  の電圧範囲: 2.5V~5.5V
- 48 個の 0.2mA~20mA 電流源チャネル
  - チャネル間精度:  $\pm 0.5\%$  (標準値)、 $\pm 2\%$  (最大値)、デバイス間精度:  $\pm 0.5\%$  (標準値)、 $\pm 2\%$  (最大値)
  - 低いニー電圧: 0.26V (最大値) ( $I_{OUT} = 5mA$  時)
  - 3 ビット (8 ステップ) のグローバル輝度制御
  - 8 ビット (256 ステップ) の色輝度制御
  - 最大 16 ビット (65536 ステップ) の PWM グレイスケール制御
- $R_{DS(ON)} = 190m\Omega$  の 16 のスキャン・ライン・スイッチ
- 超低消費電力
  - 独立した最小 2.5V の  $V_{CC}$
  - 最小 3.9mA の小さい  $I_{CC}$  ( $GCLK = 50MHz$ )
  - インテリジェント省電力モード
- 1~32 のマルチプレクシングをサポートする内蔵 SRAM
  - 1 つのデバイス: 16 マルチプレクシングにより  $32 \times 16$  の LED または  $16 \times 16$  の RGB ピクセルをサポート
  - 2 つのデバイスのスタック接続: 32 マルチプレクシングにより  $96 \times 32$  の LED または  $32 \times 32$  の RGB ピクセルをサポート
- 高速および低 EMI の連続クロック・シリーズ・インターフェイス (CCSI)
  - わずか 3 本の信号線: SCLK / SIN / SOUT
  - デュアル・エッジ伝送機能を備えた外部 25MHz (最大値) SCLK (内部 50MHz)
  - 40MHz~160MHz の GCLK 範囲をサポートする内部周波数通倍器
- 最適化されたディスプレイ性能

- 上側と下側のゴーストの除去
- 低グレイスケール強調
- LED の開放 / 短絡 / 弱短絡の検出と除去

## 2 アプリケーション

- 狭ピクセル・ピッチ (NPP) LED ディスプレイ
- 小型および超小型 LED 製品

## 3 概要

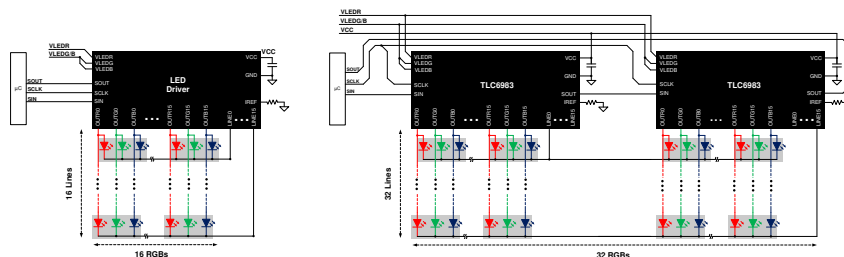
狭ピクセル・ピッチの LED ディスプレイまたは小型および超小型 LED 製品ではピクセル密度が増大するため、LED ドライバが以下の重要な課題に対応することが急務です。これらの課題には、厳しい基板面積の制限を満たす超高集積化、システム・レベルの消費電力を最小化するための超低消費電力化、EMI への影響を抑えながら高データ・リフレッシュ・レートを可能にする新しいインターフェイスの採用、高画質に対する高まる要求に対応する表示性能の向上が含まれます。

TLC6983 は、48 個の定電流源と 16 個のスキャン FET を備えた高集積の共通カソード・マトリックス LED ディスプレイ・ドライバです。1 つの TLC6983 で  $16 \times 16$  の RGB LED ピクセルを駆動でき、2 つの TLC6983s を接続することで  $32 \times 32$  の RGB LED ピクセルを駆動できます。低消費電力を実現するため、共通カソード構造によって、赤、緑、青の LED に独立した電源をサポートしています。さらに、非常に低い動作電圧範囲 (最小 2.5V の  $V_{CC}$ ) と非常に低い動作電流 (最小 3.9mA の  $I_{CC}$ ) により、TLC6983 の動作電力は大幅に低減されています。

### デバイス情報

部品番号	パッケージ <sup>(1)</sup>	本体サイズ (公称)
TLC6983	VQFN (76)	9mm × 9mm
	BGA (96)	6mm × 6mm

(1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。



### 1 デバイスまたは 2 デバイス・スタック接続の TLC6983



## Table of Contents

<b>1 特長</b> .....	<b>1</b>	6.1 Receiving Notification of Documentation Updates.....	<b>3</b>
<b>2 アプリケーション</b> .....	<b>1</b>	6.2 サポート・リソース.....	<b>3</b>
<b>3 概要</b> .....	<b>1</b>	6.3 Trademarks.....	<b>3</b>
<b>4 Revision History</b> .....	<b>2</b>	6.4 Electrostatic Discharge Caution.....	<b>3</b>
<b>5 Description (continued)</b> .....	<b>2</b>	6.5 Glossary.....	<b>3</b>
<b>6 Device and Documentation Support</b> .....	<b>3</b>	<b>7 Mechanical, Packaging, and Orderable Information</b> ....	<b>4</b>

## 4 Revision History

DATE	REVISION	NOTES
December 2020	*	Initial release.

## 5 Description (continued)

The TLC6983 implements a high speed dual-edge transmission interface to support high device count daisy-chained and high refresh rate while minimizing electrical-magnetic interference (EMI). The device supports up to 25-MHz SCLK (external) and up to 160-MHz GCLK (internal). Meanwhile, the device integrates enhanced circuits and intelligent algorithms to solve the various display challenges in Narrow Pixel Pitch (NPP) LED display applications and Mini / Micro-LED products: Dim at the first scan line, Upper and downside ghosting, Non-uniformity in low grayscale, Coupling, and Caterpillar caused by open or short LEDs, which make the TLC6983 a perfect choice in such applications.

The TLC6983 also implements LED open/weak short/short detections and removals during operations and can also report this information to the accompanying digital processor.

## 6 Device and Documentation Support

### 6.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on [ti.com](https://www.ti.com). Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

### 6.2 サポート・リソース

[TI E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

### 6.3 Trademarks

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 6.4 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

### 6.5 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

## 7 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TLC6983RRFR	ACTIVE	VQFN	RRF	76	2000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	TLC6983	<a href="#">Samples</a>
TLC6983ZXLR	ACTIVE	NFBGA	ZXL	96	2500	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	TLC6983	<a href="#">Samples</a>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

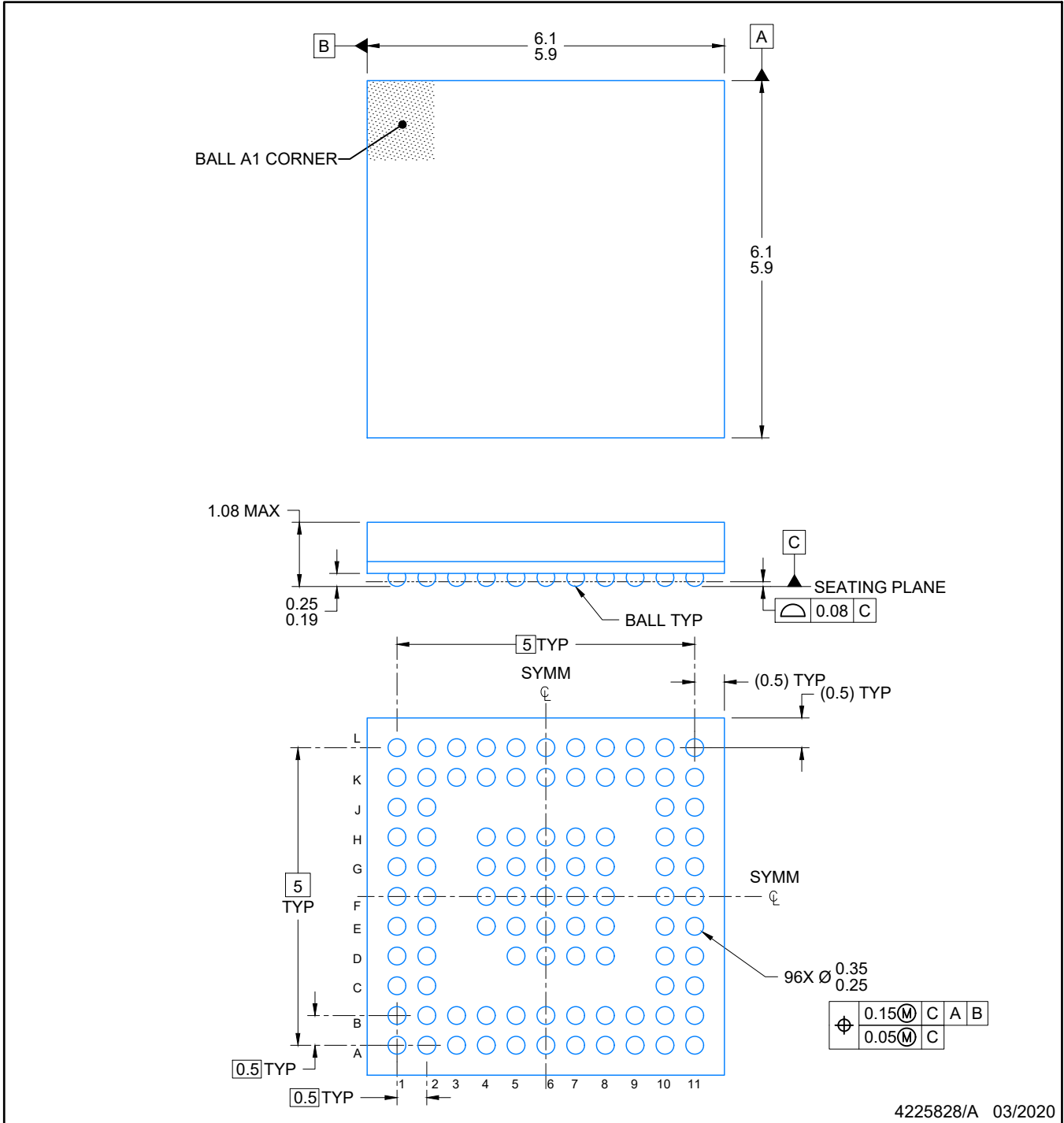
(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



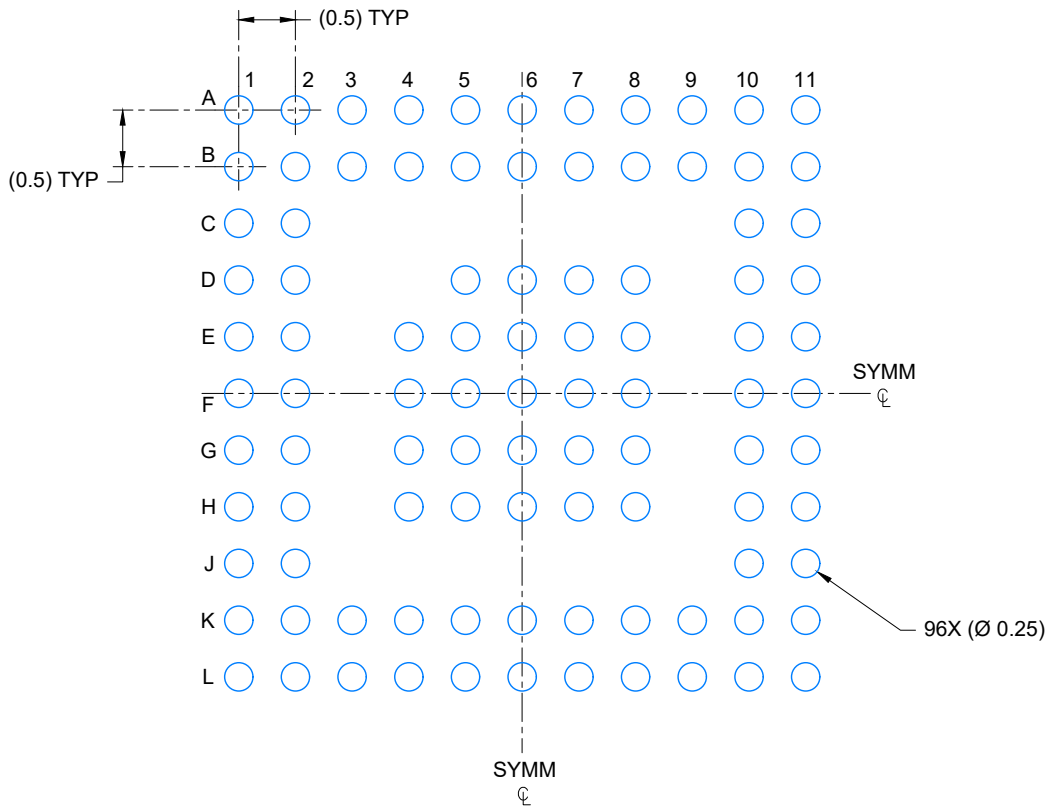


4225828/A 03/2020

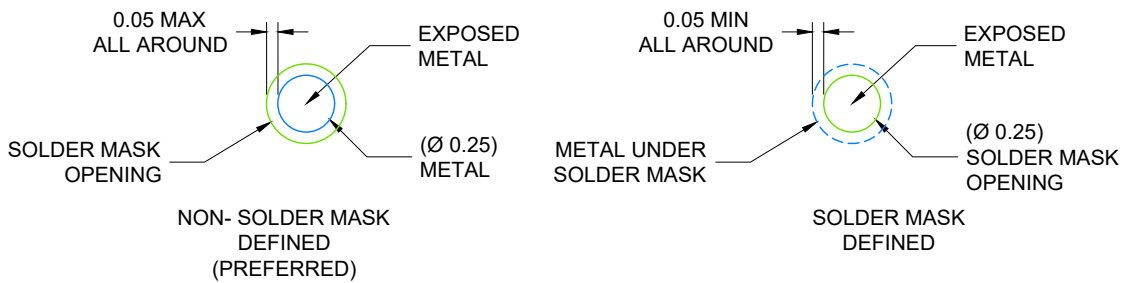
NOTES:

NanoFree is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 15X



SOLDER MASK DETAILS  
NOT TO SCALE

4225828/A 03/2020

NOTES: (continued)

- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. Refer to Texas Instruments Literature number SNVA009 ([www.ti.com/lit/snva009](http://www.ti.com/lit/snva009)).

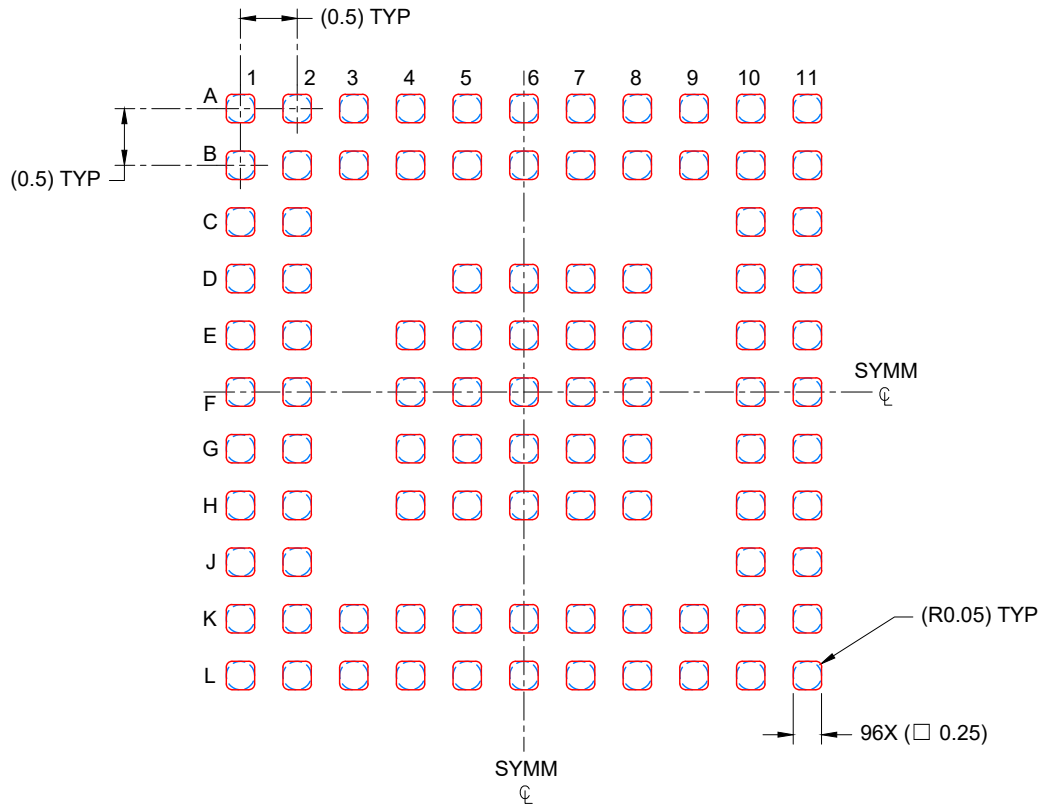


# EXAMPLE STENCIL DESIGN

ZXL0096A

NFBGA - 1.08 mm max height

PLASTIC BALL GRID ARRAY

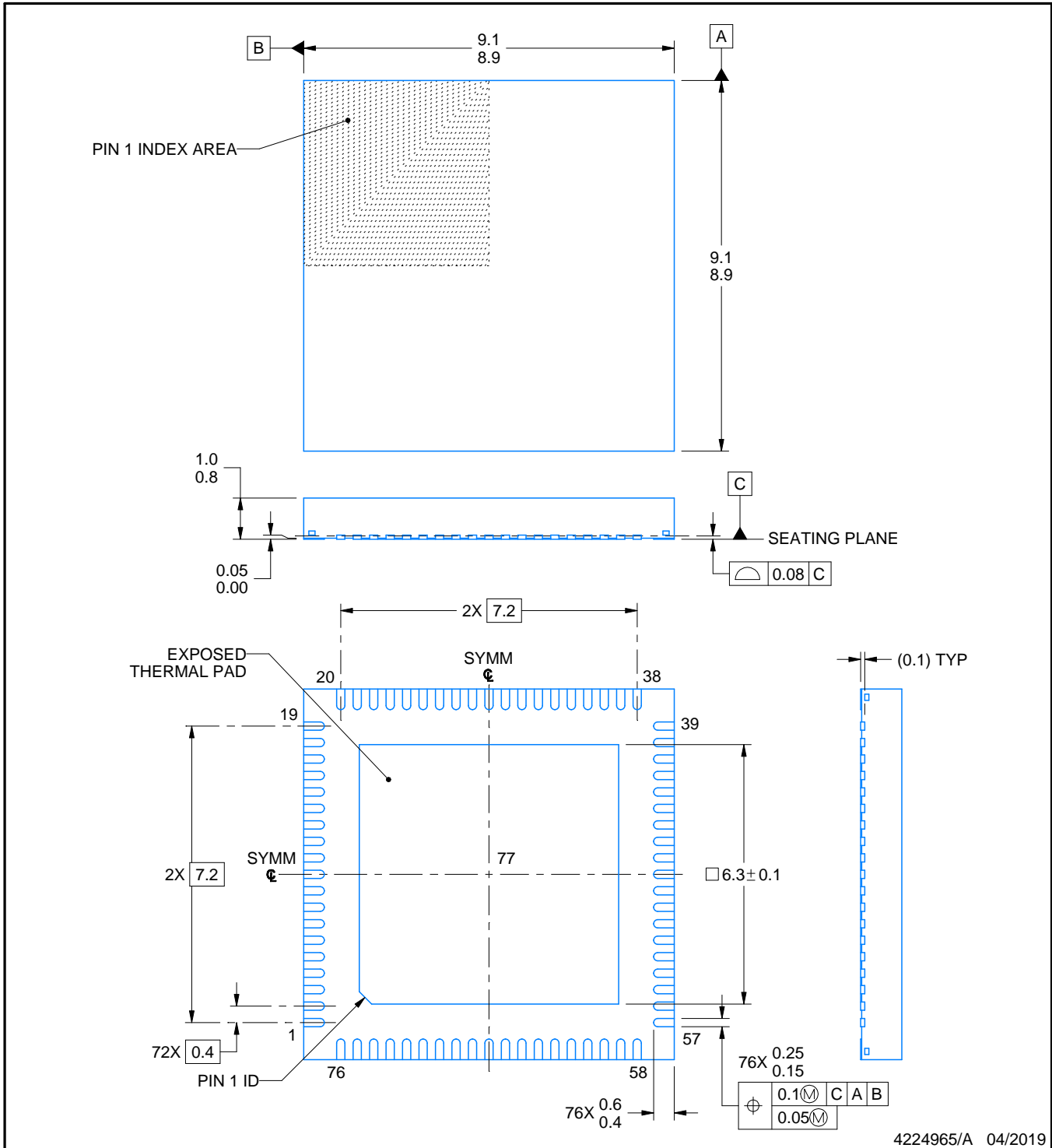
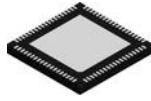


SOLDER PASTE EXAMPLE  
BASED ON 0.1 mm THICK STENCIL  
SCALE: 15X

4225828/A 03/2020

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.



NOTES:

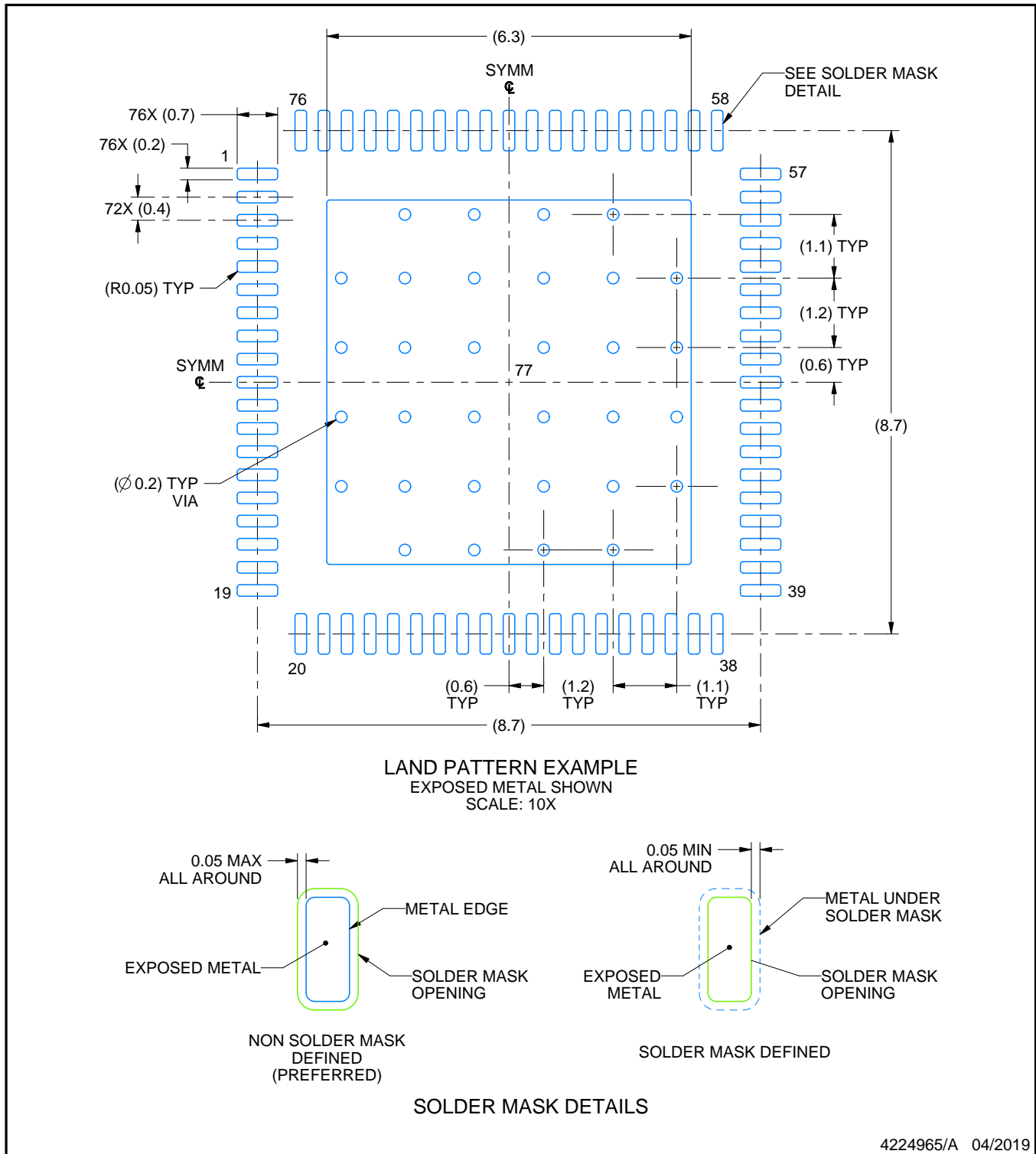
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

RRF0076A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4224965/A 04/2019

NOTES: (continued)

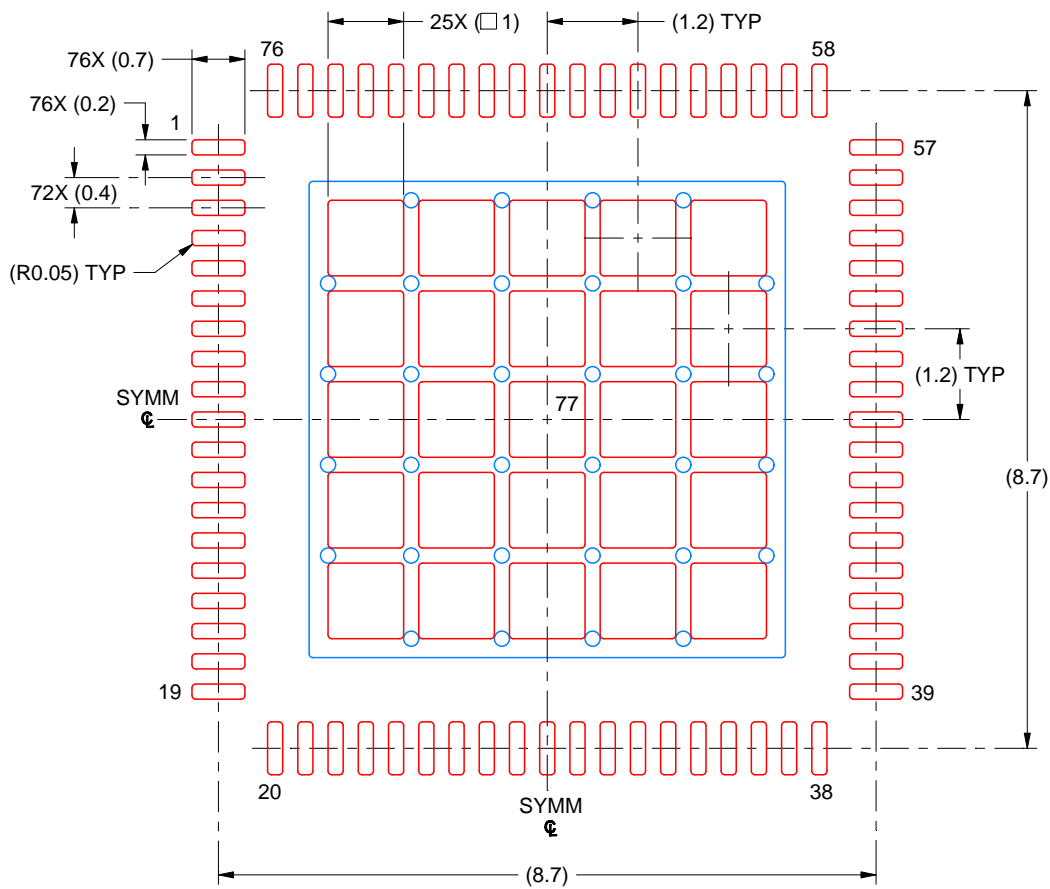
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

RRF0076A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE  
BASED ON 0.125 MM THICK STENCIL  
SCALE: 10X

EXPOSED PAD 77  
63% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224965/A 04/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated