

デュアル電源のディスクリート計測アンプと統合型計測アンプの比較

Peter Semig
Applications Manager

Jacob Nogaj
Applications Engineer

Jerry Madalvanos
Applications Engineer

はじめに

ディスクリート計測アンプ (IA) を用いた設計を統合型 IA を用いた設計と比較すると、メリットやデメリットが多数存在し、しばしば議論となります。考慮する必要がある要素としては、プリント基板 (PCB) の面積、ゲイン範囲、(温度に対する) 性能、コストなどがあります。この記事の目的は、3 種類のデュアル電源 IA 回路を比較することです。1 つ目はクワッド オペアンプ (OP アンプ) を使用したディスクリート IA、2 つ目はゲイン設定抵抗 (R_G) を内蔵した汎用 IA、3 つ目は外付け R_G を使用する高精度 IA です。

デュアル電源回路

図 1 は、テキサス・インスツルメンツ (TI) の TLV9064 クワッド オペアンプ回路を使用したディスクリート デュアル電源 IA の概略回路図です。この回路では、4 つのアンプチャンネルのうち 3 つ (A、B、C) が、従来の 3 つのオペアンプ IA として接続されています。基準電圧 (V_{REF}) はグラウンドに接続されています。4 番目のチャンネル D は使用しないので、過渡耐性のために、バッファとして抵抗を経由し中電圧 (グラウンド) に接続されます。「R」とラベル表示された抵抗はすべて 10 k Ω の値を持ち、 R_G で差動ゲインを設定します。差動入力電圧は $V_{IN+} - V_{IN-}$ で、出力電圧は V_{OUT} です。負荷抵抗 (10 k Ω) やデカップリング コンデンサなど、一部の部品はここには示されていません。パッケージの観点からすべての回路を描き、外付けのディスクリート部品の数を示します。

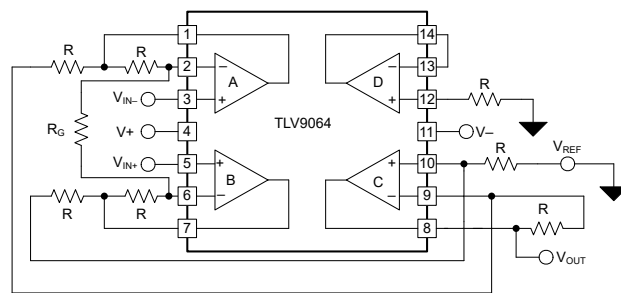


図 1. クワッド オペアンプを使用したディスクリートのデュアル電源 IA。

この回路の伝達関数は 式 1 で与られます。

$$V_{OUT} = (V_{IN+} - V_{IN-}) \times \left[1 + \frac{20 \text{ k}\Omega}{R_G} \right] \quad (1)$$

PCB 面積と性能がコストやゲイン範囲と比べて重要ではない場合、通常、設計者はディスクリート IA を選択します。この比較でテキサス・インスツルメンツの **TLV9064IRUCR** オペアンプを選択したのは、これが、広帯域 (10MHz) で初期入力オフセット電圧の標準値が低い ($V_{OS(\text{typ})} = 300\mu\text{V}$) レール ツー レール入出力デバイス (RRIO) であり、小型パッケージ (RUC = X2QFN = 4mm²) で供給されるためです。RUC/X2QFN パッケージにはより安価な RRIO クワッド オペアンプがありますが、帯域幅とオフセット電圧の標準値が犠牲になります。

ディスクリート IA の設計優先事項に合わせて、安価な許容誤差 $\pm 1\%$ 、ドリフト $\pm 100\text{ppm}/^\circ\text{C}$ の抵抗を取り付けました。これらの抵抗は初期値が異なるだけでなく、温度により大きくドリフトする可能性が高くなります。 R_G は外付けであるため、この構成のゲインは主にオペアンプの入力オフセット電圧によって制限されます。

図2に、 R_G を内蔵した汎用デュアル電源IAであるテキサス・インスツルメンツのINA350ABSの概略回路図を示します。 V_{REF} はグランドに接続します。この回路にはIA内のすべての抵抗が内蔵されています。差動入力電圧は $V_{IN+} - V_{IN-}$ で、出力電圧は V_{OUT} です。負荷抵抗(10 k Ω)やデカップリングコンデンサなど、一部の部品はここには示されていません。IAのゲインは、ピン1に接続されたスイッチ(オープンで20V/V、クローズで10V/V)に基づいて設定されます。実際のアプリケーションでは、このスイッチは存在しません。デバイスをイネーブルにするには、ピン8(\overline{SHDN})を $V+$ に接続するか、フローティングのままにします。

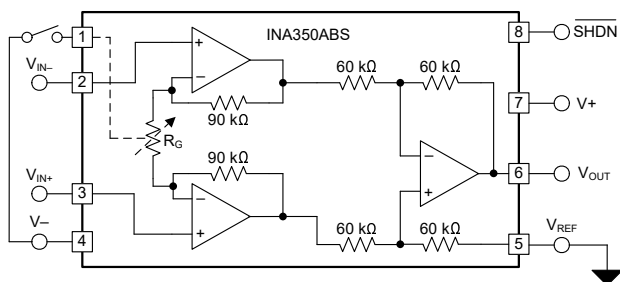


図2. R_G を内蔵した汎用デュアル電源IA。

この回路の伝達関数は式2で与えられます。

$$V_{OUT} = (V_{IN+} - V_{IN-}) \times \left[10 \frac{V}{V} \text{ or } 20 \frac{V}{V} \right] \quad (2)$$

コスト、性能、PCB面積のバランスが必要な場合、設計者は通常、このIAを選択します。この比較でINA350ABSIDSGR IAを選択した理由は以下です: 手頃な価格、性能、小型のパッケージ(リードDSG = WSON = 4mm²)、選択可能なゲイン(10V/Vまたは20V/V)、入力オフセット電圧の標準値が低い($V_{OS(typ)} = 200\mu V$)この実装では、外付け部品は不要です。より高いゲインを必要とする設計では、INA350CDSのゲインは30V/Vまたは50V/Vです。

図3は、外付けの R_G を使用した高精度デュアル電源IAである、テキサス・インスツルメンツのINA333の概略回路図です。 V_{REF} はグランドに接続します。この回路では、 R_G 以外のすべての抵抗がIAに内蔵されています。差動入力電圧は $V_{IN+} - V_{IN-}$ で、出力電圧は V_{OUT} です。負荷抵抗(10 k Ω)やデカップリングコンデンサなど、一部の部品はここには示されていません。

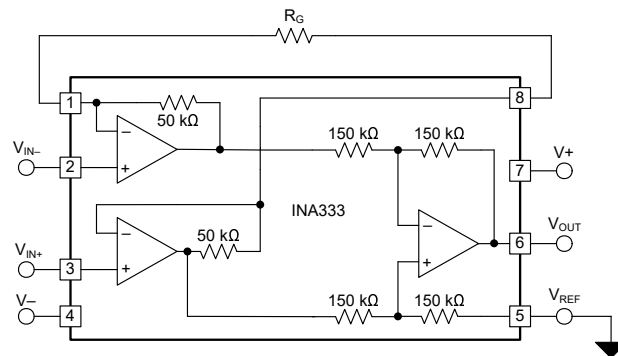


図3. 外付け R_G を使用した高精度デュアル電源IA。

この回路の伝達関数は式3で与えられます。

$$V_{OUT} = (V_{IN+} - V_{IN-}) \times \left[1 + \frac{100 \text{ k}\Omega}{R_G} \right] \quad (3)$$

性能が最優先の場合、設計者は通常、高精度IAを使用します。この比較で高精度IAのINA333AIDRGRを選択した理由は以下です: 低電圧(5V)、優れた精度($G = 1V/V$ 、 $V_{OS(typ)} = 35\mu V$)、小型パッケージ(DRG = WSON = 9mm²)で供給可能温度に対する性能は、外付けの R_G の選択に依存します。そのため、設計の第一優先事項である性能に合わせるために、10V/Vのゲイン($\pm 0.05\%$ 、 $\pm 10\text{ppm}/^\circ\text{C}$)に対し高精度の R_G を使用しました。高精度オペアンプが内蔵されているため、この実装では優れたゲイン範囲(1V/V ~ 1,000V/V)を実現できます。ただし、内蔵の高精度オペアンプと高精度 R_G が必要なため、全体のコストは他の2つのソリューションよりも通常高くなります。

PCB レイアウト

この比較用に特別に設計された PCB に、上で概説した 3 つの回路を円形の領域に配置し、その上に温度強制ユニットのノズルを取り付けます。各回路に同じ入力信号を印加するように注意し、「リーケージ」の懸念を軽減しました。絶縁を確保するために、各出力は独立して配線しました。

図 4 は、各 IA 回路の概略レイアウトで、デカップリング コンデンサを含めた、各ソリューションの相対サイズの比較を示しました。比較のために最小のデバイス パッケージを使用し、抵抗とコンデンサは 0402 パッケージとしました。

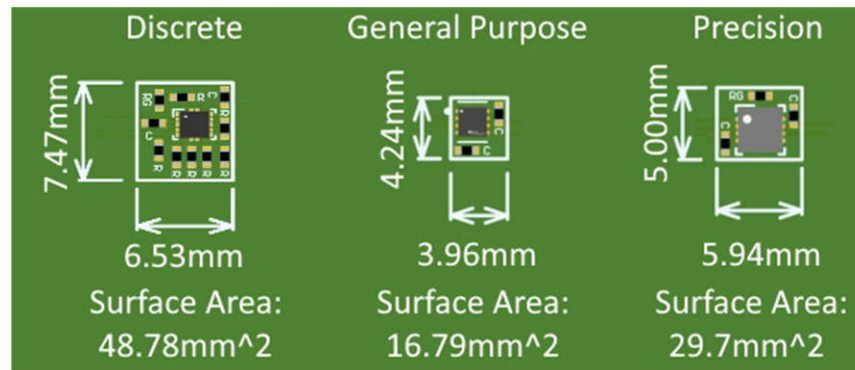


図 4. デュアル電源 IA 回路の、簡素化した PCB レイアウト比較

ディスクリート IA の実装は、2 つの統合型ソリューションに比べてかなり大きくなっています。また、内蔵 R_G とダイ サイズ全体の小型化により、汎用 IA のレイアウトは高精度 IA のレイアウトのほぼ半分のサイズになっています。

測定結果

ゲイン誤差とオフセット誤差を、温度範囲全体にわたる各回路の相対的性能の指標として使用しました。指標のベースラインとして、高精度のデュアル電源 IA を $1V/V$ のゲインに設定しました ($R_G = \text{オープン}$)。各掃引で、出力電圧が $-2V \sim +2V$ の範囲になるよう入力信号をスケールリングしました。

表 1 に、さまざまな温度での高精度 IA、 $G = 1V/V$ のベースライン ゲイン誤差とオフセット誤差を示します。この表には、測定システムを検証するために、データシートに掲載されている、 25°C でのゲイン誤差とオフセット誤差の標準値が掲載されています。

温度	-40°C		0°C		25°C		100°C		125°C	
エラーのタイプ	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット
測定値 (データシートの標準値)	0.00270%	10.1 μV	0.00019%	9.1 μV	-0.00281% ($\pm 0.01\%$)	7.5 μV ($\pm 35\mu\text{V}$)	-0.00523%	23.5 μV	-0.00572%	31.2 μV

表 1. 高精度 IA のゲイン誤差およびオフセット誤差と温度との関係 ($G = 1V/V$)。

表 2 に、ゲインを 10V/V に設定したすべての IA の、さまざまな温度での、ゲイン誤差とオフセット誤差 (出力換算 [RTO]) を示します。緑色の網掛けは、各温度での最高性能の実装を示しています。

温度	-40°C		0°C		25°C		100°C		125°C	
エラーのタイプ	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット	ゲイン	オフセット
ディスクリート IA	-0.60853%	-4.09 mV	-0.70079%	-3.67 mV	-0.73929%	-4.07 mV	-0.90846%	-4.07 mV	-0.95486%	-3.69 mV
汎用 IA	-0.02532%	2.07 mV	-0.03182%	2.05 mV	-0.00250%	2.04 mV	0.00876%	2.12 mV	-0.00970%	2.21 mV
高精度 IA	0.17320%	-58.8 μ V	0.08103%	-43.2 μ V	0.02941%	-35.2 μ V	-0.06125%	-2.2 μ V	-0.07883%	33.8 μ V

表 2. ゲイン誤差およびオフセット誤差 (RTO) と温度との関係 (ゲイン = 10V/V)。

表 1 および 表 2 は、高精度デュアル電源 IA が外付けの R_G なしで、性能的に他のどのソリューションよりも優れていることを示しています。ゲイン誤差の観点では、汎用 IA と高精度 IA のソリューションが同等です。これは主に、 $G = 10V/V$ の高精度 IA 実装では外付け R_G が必要であるのに対し、汎用ソリューションでは R_G が内蔵されているためです。オフセット誤差に注目すると、明らかに高精度 IA ソリューションが最も精度が高く、一方、汎用 IA のオフセット誤差はディスクリートソリューションの約半分です。両方の統合ソリューションと比較すると、全体としてディスクリート IA はパフォーマンスが大幅に低くなっています。

まとめ

多くの設計者は通常、低コストのアプリケーションでディスクリートソリューションを実装しますが、新しい汎用 IA (たとえば、テキサス・インスツルメンツの **INA350**) を使用すると、全体のコストが削減され、性能が向上する可能性が高くなります。ゲインによっては **INA333** などの高精度 IA で優れた性能とゲイン範囲を実現できますが、特に温度範囲全体にわたって性能を決定する重要な要因は外付けの R_G です。

表 3 に比較の概要を示します。

	PCB 面積	ゲイン範囲	性能	コスト
ディスクリート IA	48.78mm ²	1V/V ~ 100V/V	良好	\$\$
汎用 IA	16.79mm ²	10、20、30、50V/V	より良好	低
高精度 IA	29.7mm ²	1V/V ~ 1,000V/V	最良	\$\$\$\$

表 3. デュアル電源 IA 回路ソリューションの比較。

次回デュアル電源 IA を設計するときは、この記事で概要を説明するトレードオフを検討してください。最高の精度を必要とするアプリケーションでは、高精度 IA が自然な選択肢となります。コスト効率に優れた性能を必要とするアプリケーションでは、その選択はディスクリート IA の構築ほど容易ではありません。新しい汎用 IA は、ディスクリートソリューションとは比較にならない程優れた性能を実現すると同時に、PCB 面積の節減とシステム コストの削減を可能にします。

重要なお知らせ:ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated