

TI Designs

ピエゾ・スピーカー・ストロボ通知リファレンス・デザイン



TI Designs

このTI Designは、テキサス・インスツルメンツの産業用ピエゾ・ドライバ、フラッシュLEDドライバ、超低消費電力FRAMマイコン (MCU) を使用して、聴覚と視覚を利用した通知サブシステムを実現します。主な用途は、火災報知器などです。

デザイン・リソース

TIDA-00376	デザイン・フォルダ
DRV2700	製品フォルダ
LM3550	製品フォルダ
MSP430FR5969	製品フォルダ
LMR14030	製品フォルダ
LMV344	製品フォルダ
CSD15571Q2	製品フォルダ
TPD1E10B06	製品フォルダ
TPD6F003	製品フォルダ



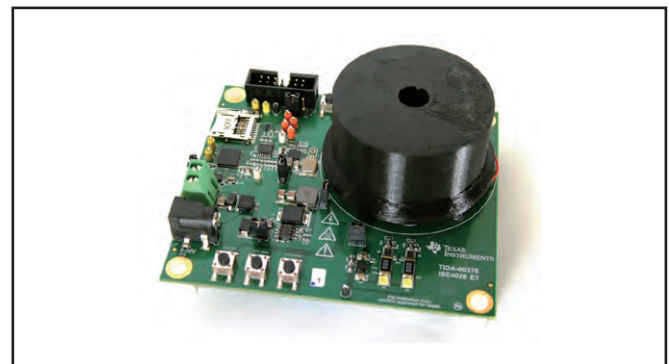
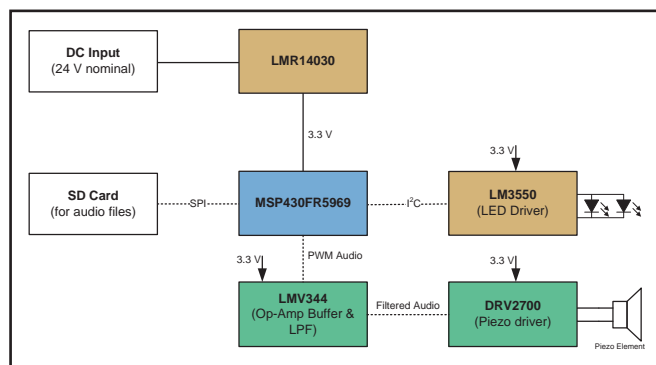
[ASK Our E2E Experts](#)
[WEBENCH® Calculator Tools](#)

デザインの特長

- 聴覚と視覚両方の通知デバイスに関するNFPA 72規格の要件に準拠
- 86.5dBA @ 3m (520Hz方形波)
- 80.5dBA @ 3m (2.84kHz正弦波)
- 77.5dBA @ 3m (録音済み音声)
- 300カンデラ @ 3m (フラッシュ・モード)
- 1.44Wの消費電力 (聴覚と視覚による通知)
- 6.432mWの消費電力 (スタンバイ・モード)

主なアプリケーション

- 産業用
- ビルディング・オートメーション
- 火災報知器
- 警報器
- 通知用機器
- 音響器
- スピーカー・ストロボ
- ホーン・ストロボ
- 音声避難誘導



An IMPORTANT NOTICE at the end of this TI reference design addresses authorized use, intellectual property matters and other important disclaimers and information.

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

TIDU994A 翻訳版

最新の英語版資料
<http://www.ti.com/lit/tidu994>

1 主なシステム仕様

表 1. 主なシステム仕様

PARAMETER	SPECIFICATION	DETAILS
Input voltage	8-V to 28.8-V DC	Section 2.5
Regulated voltage rail	3.3 V \pm 10%, 3-A maximum output current	Section 2.5
Visual notification element	2 x Osram 2-W LED (4000K color temperature)	Section 2.3
Visual output options	Charge Mode, Torch Mode, Flash Mode	Section 4.3
Visual output level	300 Candela	Section 6.3.2
Visual output standard	NFPA 72, Section 18.5.3 NFPA 72, Section 18.5.5.6	Section 4.2.4
Audible notification element	PUI Audio Piezo Transducer	Section 4.1.1
Audible output options	520-Hz square wave, 2.84-kHz sine wave, pre-programmed speech file, white noise	Section 4.3
Audible output level	86.5 dBA @ 3 m (520-Hz square wave) 80.5 dBA @ 3 m (2.84-kHz sine wave) 77.5 dBA @ 3 m (pre-recorded speech)	Section 6.2.3
Audible output standard	NFPA 72, Section 18.4.1.5 NFPA 72, Section 18.4.3.1	Section 4.1.4
Operating temperature	-30°C to 70°C (limited by LM3550 and supercapacitor)	Section 3.1.2
Form factor	3.45x4.0-inch rectangular PCB	Section 5.1

2 システム説明

多くの産業用およびビルディング・オートメーション・システムでは、何らかの事象が発生した際、付近にいる人々に警告を発するために、視覚や聴覚を利用した通知デバイスが必要とされます。従来の通知デバイスの多くは、ストロボによる視覚通知にキセノン・フラッシュ・バルブを使用し、聴覚通知にダイナミック・スピーカーを使用しています。しかし、業界のトレンドは、システムを小型化して消費電力を削減するために、通知デバイスに対して発光ダイオード(LED)およびピエゾ・トランスデューサを使う方向へとシフトしています。

また、世界各国で、視覚/聴覚通知デバイスの性能要件を規定した規格標準が策定されています。このTI Designでは、火災報知器および信号について規定した米国のNFPA (National Fire Protection Association)規格を設計上の指針として用いています。

このピエゾ・スピーカー・ストロボ通知リファレンス・デザインは、テキサス・インスツルメンツの産業用ピエゾ・ドライバ、フラッシュLEDドライバ、超低消費電力MCU、アナログ信号調整、電源管理などのテクノロジーに基づき、火災報知デバイスに関するNFPA規格の要件を満たす視覚および聴覚通知の生成方法を示します。

このデザインは、大きく分けると、高電圧ピエゾ・ドライバ、ピエゾ・トランスデューサ、パルス幅変調 (PWM) 信号調整、フラッシュLEDドライバ、高電流LED、システムMCU、および電源管理から構成されています。

システムMCUは、いくつかのプッシュボタンを使用して、視覚と聴覚両方の通知サブシステムを制御します。聴覚通知には、520Hz方形波、2.84kHz正弦波、録音済み音声ファイル、ホワイト・ノイズといったモードが用意されています。フラッシュLEDドライバは、通常の高電流フラッシュ・モードのほか、低電流のトーチ・モードでも動作します。

このデザイン・ガイドは、このTI Designシステムの部品選択、設計理論、テスト結果について記載しています。それによってシステム設計者は、TIの産業用ピエゾ・ドライバ、フラッシュLEDドライバ、超低消費電力MCU、アナログ信号調整、電源管理の各技術を、独自の最終機器システムへと迅速に統合できます。

以降の各節では、TI Designシステム内の各種ブロックと、対応する機能を実装するために最も重要となる特性について説明します。

2.1 高電圧ピエゾ・ドライバおよびピエゾ・トランスデューサ

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインでは、聴覚通知の主な方法として、ピエゾ・トランスデューサを選択しています。一般に、ピエゾ・トランスデューサは、ダイナミック・スピーカーよりも消費電力が低く、特に、規制要件を満たすために高い音圧レベル(SPL)を必要とする狭帯域警報信号に適しています。ピエゾ・トランスデューサを駆動するために、テキサス・インスツルメンツの高電圧産業用ピエゾ・ドライバを選択しました。TIの産業用ピエゾ・ドライバ技術は集積度が高く、最終機器のサイズが最小限に抑えられるほか、高い電圧を駆動できるため、より安価で高電圧のピエゾ・トランスデューサの使用が可能になります。

200V_{pp}の直接駆動ピエゾ電圧を持つTIのDRV2700デバイスは、高電圧ピエゾ・トランスデューサの駆動に最適です。また、スタートアップ時間が1.5msと短いため、警報通知の生成を開始するコマンドに対して高速のシステム応答が得られます。

PUI Audio Inc.(www.PUIAudio.com)製のAB5027B-3-LW100-Rピエゾ・ベンダーは、2つの一般的な警報通知周波数に共振ピークを持つよう設計されているため、聴覚通知用最終機器システムに最適です。また、このピエゾ・トランスデューサは容量が低いため、消費電力も小さくなります。

高電圧ピエゾ・ドライバおよびピエゾ・トランスデューサに関するシステム理論および設計詳細は、4.1.1節および4.1.2節に記載されています。

2.2 PWM信号調整

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインでは、可聴音および通知がPWM信号によって生成されます。PWMのキャリア周波数がDRV2700デバイスに侵入するのを防ぐために、アナログ信号調整を使用する必要があります。さらに、DRV2700には4つの固定ゲイン設定があるため、出力信号のクリッピングを防ぐために、制御された最大入力電圧が必要です。

TIが提供する幅広いラインアップの汎用アンプを利用すれば、このPWM信号調整は簡単に実装できます。このデザインでは、3段階のアプローチを採用しています。分圧回路に続くオペアンプ・バッファによって入力信号の振幅を制御した後、2段階のローパス・フィルタによってPWMキャリア周波数を除去します。LMV344クアッド・オペアンプ・デバイスは、このPWM信号調整を非常に低いコストで実現するのに最適です。

PWM信号調整に関するシステム理論、設計詳細、およびシミュレーション結果は、4.1.3節に記載されています。

2.3 フラッシュLEDドライバおよび高電流LED

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインでは、TIのフラッシュLEDドライバ技術により、電流の大きさを一定に保ちながら、高電流LEDを使用して高輝度の視覚通知を実現できます。選択したドライバでは、フラッシュ発光中のLEDの主電源としてスーパーキャパシタを使用しています。これにより、比較的低い一定の入力電流が得られるため、警報通知デバイスの電源全体での電圧の低下を抑えながら、非常に大きな電流フラッシュ・パルスを実現できます。

高電流LEDへの電源供給と制御のために、LM3550フラッシュLEDドライバを選択しています。このLEDドライバは、スーパーキャパシタを充電および制御しながら、高電流LEDを駆動する外部NFETも制御します。

LEDには、高い光出力を持つOsram Opto Semiconductors (www.osram-os.com)製のGW CSSRM1.PC-MTNP-5L7N-1コンパクト2W高出力LEDを選択しています。このLEDは、最大サージ電流が2Aで、120°という広い視野角を持ち、視覚ストロボ通知アプリケーションに最適です。

フラッシュLEDドライバおよび高電流LEDに関するシステム理論や設計詳細については、4.2節に記載されています。

2.4 システムMCU

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインには、システム・マイコンに対していくつかの要件があります。LM3550デバイスはI²C経由でシステムMCUと通信し、2本の汎用入出力 (GPIO) ピンも使用できます。DRV2700デバイスは3本のGPIOピンによって制御され、そのうち2本はゲイン制御、1本はデバイス全体のイネーブルに使用されます。DRV2700デバイスはPWMベースのオーディオ・ソースによって駆動され、最適な性能を得るためにTimer_Bモジュールを必要とします。適切なレベルのオーディオ忠実度を実現するために、最小プロセッサ・クロック周波数として8MHzが必要です。このTI Designには3個のユーザー・プッシュボタンがあり、3本のGPIOピンを使用して各種動作モードを切り替えることができます。

このTI DesignはTIのテクノロジーを示すことを目的としているため、システムMCUとしてMSP430FR5969デバイスが選択されています。このデバイスは、このTI Designシステムのすべての要件を満たし、超低電力動作を特長とします。

システムMCUに関するシステム理論、設計詳細、およびファームウェアの説明は、4.3節に記載されています。

2.5 電源管理

通知用最終機器システムで最も一般的な2つの電源構成は、商用AC電源（地域により100V~240VAC）およびプリレギュレーション済みDC電圧（通常24VDC）です。ピエゾ・スピーカー・ストロボ通知リファレンス・デザイン用の公称電源は、24VのDC電圧レールです。これは、視覚/聴覚通知におけるTIテクノロジーの実装を評価するためのユニバーサル・プラットフォームを提供するために指定されています。

24VDC電源は多くの場合、長いワイヤ・ループ上に接続された多数のノードへの給電に使用されるため、24VDCレールによって駆動される最終機器システムは広い電圧公差仕様を持つことが一般的です。そのため、このTI Designは、8~28.8Vという余裕を持った入力電圧範囲で設計されています。

このTI Design内のコンポーネントはすべて3.3Vで動作できるため、この電圧が主要なレギュレーション電源レールとして選択されています。聴覚および視覚通知サブシステムではいずれも、大きな電流が流れる可能性があるため、効率的な電力変換を維持するためにDC-DC降圧コンバータが必要となります。TI Designシステムに対して十分なポイント・オブ・ロード電源が得られるように、最大電流は3Aと高めの値が定義されています。

WEBENCH Designerツールの使用により、効率と全体コストとの間の理想的なトレードオフとして、LMR14030デバイスを選択しました。ただし、このTI Designで示されるテクノロジーを最終機器システムに統合する際には、異なる電源管理構成が必要となる場合があります。WEBENCH Designerは、TIの幅広い電源管理ポートフォリオから迅速かつ容易に理想的なソリューションを特定するための優れたツールです。

2.6 EMI保護

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインは、特に入力電源ラインで発生する電磁干渉 (EMI) に対して、堅牢な保護を提供するよう設計されています。すべての最終機器システムはそれぞれ異なる電源アーキテクチャを持ち、EMIに対する保護方式も異なるため、このTI Designでは、各種のEMI標準 (IEC61000) に準拠した実際のシステムを構築できるようになっています。EMIに対するテスト結果により、システム設計が適切であればTIのテクノロジーはEMI標準に準拠できることが示されています。

主要なEMI保護回路は、電源入力コネクタおよびJTAGプログラミング・コネクタの近くに配置されています。主電源入力回路には、ディスクリット素子による保護回路があります。これは、グラウンドとの間の高電圧 (2kV) シャント・コンデンサ、過渡電圧抑制 (TVS) デバイス、コモンモード・チョーク、および高速バイパス・コンデンサから構成されています。この回路は、主電源入力を過渡電圧や過渡電流から保護するほか、差動モードおよび同相モードのRF過渡事象も低減します。

JTAGプログラミング・インターフェイスを保護するために、TPD1E10B06シングル・チャンネルESD保護デバイスを選択しています。また、オプションのmicroSDカードのデータ・ピンを保護するために、ESD保護デバイスを内蔵した6チャンネルのEMIフィルタTPD6F003を選択しています。

3 ブロック図

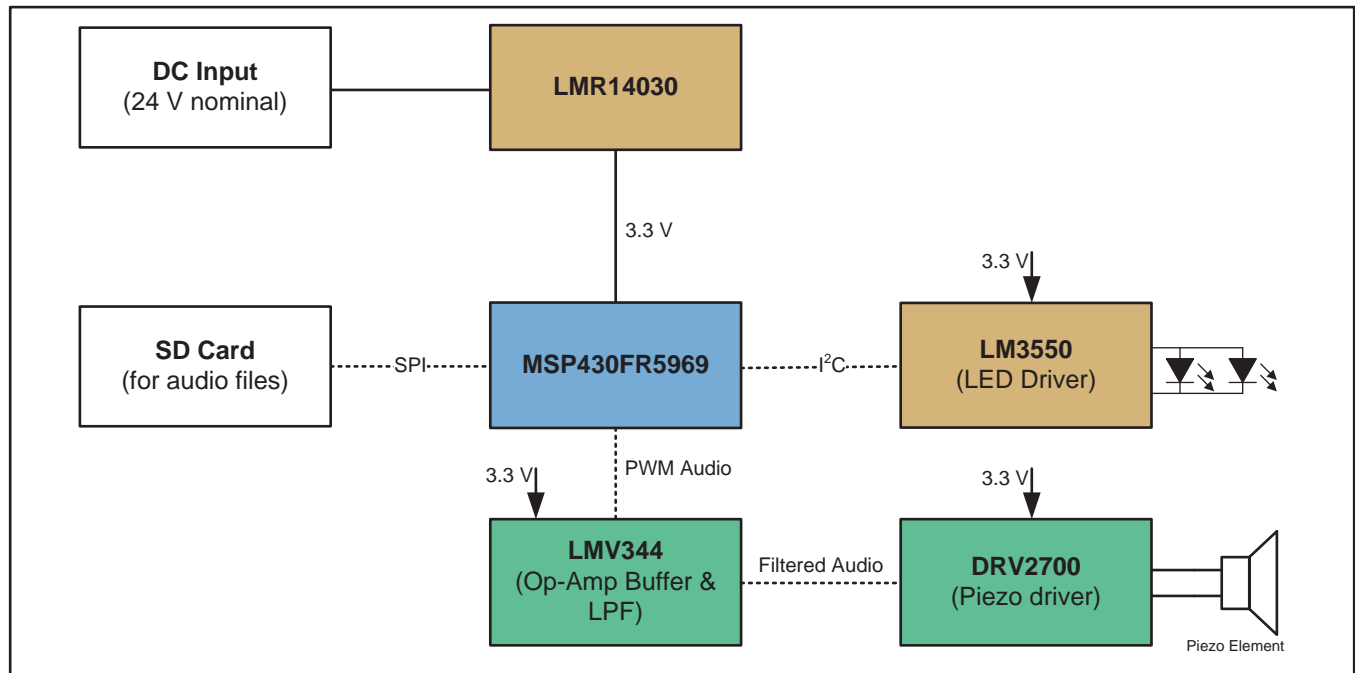


図 1. ピエゾ・スピーカー・ストロボ通知リファレンス・デザインのシステム・ブロック図

3.1 使用製品

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインには、以下のデバイスが使用されています。

- DRV2700：昇圧コンバータを内蔵した産業用ピエゾ・ドライバ
- LM3555：VfおよびESRの自動検出機能を備えたフラッシュLEDドライバ
- MSP430FR5969：64KBのFRAM、2KBのSRAM、40 IOを搭載した16MHzの超低電力マイコン
- LMR14030： $I_Q = 40\mu\text{A}$ のSimple Switcher[®] 40V/3.5A/2.2MHz降圧コンバータ
- LMV344：シャットダウン機能付きのクアッド・レール・ツー・レール出力CMOSオペアンプ
- CSD15571Q2：20VのNチャンネルNexFET[™]パワーMOSFET
- TPD1E10B06：0402パッケージ、容量10pF、降伏電圧6Vのシングル・チャンネルESD
- TPD6F003：ESD保護内蔵の6チャンネルEMIフィルタ

これらの各デバイスの詳細については、www.ti.comで各製品フォルダをご覧ください。

3.1.1 DRV2700

DRV2700デバイスは、105V昇圧スイッチ、パワー・ダイオード、および完全差動アンプを内蔵した、シングルチップ・ピエゾ・ドライバです。この汎用性の高いデバイスは、高電圧と低電圧両方のピエゾ負荷を駆動できます。入力信号には、差動またはシングルエンドのACまたはDC結合を使用できます。DRV2700デバイスは、4つのGPIO制御ゲインをサポートします (28.8dB、34.8dB、38.4dB、40.7dB)。

昇圧電圧は、2個の外付け抵抗を使用して設定します。昇圧電流制限は、 $R_{(REXT)}$ 抵抗を使用してプログラミングできます。昇圧コンバータのアーキテクチャでは、 $R_{(REXT)}$ 抵抗で設定される制限値を超える消費電流が許可されないため、ユーザーは目的の性能要件に基づき、特定のインダクタに対してDRV2700の回路を最適化できます。また、この昇圧コンバータは、ヒステリシス・アーキテクチャに基づくことで、スイッチング損失を最小限に抑え、効率を高めています。

標準スタートアップ時間は1.5msであり、DRV2700デバイスはスリープからすばやく復帰するために理想的なピエゾ・ドライバです。過熱保護機能により、過駆動時の損傷からデバイスを保護しています。

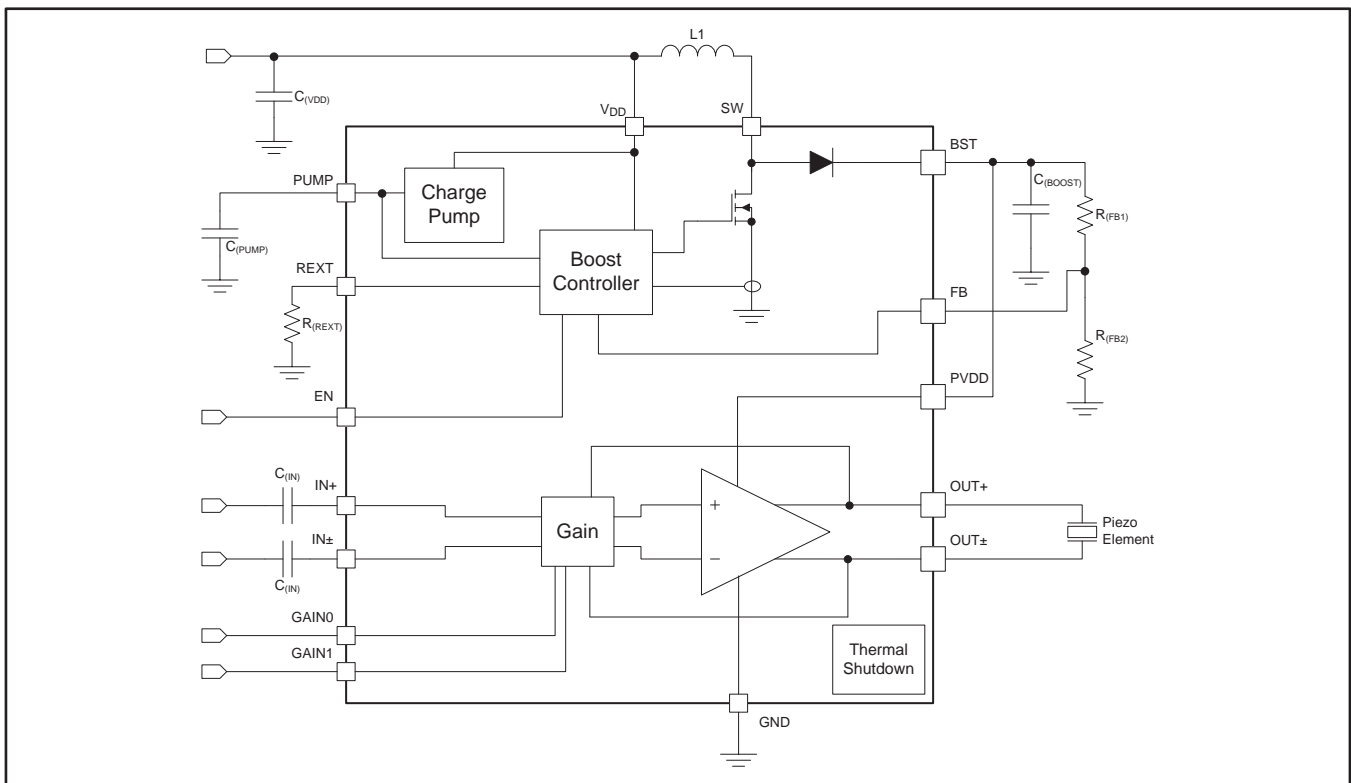


図 2. DRV2700の機能ブロック図

特長：

- 100V昇圧または1kVフライバック構成
- 昇圧+アンプ構成の±100Vピエゾ・ドライバ
 - 4つのGPIO可変ゲイン
 - 差動またはシングルエンド出力
 - 低電圧制御
 - ACおよびDC出力制御
- フライバック構成の0~1kVピエゾ・ドライバ
 - 低電圧制御
 - ACおよびDC出力制御
 - 昇圧またはフライバック・コンバータ内蔵
 - 可変電流制限
 - パワーFETおよびダイオード内蔵
- 高速起動：1.5ms
- 広い電源電圧範囲：3V~5.5V
- 4 × 4 × 0.9mmのVQFNパッケージ
- 1.8V互換のデジタル・ピン
- 過熱保護

3.1.2 LM3550

LM3550は、電流制限付きの変可(最大5.3V)スーパーキャパシタ・チャージャとして動作するよう設計された、低ノイズのスイッチド・キャパシタDC-DCコンバータです。LM3550は、スーパーキャパシタの充電終了電圧をユーザーが選択可能であり、フラッシュ素子の損失を考慮してフラッシュ・エネルギー効率を最大限に高める最適な充電終了モードが用意されています。また、1つの調整可能な定電流出力(最大200mA)と1つのNFETコントローラを備え、1つまたは複数の高電流LEDを高出力フラッシュ・モードまたは低出力トーチ・モードで駆動するのに最適です。

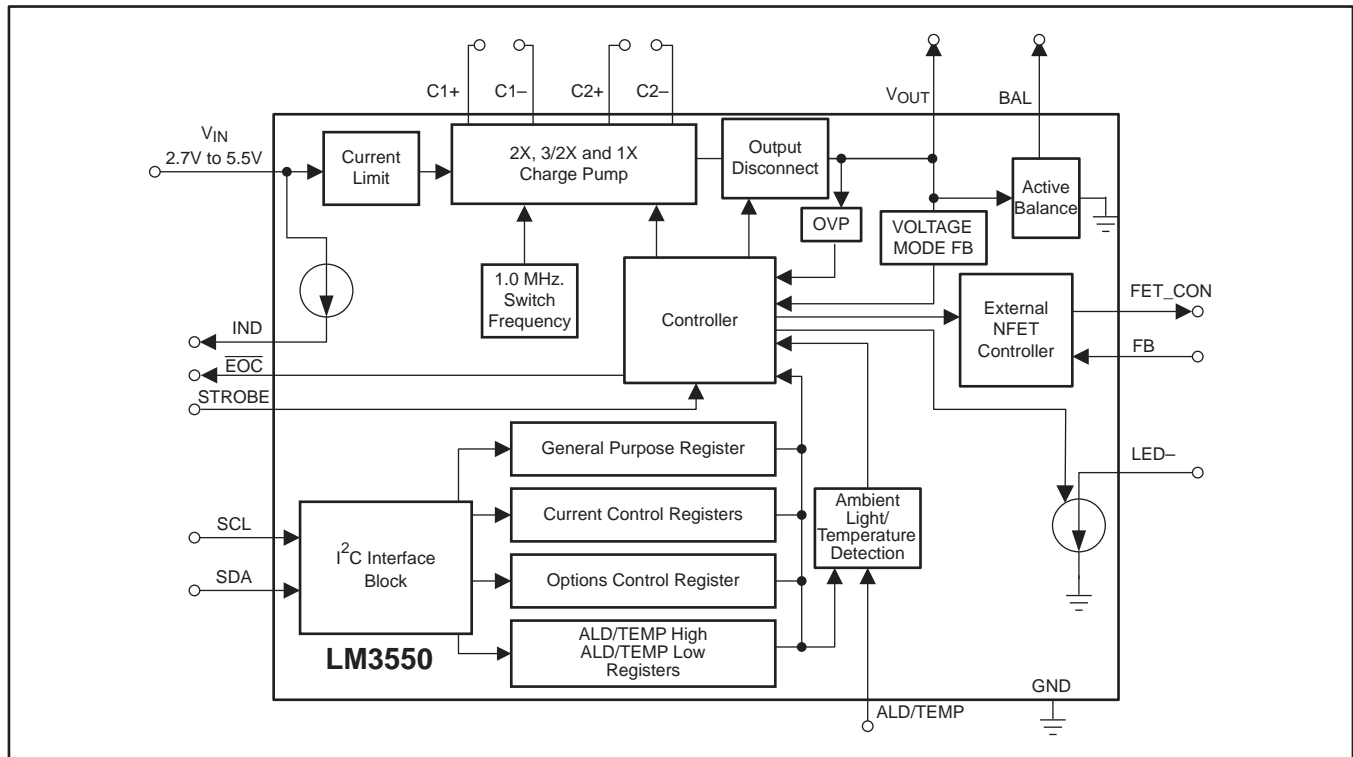


図 3. LM3550の機能ブロック図

特長:

- 最大フラッシュ電流: 5A
- 4つの選択可能なスーパーキャパシタ充電電圧レベル(4.5V、5.0V、5.3V、最適化)
- フラッシュ最適化充電モードで最適な効率を実現
 - 最適モードでは充電を33%高速化
 - 最適モードでは電流源での消費電力を49%低減
- 500mAの入力電流制限を備えた高速スーパーキャパシタ・チャージャ
- 可変トーチ電流 (60~200mA)
- 電流スケールバックによる周囲光またはLED温度センシング
- 充電終了出力 (EOC)
- 専用のインジケータLED電流源
- インダクタは不要
- ストロボ・ピン入力による手動フラッシュ・イネーブル
- I²C互換インターフェイスによりフラッシュ・パルス幅、トーチ電流、フラッシュ電流をプログラミング可能
- 真のシャットダウン(LED切断)
- フラッシュ・タイムアウト保護
- LED温度保護または周囲光センシング・ピン
- 低背の20ピンUQFNパッケージ(3.0x2.5x0.8mm)

3.1.3 MSP430FR5969

MSP430™超低電力FRAMプラットフォームは、独自の方法で組み込まれたFRAMと、全体的な超低電力システム・アーキテクチャによって、エネルギー・バジェットを削減しながら性能を向上させることを可能にします。FRAMテクノロジーは、SRAMの速度、柔軟性、耐久性を、ずっと低い消費電力で、フラッシュの安定性および信頼性と統合します。

MSP430超低電力FRAMのポートフォリオは、FRAM、超低電力16ビットMSP430 CPU、および各種アプリケーション向けのインテリジェントなペリフェラルを備えた、多彩なデバイスから構成されています。この超低電力アーキテクチャは、7つの低電力モードを備え、エネルギーに関して制約のあるアプリケーションで長いバッテリー寿命を実現できるように最適化されています。

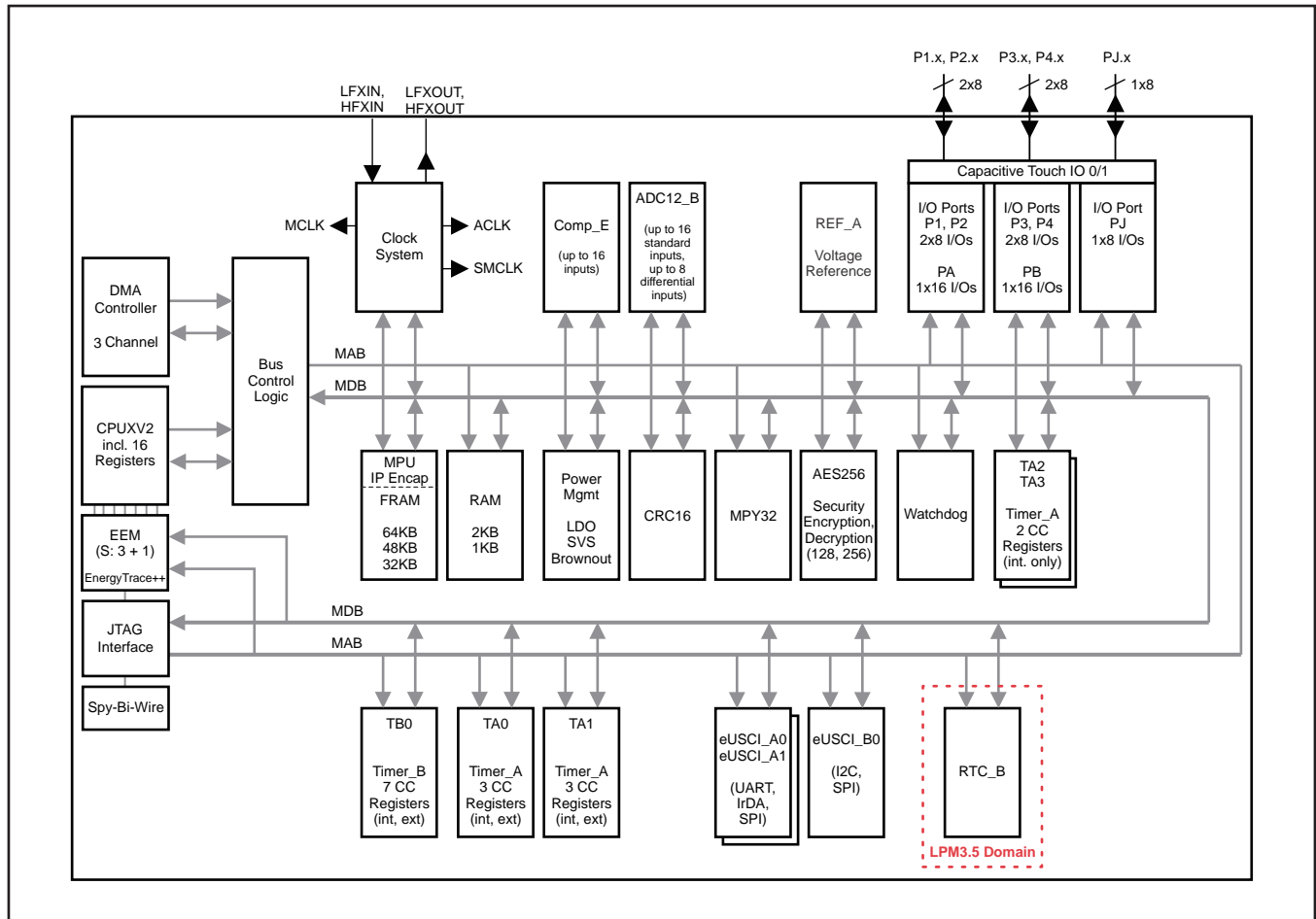


図 4. MSP430FR5969の機能ブロック図

特長：

- 組み込みマイコン
 - 16ビットRISCアーキテクチャ、最大16MHzのクロック
 - 広い電源電圧範囲 (1.8~3.6V)⁽¹⁾
- 最適化された超低電力モード
 - アクティブ・モード：約100μA/MHz
 - スタンバイ(LPM3、VLO使用)：0.4μA(標準)
 - リアルタイム・クロック(RTC、LPM3.5)0.25μA (標準)⁽²⁾
 - シャットダウン(LPM4.5)：0.02μA(標準)

(1) 最小電源電圧は、SVSレベルによって制限されます。

(2) RTCは3.7pFの水晶によって動作します。

特長：

- 超低電力の強誘電体RAM (FRAM)
 - 最大64KBの不揮発性メモリ
 - 超低電力書き込み
 - 125ns/ワードの高速書き込み (4msで64KB)
 - 統一メモリ = プログラム+データ+ストレージを1つの空間に格納
 - 10¹⁵回の書き込みサイクル耐性
 - 耐放射線性および非磁性
- インテリジェントなデジタル・ペリフェラル
 - 32ビットのハードウェア乗算器 (MPY)
 - 3チャンネル内部DMA
 - カレンダーおよびアラーム機能付きのRTC
 - それぞれ最大7個のキャプチャ/コンペア・レジスタを備えた5個の16ビット・タイマ
 - 16ビットの巡回冗長性チェッカ (CRC)
- 高性能アナログ
 - 16チャンネルのアナログ・コンパレータ
 - 12ビットのA/Dコンバータ (ADC)：内部リファレンスとサンプル/ホールドおよび最大16個の外部入力チャンネルを搭載
- 多機能I/Oポート
 - すべてのピンが容量性タッチ機能をサポートし、外部部品は不要
 - ビット、バイト、およびワード単位で (ペアで) アクセス可能
 - すべてのポートでLPMからのエッジ選択可能なウェイクアップ
 - すべてのポートでプログラミング可能なプルアップおよびプルダウン
- コード・セキュリティおよび暗号化
 - 128ビットまたは256ビットのAESセキュリティ暗号化および復号化コプロセッサ
 - 乱数生成アルゴリズム用の乱数シード
- 強化されたシリアル通信
 - eUSCI_A0およびeUSCI_A1のサポート
 - 自動ボーレート検出付きのUART
 - IrDAエンコードおよびデコード
 - 最大10MbpsのSPI
 - eUSCI_B0のサポート
 - 複数スレーブ・アドレッシングが可能なI²C
 - 最大8MbpsのSPI
 - ハードウェアUARTおよびI²Cブートストラップ・ローダ (BSL)
- 柔軟なクロック・システム
 - 10個の出荷時調整済み周波数から選択可能な固定周波数DCO
 - 低電力、低周波数の内部クロック・ソース (VLO)
 - 32kHz水晶振動子 (LFXT)
 - 高周波水晶振動子 (HFXT)
- 開発ツールとソフトウェア
 - EnergyTrace+™テクノロジーを使用した無償のプロフェッショナル開発環境
 - 開発キット (MSP-TS430RGZ48C)
- ファミリー製品
- モジュールの詳細な説明については、“MSP430FR58xx, MSP430FR59xx, MSP430FR68xx, and MSP430FR69xx Family User's Guide” (SLAU367) を参照してください

3.1.4 LMR14030

LMR14030は、ハイサイドMOSFETを内蔵した、40V、3.5Aの降圧レギュレータです。4~40Vという幅広い入力範囲により、産業用から車載向けまで、非レギュレーション電源からの電源調整を行うさまざまなアプリケーションに適しています。レギュレータの静止電流はスリープ・モードで40μAであり、バッテリー駆動システムに最適です。シャットダウン・モードでの電流は1μAと非常に低く、バッテリー寿命をさらに延ばします。スイッチング周波数の調整範囲が広いため、効率または外部部品のサイズを最適化できます。内部ループ補償により、ユーザーはループ補償設計の面倒な作業から解放されます。また、デバイスの外部部品数も最小限で済みます。高精度のイネーブル入力により、レギュレータの制御とシステムの電源シーケンシングが単純化されます。さらに、サイクル毎の電流制限、温度センシング、過大な消費電力によるシャットダウン、出力過電圧保護など、各種保護機能も内蔵しています。

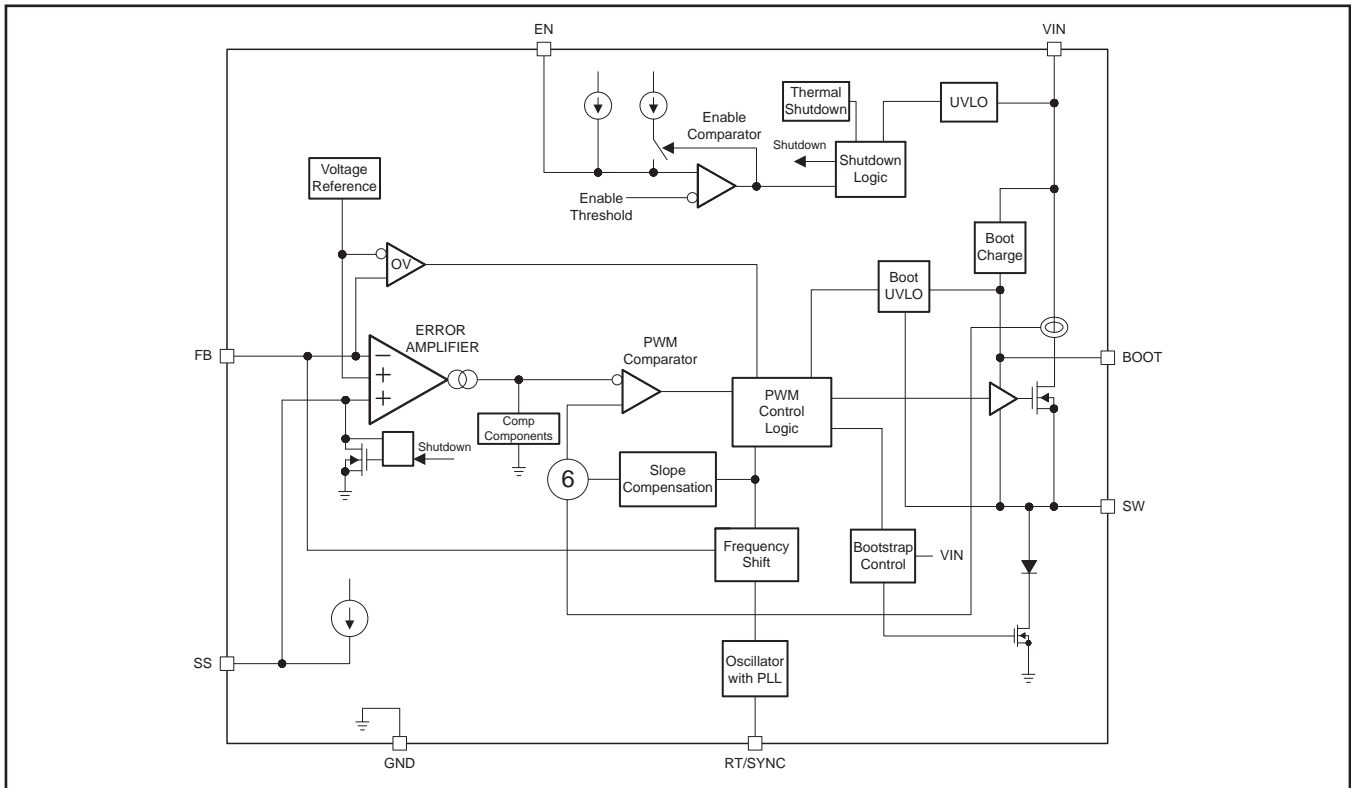


図 5. LMR14030の機能ブロック図

特長：

- 入力範囲：4~40V
- 連続出力電流：3.5A
- 超低動作時静止電流：40μA
- ハイサイドMOSFET：90mΩ
- 最小スイッチオン時間：75ns
- 電流モード制御
- 外部クロックへの周波数同期
- 可変スイッチング周波数：200kHz~2.5MHz
- 設計を容易にする内部補償
- 高デューティ・サイクル動作のサポート
- 高精度のイネーブル入力
- シャットダウン時電流：1μA
- 外部ソフト・スタート
- 過熱、過電圧、短絡保護
- PowerPAD™付き8ピンHSOICパッケージ

3.1.5 LMV344

LMV341、LMV342、LMV344の各デバイスは、それぞれシングル、デュアル、クアッドのCMOSオペアンプであり、低電圧、低電力、およびレール・ツー・レール出力スイングという特長を備えています。PMOS入力段の入力バイアス電流は1pA（標準）と非常に低く、オフセット電圧は0.25mV（標準）です。シングル電源アンプは特に低電圧（2.7～5V）動作用に設計されています。同相モード入力電圧が広く、標準では正電源レールから-0.2V～0.8Vの範囲です。LMV341（シングル）は、デバイスをディスエーブルにするためのシャットダウン（SHDN）ピンも備えています。シャットダウン・モードでは、消費電流が33nA（標準）に低減されます。この製品ファミリには他にも、20nV/√Hzの電圧ノイズ（10kHz時）、1MHzのユニティ・ゲイン帯域幅、1V/μsのスルー・レート、100μAの消費電流（チャンネルあたり）といった特長があります。

LMV341は、SOT-23パッケージと、より小型のSC-70パッケージで供給され、スペースに制約のあるアプリケーションのほとんどに適しています。LMV342デュアル・デバイスは、標準のSOICおよびMSOPパッケージで供給されます。-40°C～125°Cの拡張工業用温度範囲で動作し、さまざまな種類の業務用/産業用環境での使用に適しています。

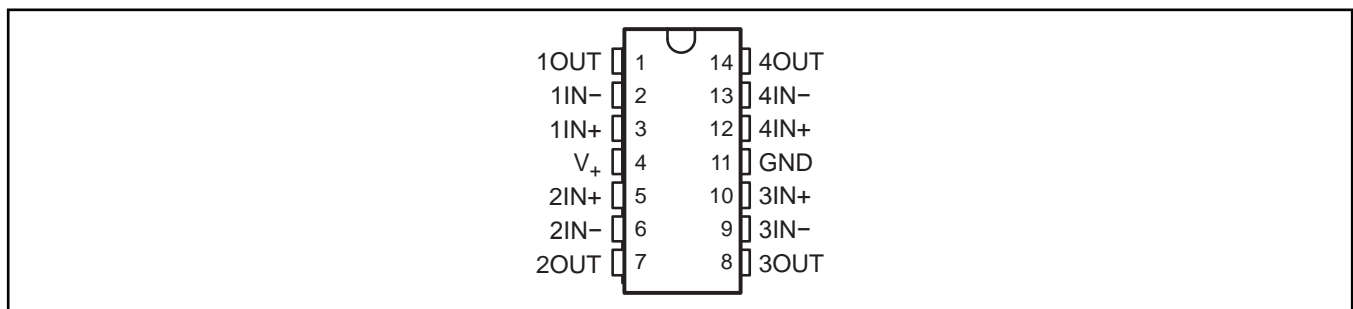


図 6. LMV344のデバイス構成

特長：

- 2.7Vおよび5V動作
- レール・ツー・レールの出力スイング
- 入力バイアス電流：1pA（標準）
- 入力オフセット電圧：0.25mV（標準）
- 低消費電流：100μA（標準）
- 低シャットダウン電流：45pA（標準）
- ゲイン帯域幅：1MHz（標準）
- スルー・レート：1V/μs（標準）
- シャットダウンからのターンオン時間：5μs（標準）
- 入力基準電圧ノイズ（10kHz時）：20nV/√Hz
- JESD 22基準を上回るESD保護：
 - 2000V人体モデル（A114-A）
 - 200Vマシン・モデル（A115-A）

3.1.6 CSD15571Q2

NexFET™パワーMOSFETは、電力変換および負荷管理アプリケーションで損失を最小限に抑えるよう設計されています。SON 2×2パッケージは、小さなパッケージ・サイズで優れた熱特性を備えています。

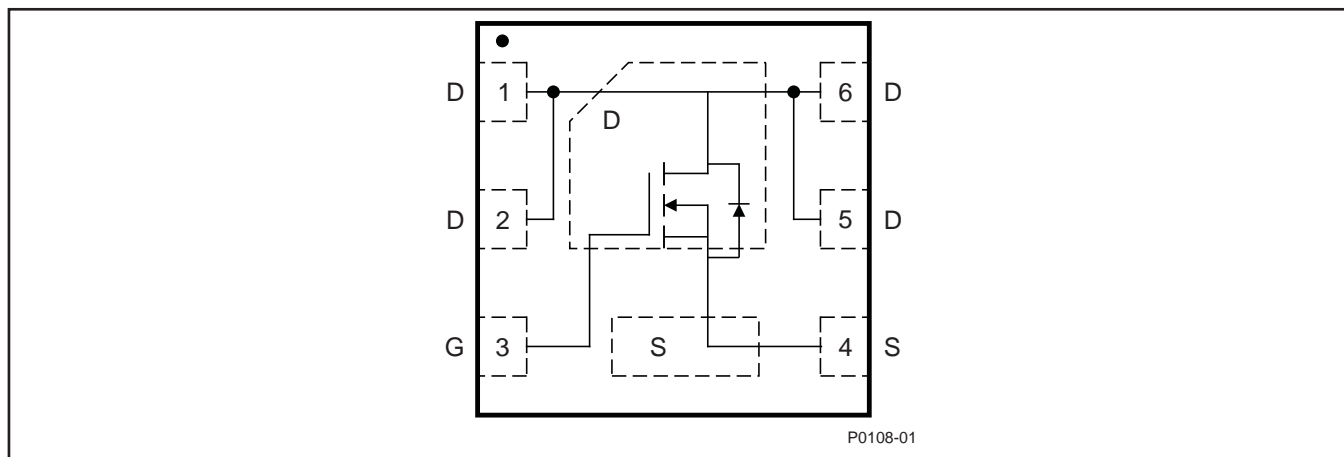


図 7. CSD15571Q2のデバイス構成

特長：

- 非常に低い Q_g および Q_{gd}
- 低い熱抵抗
- アバランシェ定格
- Pbフリーの端子めっき
- RoHS準拠
- ハロゲン・フリー
- SON 2×2mmプラスチック・パッケージ

3.1.7 TPD1E10B06

TPD1E10B06デバイスは、小型の0402パッケージに収められたシングル・チャンネルESD TVSダイオードです。このTVS保護製品は、 $\pm 30\text{kV}$ の接触ESD保護および $\pm 30\text{kV}$ のIECエアギャップ保護を備え、背面結合のTVSダイオードによるESDクランプ回路によって、バイポーラまたは双方向信号をサポートします。このESD保護ダイオードの12pFというライン容量は、最大400Mbpsのデータ・レートをサポートする幅広い範囲のアプリケーションに適しています。0402パッケージは業界標準であり、省スペース型アプリケーションでの部品配置に便利です。

このESD保護製品は、代表的なアプリケーションとして、オーディオ・ライン(マイク、イヤホン、スピーカーフォンなど)、SDインターフェイス、キーボード、ボタン、USBポートのVBUSピンとIDピン、汎用I/Oポートなどの回路保護に使用できます。このESDクランプは、電子書籍端末、タブレット、リモコン、ウェアラブル端末、セットトップ・ボックス、電子POS機器などの最終機器の保護に適しています。

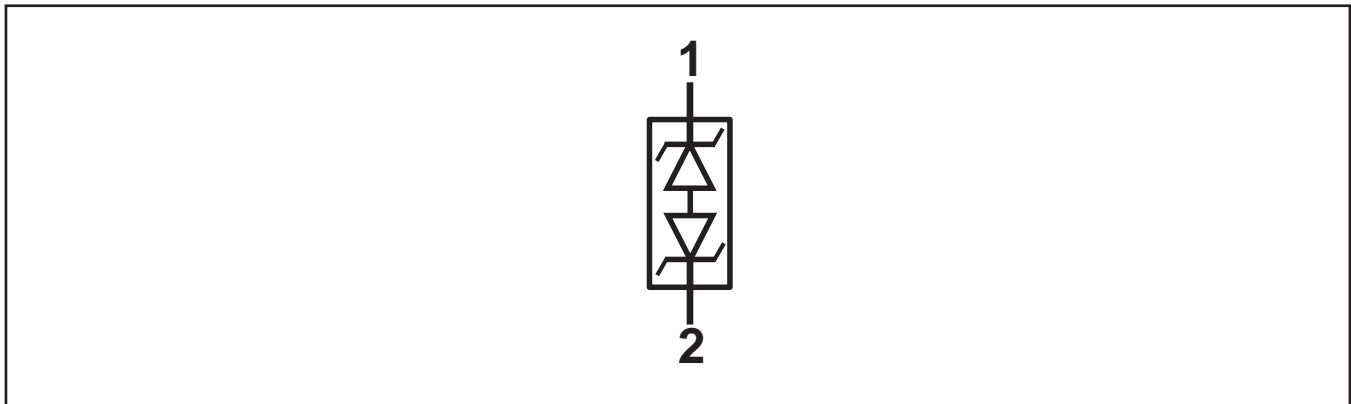


図 8. TPD1E10B06の機能ブロック図

特長：

- 低電圧I/Oインターフェイスに対してシステム・レベルのESD保護を提供
- IEC 61000-4-2レベル4
 - $\pm 30\text{kV}$ 以上 (エアギャップ放電)
 - $\pm 30\text{kV}$ 以上 (接触放電)
- IEC 61000-4-5 (サージ) : 6A (8/20 μs)
- I/O容量 : 12pF (標準)
- RDYN : 0.4 Ω (標準)
- DC降伏電圧 : $\pm 6\text{V}$ (最小)
- 超低リーク電流 : 100nA (最大)
- クランプ電圧 : 10V ($I_{PP} = 1\text{A}$ での最大値)
- 工業用温度範囲 : $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
- 省スペースの0402パッケージ (1 × 0.6 × 0.5mm)

3.1.8 TPD6F003

TPD_xF003ファミリは、EMIにさらされるあらゆるシステムでのEMIフィルタリング用に設計された、高集積デバイスのシリーズです。これらのフィルタは、ESD保護用にTVSダイオード回路も備え、IEC 61000-4-2 (レベル4)の上限を大きく超えるようなESDストレスにさらされた場合にアプリケーションの損傷を防ぎます。

TPD_xF003ファミリは、-40°C~85°Cの動作に対して仕様が規定されています。これらのフィルタは、0.4mmピッチの省スペース型DQDパッケージで供給されます。

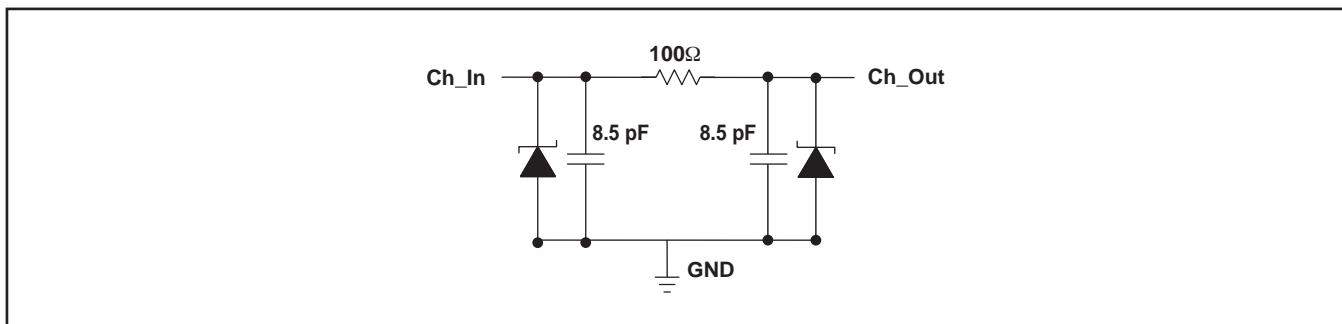


図 9. TPD6F003の機能ブロック図

特長：

- データ・ポート用の4/6/8チャンネルEMIフィルタリング
- -3dB帯域幅：200MHz
- 1GHzで25dB以上の減衰
- IEC 61000-4-2レベル4のESD保護
 - ±12kVの接触放電
 - ±20kVのエアギャップ放電
- π型 (C-R-C) フィルタ構成 (R = 100Ω、C_{TOTAL} = 17pF)
- 低リーク電流：10nA
- フロースルー配線が容易

4 システム設計理論と考慮事項

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインは、警報最終機器システム向けの視覚/聴覚による通知機能を、消費電力の低い統合された方法で実現します。DRV2700産業用ピエゾ・ドライバを使用して、聴覚警報通知システム用に最適化されたピエゾ・トランスデューサを駆動します。また、LM3550フラッシュLEDドライバを使用して、フラッシュ・モード中に一定の入力電流を維持しながら、高電流LEDを駆動します。MSP430FR5969超低電力MCUによって、システムを制御し、視覚/聴覚通知サブシステムのデモを行うことができます。

4.1 聴覚通知サブシステムの設計理論

4.1.1 ピエゾ・トランスデューサの設計理論

聴覚通知サブシステムに対する最新の要求を低コストで満たすためには、ピエゾ・トランスデューサの選択が重要となります。

このTI Designでは、主要な2つの警報音として、520Hzの方形波と2.84kHzの正弦波を使用しています。これらの信号は、特に火災報知機で使用される、2つの一般的な警報周波数です。そのため、最高の電力効率とSPL出力を得るためには、使用するピエゾ・トランスデューサがこれら目的の警報周波数を共振周波数として持っている必要があります。

約2.7kHzに共振ピークを持つピエゾ・ベンダーと、520Hzで共振するヘルムホルツ・チャンバーを組み合わせることで、PUI Audio Inc.製のAB5027B-3-LW100-Rピエゾ・トランスデューサは、このTI Designの仕様を満たしています。

さらに、このPUI Audio Inc.製トランスデューサは、容量が低く(約40nF)、ピエゾ・ドライバの低電力要件に適しています。また、選択したトランスデューサは、高いピーク・ツー・ピーク周波数で動作できるため(120V_{PP})、複数の警報音に加え、事前に録音済みの音声通知も出力できます。

4.1.2 高電圧ピエゾ・ドライバの設計理論

PUI Audio Inc.製のAB5027B-3-LW100-Rピエゾ・トランスデューサの選択に基づき、DRV2700産業用ピエゾ・ドライバは、MSP430FR5969デバイスからのフィルタリングされたPWM信号を増幅するための理想的な製品です。DRV2700は、仕様動作範囲を維持しながら、選択したトランスデューサを120V_{PP}で最大4kHzの周波数により簡単に駆動できます。DRV2700デバイスとPUI Audioトランスデューサの組み合わせによって、目的の警報周波数で可能な最大のSPL出力を実現できます。

DRV2700デバイスは、高電圧の昇圧コンバータを内蔵した高電圧アンプです。昇圧コンバータはアンプに高電圧電源レールを提供し、アンプはピエゾ・トランスデューサを差動で駆動するよう構成されています。

このTI Designでは、DRV2700デバイスの昇圧電圧が65Vに設定され、これは60Vまたは120V_{PP}の出力ピーク電圧に対する推奨設定です。このTI Designはピエゾ・トランスデューサを120V_{PP}の最大電圧で駆動するよう設計され、DRV2700デバイスの最大ゲイン設定は40.7dBまたは108.4V/Vであるため、DRV2700デバイスの入力端子の最大許容入力電圧は式(1)で示されます。

$$\text{最大入力電圧} = \frac{120 V_{PP}}{108.4} = 1.107 V_{PP} \quad (1)$$

したがって、DRV2700デバイスの出力におけるクリッピングを防ぐには、4.1.3節で説明したPWM信号調整回路の最大出力電圧が1.107V_{PP}である必要があります。最終機器システムでは一般に、オーディオ忠実度よりも合計SPL出力が問題となるため、出力信号のクリッピングはある程度許容される場合もあります。

DRV2700回路の残りすべての部品の選択については、www.ti.comで提供されるデバイスのデータシート(SLOS861)に記載された設計手順に従っています。

4.1.3 PWM信号調整の設計理論

このTI Designは、MSP430FR5969システムMCUからのパルス幅変調 (PWM) 出力を使用してオーディオ信号を生成します。520Hz方形波、2.84kHz正弦波、録音済み音声ファイル、ホワイト・ノイズといった、異なる複数の信号を生成できます。

520Hz方形波は、Timer_Bモジュールを使用して、50%デューティ・サイクルの520Hz PWM信号を直接出力することにより、生成されます。2.84kHz正弦波、録音済み音声出力、およびホワイト・ノイズ信号はすべて、32kHz PWM信号を使用し、必要に応じてPWMデューティ・サイクルを変更することにより生成されます。録音済み音声ファイルのサンプリング・レートは8kspsであり、これは元の信号の最大帯域幅が4kHzであることを示します。

DRV2700デバイスを、選択したピエゾ・トランスデューサに対する規定の動作制限内に保持するためには、4kHzを超える周波数成分をすべて除去する必要があります。さらに、DRV2700デバイスの出力のクリッピングを避けるため、DRV2700への最大入力電圧を1.107V_{PP}とする必要があります。

これらの設計要件の両方を満たすため、2段階のアプローチを実装しました。MSP430FR5969からのPWM出力はピーク・ツー・ピーク電圧が (VDD - GND) であり、このTI DesignではVDD = 3.3Vであるため、分圧回路とオペアンプ・バッファを使用して、PWM出力を約1.1V_{PP}へと低減しています。4kHzを超える周波数成分がDRV2700デバイスに入力されないように、分圧されたPWM出力は、カットオフ周波数が4kHzである2個のオペアンプを使用して、3極のバターワース・ローパス・フィルタ(LPF)に渡されます。このLPFはWEBENCH Designerを使用して設計され、PWM信号調整回路全体はTINA-TIを使用してシミュレートされています。

PWM信号調整回路のシミュレートに使用したTINA-TI回路を図10に示します。

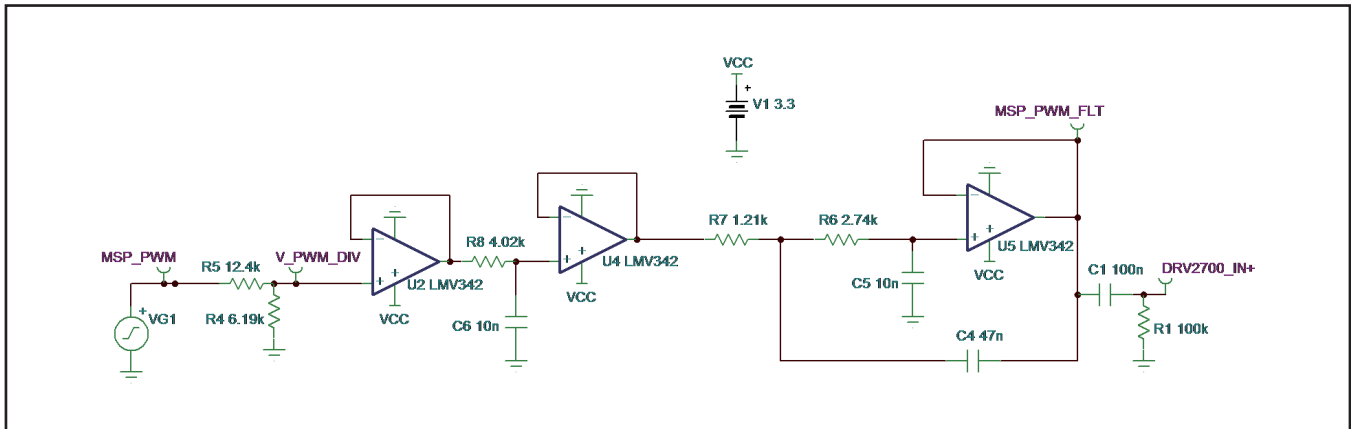


図 10. TINA-TIシミュレーション回路

PWM信号調整回路の周波数応答を確認するために、AC伝達特性を生成しました。そのシミュレーション結果を図11に示します。応答では低い周波数にわずかなロールオフが見られます。これは、DRV2700デバイスのIN+ピン上の入力コンデンサと、同じデバイスの入力インピーダンスによって生じるものです。ローパス・フィルタの3dB周波数は4kHzです。

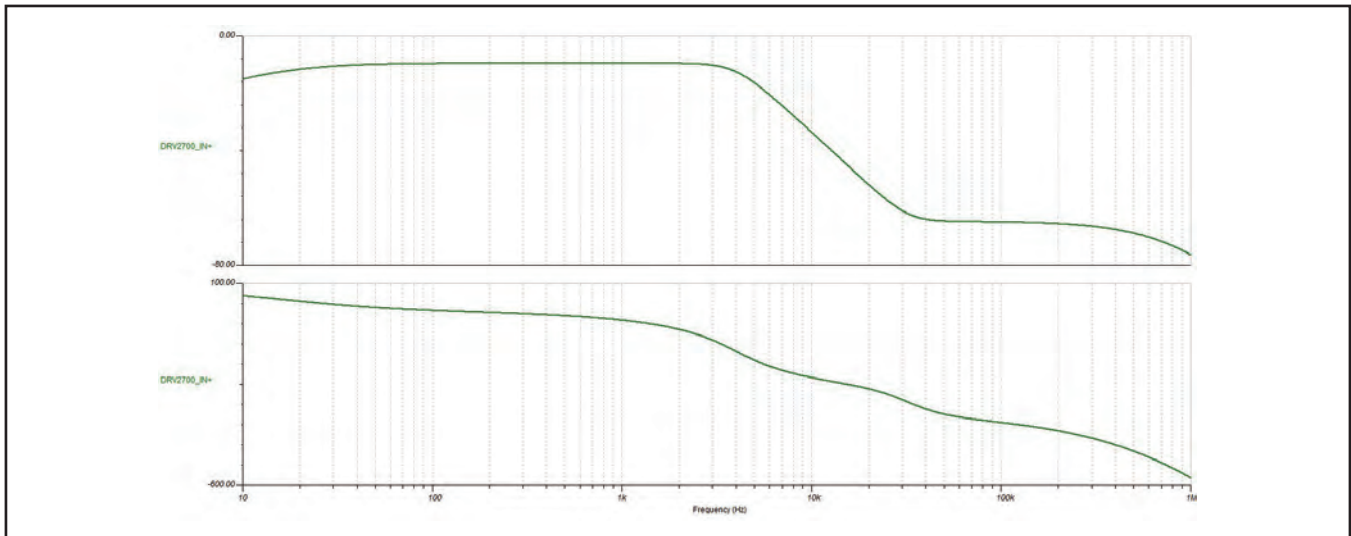


図 11. TINA-TIシミュレーション結果 — AC伝達特性のシミュレーション

図12と図13には、520HzのPWM入力と、2.84kHzの正弦波が重畳された32kHzのPWMについて、TINA-TIの過渡シミュレーション結果を示します。どちらのシミュレーション結果にも、元の入力信号と最終出力信号の両方が示されています。この出力信号は、DRV2700デバイスの高電圧アンプに供給されます。

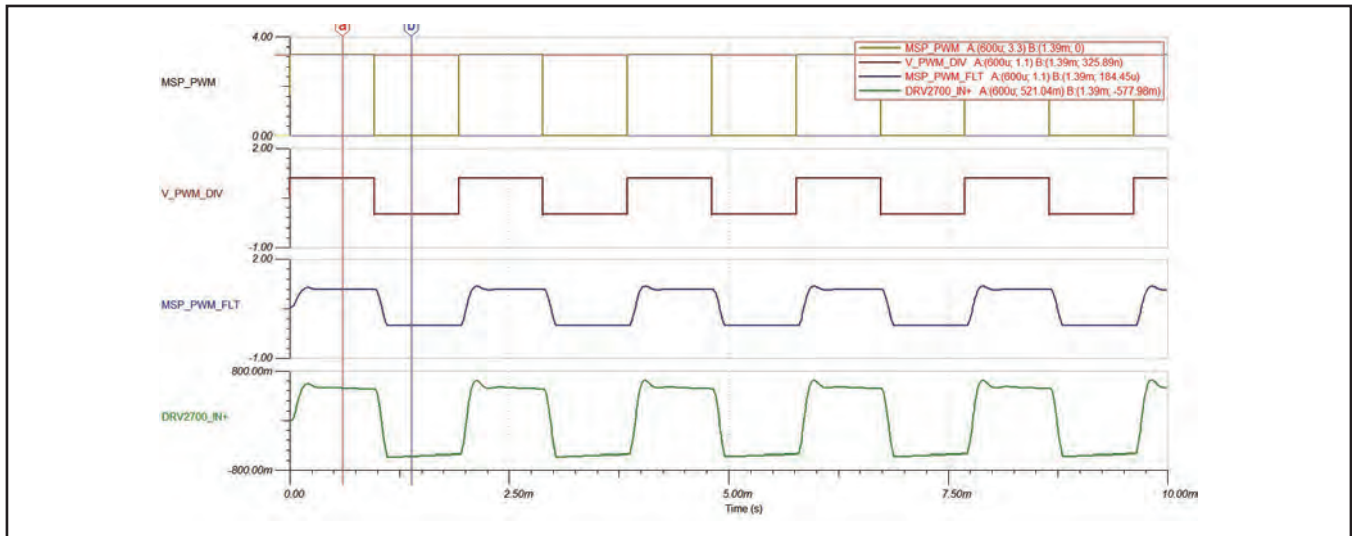


図 12. TINA-TIシミュレーション結果 — 520Hz方形波入力による過渡シミュレーション

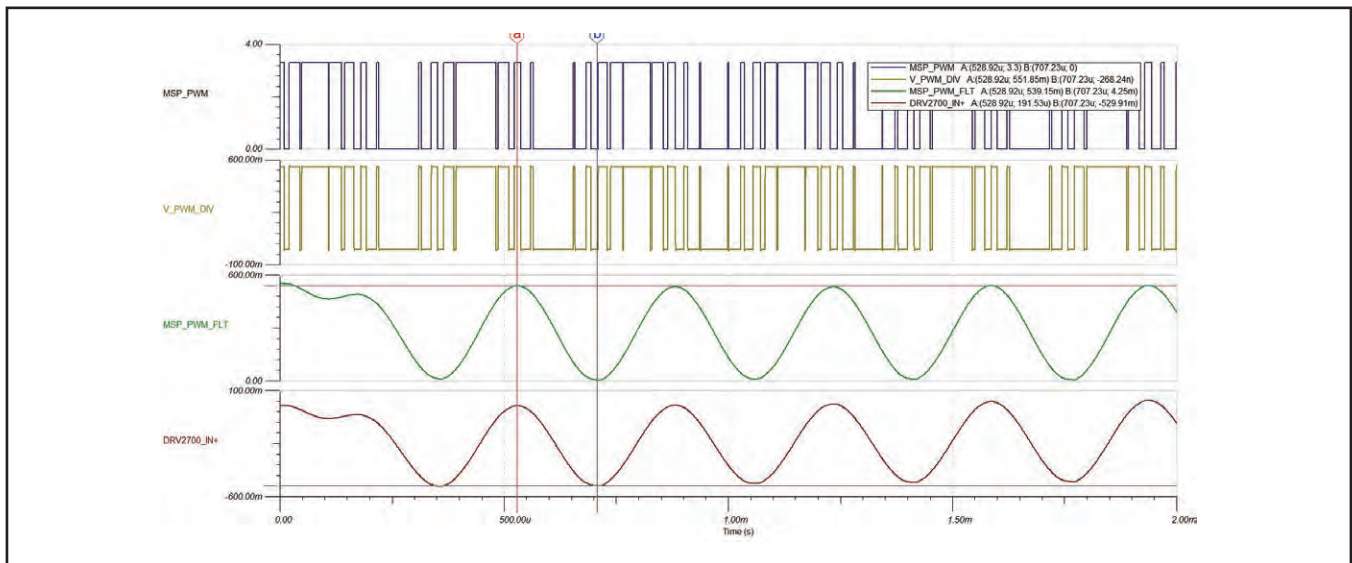


図 13. TINA-TIシミュレーション結果 — 2.84kHz正弦波入力による過渡シミュレーション

4.1.4 適用されるNFPA規格要件

NFPA 72全米火災警報規格には、聴覚通知サブシステムに関するいくつかの項目が含まれています。第18章第4項には、火災警報アプリケーションで使用される聴覚通知デバイスに関連したすべての要件が規定されています。

このTI Designは、以下に示すNFPA 72規格の主要な技術仕様に準拠するように設計されています。

- 最小可聴距離での最大合計SPLが110dBA
- 床面から5フィート(1.5m)の位置で測定されたSPLが周囲環境を15dBA以上上回る
- 就寝領域での聴覚警報信号は、基本周波数が520Hz±10%の方形波とする
- 録音済みメッセージは明瞭に聞き取れる必要があるが、定量測定による確認は不要

このTI DesignがNFPA 72規格に記載された最小標準を満たすことを証明する聴覚通知サブシステムのテスト結果を、6.2節に示しています。

4.2 視覚通知サブシステムの設計理論

視覚通知デバイスの要件を満たすためには、高電流LEDとフラッシュLEDドライバの選択が重要です。

4.2.1 LEDの設計理論

このアプリケーションで使用される高電流LEDの主要な選択パラメータは、光度です。これはカンデラ単位で測定され、単位立体角あたりの光量として定義されます。

必要なLEDの個数およびLED電流の大きさを最初に見積もるためには、LEDメーカーのデータシートに記載されている相対光束曲線を参照する必要があります。このデザインで使用するOsram LEDのデータシートでは、2Aでの光束ゲインが、700mAでの出力の約2.1倍となっています。この情報とともに、LEDの“Brightness Group”情報を使用して、LEDの標準光度を700mAで79cdと決定できます。2Aで得られるゲイン2.1を700mAでの標準値に適用すると、2AでのLED 1個の光度として158cdが得られます。このTI DesignでNFPA 72規格の光源要件185cdを満たすために、各2Aで並列に駆動される2個のLEDを選択しています。このデザインは追加の光学部品なしでLED自体の放射パターンに基づいているため、目標標準値320cdという、より高い合計光度値を使用し、より広い動作角でNFPA規格の要件が満たされるようにしています。

4.2.2 LEDドライバの設計理論

合計LED電流を4Aとするために、蓄積と放電によるアプローチが必要となります。これは、ほとんどのシステムではこの大きさのピーク・サージ電流がいかなる時点でも許可されないためです。ピーク電流を最小限に抑えるために、このTI Designでは、LM3550チャージャおよびフラッシュ・コントローラとともにスーパーキャパシタを使用します。充電フェーズ中、LM3550は、複数のゲインを持つ入力電流制限付きのスイッチド・キャパシタ昇圧コンバータを使用して、スーパーキャパシタをその目標電圧まで充電します。このデザインでは、使用可能なエネルギーを最大化するために、5.3Vを選択しています。充電が完了すると、LM3550の電流源コントローラにより、外部N-FETのゲート駆動を調整し、直列電流設定抵抗の電圧を監視することで、LEDを流れる電流を制御します。パルス・タイミングは、外部ストロブ・ピンを通して制御するか、または内部I²Cレジスタの設定によって制御できます。2個のLEDを流れる電流の精度を高めるために、帰還抵抗と電流シンクFETがそれぞれ二重化されていますが、帰還ノードのうち1つだけがデバイスに接続されています。このアプローチにより、LED電流が許容レベルへと均一化され、1個のディスクリートN-FETに生じる消費電力が最小限に抑えられます。

4.2.3 スーパーキャパシタおよびドライバの設計理論

4Aのフラッシュ電流をサポートし、フラッシュ・パルスの周期である1秒の間にスーパーキャパシタを適切に再充電できるようにするには、適切な容量値の選択が重要です。コンデンサの容量が小さすぎると、再充電の時間は短くなりますが、目的のフラッシュ・パルス期間全体にわたってLED電流をサポートできない可能性があります。コンデンサが大きすぎると、コンデンサの物理的サイズが最適でなくなり、コスト効果が低下する可能性があります。コンデンサを選択する際には、目標電流、パルス幅、使用可能な容量値、およびコンデンサのESRが事前にわかっている必要があります。

スタートアップ時に、スーパーキャパシタが可全に放電されていると仮定すると、LM3550は複数の電圧ゲインを段階的に適用しながら、コンデンサを目標電圧まで充電します。その間、充電電流は電圧比に基づいて変化します。容量が大きいほど、初期充電にかかる時間が長くなります。

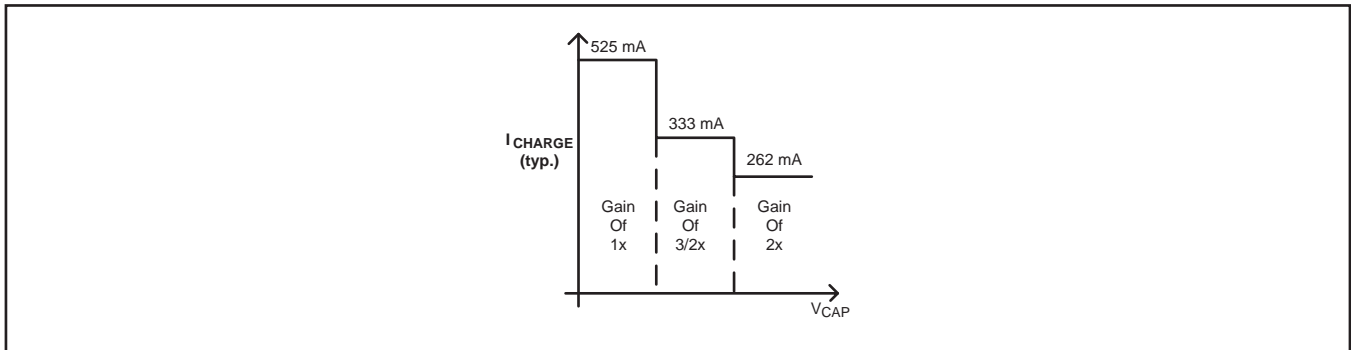


図 14. LM3550の充電電流プロファイル

充電の完了後、フラッシュ期間中に許容されるコンデンサでの電圧降下の大きさを計算する必要があります。

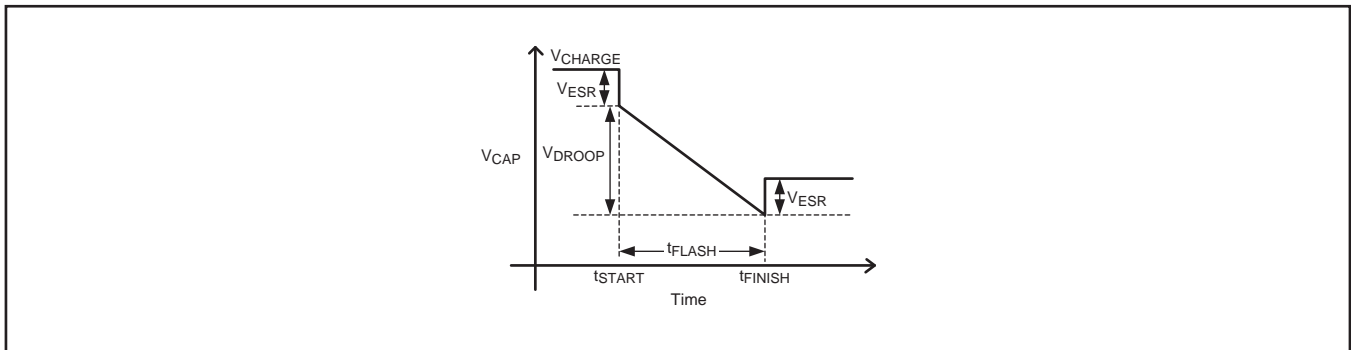


図 15. LM3550のスーパーキャパシタ電圧 対 時間

充電されたスーパーキャパシタから一定の負荷電流が流れることで、コンデンサ上の電圧が変化します。コンデンサのESRと容量の両方が放電プロファイルに影響します。フラッシュの開始時 (t_{START}) に、スーパーキャパシタの電圧はスーパーキャパシタのESRによって低下します。この低下の大きさは、フラッシュ電流 (I_{FLASH}) とESR (R_{ESR}) の積に等しくなります。

$$V_{ESR} = I_{FLASH} \times R_{ESR} \quad (2)$$

最初に電圧が低下した後 (V_{ESR})、スーパーキャパシタの電圧は、フラッシュの終了 (t_{FINISH}) まで一定のレートで低下します。フラッシュ期間中の電圧降下 (V_{DROOP}) は、フラッシュ電流 (I_{FLASH}) とフラッシュ時間 (t_{FLASH}) の積をスーパーキャパシタの容量値 (C_{SC}) で割ったものに等しくなります。

$$V_{DROOP} = \frac{(I_{FLASH} \times t_{FLASH})}{C_{SC}} \quad (3)$$

フラッシュの完了後は、スーパーキャパシタのESRを通して流れる電流がなくなるため、スーパーキャパシタの電圧は上昇します。この上昇は、 $V_{ESR} = I_{FLASH} \times R_{ESR}$ に等しくなります。

外部の電流源のレギュレーションを維持するには、次の条件が満たされる必要があります。

$$V_{DROOP} < V_{CHARGE} - V_{ESR} - V_{LED} - (I_{FLASH} \times R_{DSONFET}) - V_{FB} \quad (4)$$

V_{DROOP} に上の式を代入し、 C_{SC} について解くと、式 (5) が得られます。

$$C_{SC} > \frac{(I_{FLASH} \times t_{FLASH})}{\left(V_{CHARGE} - V_{LED} - (R_{ESR} \times I_{FLASH}) - V_{FB} - \left(\frac{I_{FLASH} \times R_{DSON}}{\text{Number LEDs}} \right) \right)} \quad (5)$$

このTI Designでは、 $I_{FLASH} = 4A$ 、 $t_{FLASH} = 16ms$ 、 $R_{SDON} = 16m\Omega$ 、 $V_{LED} = 3.3V$ 、 $V_{CHARGE} = 5.3V$ 、および $V_{FB} = 100mV$ です。このTI Designで使用しているMurata製スーパーキャパシタの仕様により、 $R_{ESR} = 50m\Omega$ となります。

16msのフラッシュに対しては、 C_{SC} が38mFより大きい必要があります。 t_{FLASH} を100msに増やす場合は、 C_{SC} を240mFにする必要があります。これらの事実に基づき、Murataの470mF (DMF3Z5R5H474M3DTA0、www.murata.com) スーパーキャパシタを選択して、フラッシュ時間の長さを調整可能にしています。

4.2.4 適用されるNFPA規格要件

NFPA 72全米火災警報規格には、視覚通知サブシステムに関するいくつかの項目が含まれています。第18章第5項には、火災警報アプリケーションで使用される視覚通知デバイスに関連したすべての要件が規定されています。

このTI Designは、以下に示すNFPA 72規格の主要な技術仕様に準拠するよう設計されています。

- フラッシュ・レート：1~2Hz
- 最大フラッシュ・パルス幅：200ms
- 最大フラッシュ・パルス・デューティ・サイクル：40%
- フラッシュが明瞭な色または公称で白色であり、最大実効光度が1000カンデラ
- 天井に設置される場合、70×70フィート(21.3×21.3m)の部屋での実効光度が185カンデラ以上
- または、0.0375ルーメン/ft² (0.4036ルーメン/m²) 以上の光出力

このTI DesignがNFPA 72規格に記載された最小標準を満たすことを証明する視覚通知サブシステムのテスト結果を、6.3節に示しています。

4.3 ファームウェア制御

このTI Design用のファームウェアは、TIデバイス用リアルタイム・オペレーティング・システムであるTI-RTOS上に構築されています。このTI Designの主設計者は、RTOSの基本に関する経験を得るために、ファームウェアとしてTI-RTOSを選択しました。TI-RTOSの使用により、ファームウェアの開発に要する時間が短縮されました。

プログラムは主に、視覚および聴覚通知サブシステムのデモ用に設計されています。そのため、メイン・インターフェイスは3個のユーザー・プッシュボタンから構成されています。

BTN_LEDは、視覚通知サブシステムのデモ・モードを制御します。システムのパワーアップ時には、視覚通知モードが“充電モード”に設定されます。BTN_LEDを押すたびに、システムは以下のモードの間で切り替わります。

- 充電モード
- トーチ・モード
- フラッシュ・モード

充電モードでは、LM3550デバイスは事前に定義された5.3Vの電圧までスーパーキャパシタを充電し、その状態を維持します。

トーチ・モードでは、2個のLEDを低電流モードで駆動します（現在の設定値は100mA）。このモードでは、外部FETがバイパスされ、LED電流はLM3550デバイスだけを通して流れます。

フラッシュ・モードでは、LM3550デバイスは1Hzの周波数でフラッシュ・イベントをトリガします。このモードはLM3550デバイスの主要なモードであり、スーパーキャパシタから2個のLED経由で高電流パルスを送信するよう外部FETを制御します。

BTN_GAINは、聴覚通知サブシステムの音量を制御します。BTN_GAINを押すと、DRV2700デバイスのゲインが28.8dB、34.8dB、38.4dB、40.7dBという4つの設定値の間で切り替わります。システムのパワーアップ時には、DRV2700デバイスのゲインが最小音量設定である28.8dBに設定されます。

BTN_AUDIOは、聴覚通知サブシステムのデモ・モードを制御します。BTN_AUDIOを押すと、以下のモードの間で切り替わります。

- オーディオ出力なし
- 520Hz方形波出力
- 2.84kHz正弦波出力
- 録音済み音声ファイル出力
- ホワイト・ノイズ出力

オーディオ出力なしのモードでは、MSP_PWMピンにPWM信号が生成されず、電力を最大限節約するためDRV2700デバイスがディスエーブルになります。

520Hz方形波出力モードでは、MSP_PWM (Timer_B0、CCR1に接続)が520Hzの方形波を生成するよう設定されます。いったんTimer_Bモジュールが520Hzの方形波を生成するよう設定されると、それ以降はファームウェアによる介入なしでこのモードが継続されます。

2.84kHz正弦波出力モードでは、MSP_PWMが2.84kHzの正弦波を生成するよう設定されます。Timer_BモジュールのPWM周波数が32kHzに設定され、デューティ・サイクルが正弦波状に変化します。

録音済み音声ファイル出力モードの場合も、Timer_BモジュールのPWM周波数が32kHzに設定されます。ただし、デューティ・サイクルを正弦波状に変化させる代わりに、MSP430FR5969デバイスの不揮発性メモリに事前にプログラミングされた録音済み音声ファイルから16進値を読み取ることにより、デューティ・サイクルを変化させます。録音済みの音声では、主設計者が“Hello, Texas Instruments”という言葉が発しています。このモードでは、別のモードが選択されるまでの間、録音済み音声ファイルが連続して繰り返されます。

ホワイト・ノイズ出力モードでは、Timer_BモジュールのPWM周波数が32kHzに設定されます。ガロア線形帰還シフト・レジスタ・アルゴリズムを使用して、各PWMサイクルでTimer_Bモジュールに擬似乱数デューティ・サイクル値が供給されます。その結果、擬似ホワイト・ノイズのオーディオ出力が得られ、これを使用してシステム・レベルのオーディオ周波数応答テスト・データが生成されます。

ファームウェア全体で、ハードウェア割り込み (Hwis)、タスク、セマフォ、クロックの標準TI-RTOSオブジェクトを使用しています。Code Composer Studio™ (CCS)でTI Designファームウェアの.cfgファイルを表示することにより、システム・レベルのファームウェア構造を簡単に評価できます。

5 開発の開始

5.1 ハードウェアの概要

Piezo・スピーカー・ストロボ通知リファレンス・デザインのハードウェアを図16に示します。PCBは3.45 × 4.0インチの長方形であり、ラボでの測定時の安定性と使いやすさ向上のために0.5インチのナイロン製スタンドオフを備えています。

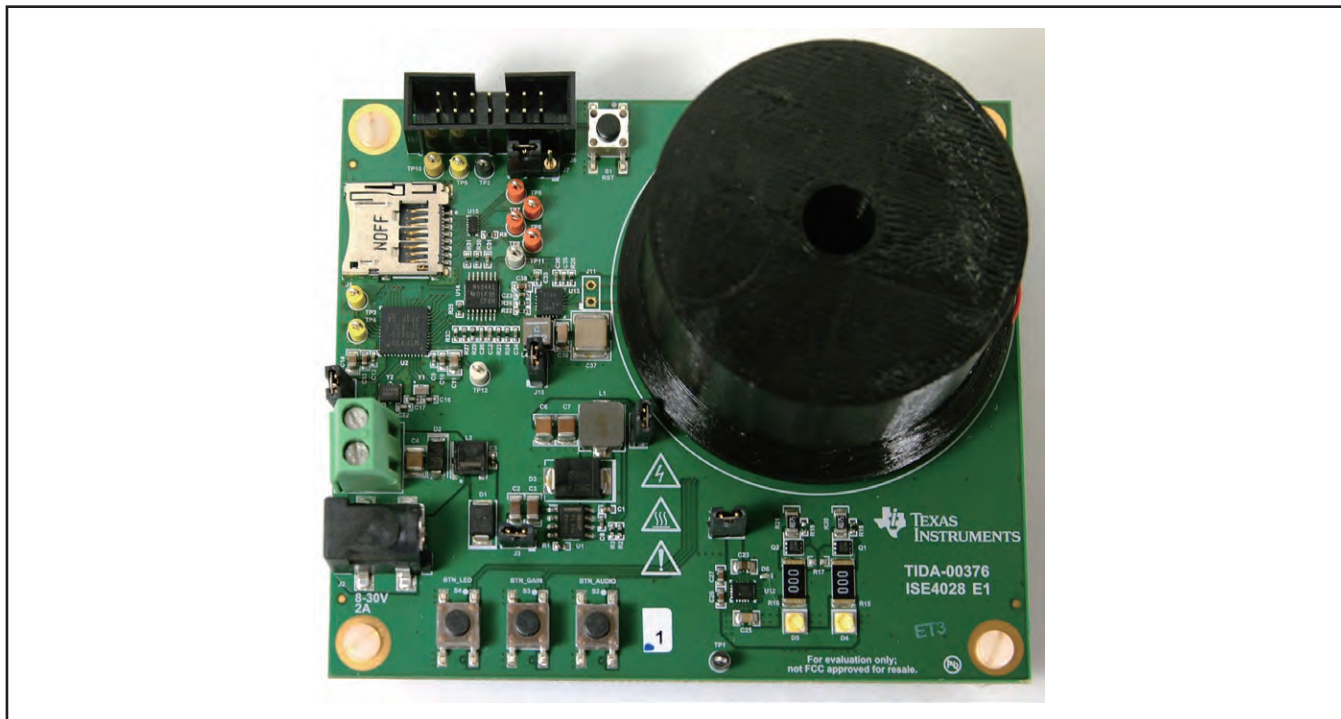


図 16. Piezo・スピーカー・ストロボ通知リファレンス・デザインのハードウェア

主要なIC(DRV2700、LM3550、MSP430FR5969、LMV344、LMR14030)がすべてPCBの上面に配置されています。スーパーキャパシタは、いくつかのパッシブ部品とともにPCBの裏面に半田付けされています。

TI Designの各種デモ・モード間の切り替えに使用する3個のユーザー・プッシュボタンは、PCBの左下に配置されています。

5.2 ファームウェアのロード

このTI Designのファームウェアは、CCSバージョン6.1.0を使用して開発されています。このファームウェアは、TI-RTOSバージョン2.12.01.33上に構築されています。

TI Designのハードウェアをプログラミングまたはデバッグする際には、J7のピン2-3をジャンパ・シャントで閉じる必要があります (外部から電源供給されている場合)。EnergyTrace™を実行している場合や、他の理由でMCUにデバッガから電源供給している場合は、J7のピン1-2をジャンパ・シャントで閉じるとともに、J6を開きます。適切な動作を行うためには、他の2ピン・ジャンパ (J1、J3、J9、J10) をすべて閉じる必要があります。

コネクタの使用状況に応じて、J2またはJ4のいずれかから基板に24V電源を供給します。

注：TI Designハードウェアのプログラミングまたはデバッグのための適切な設定状態の写真を図17に示します。

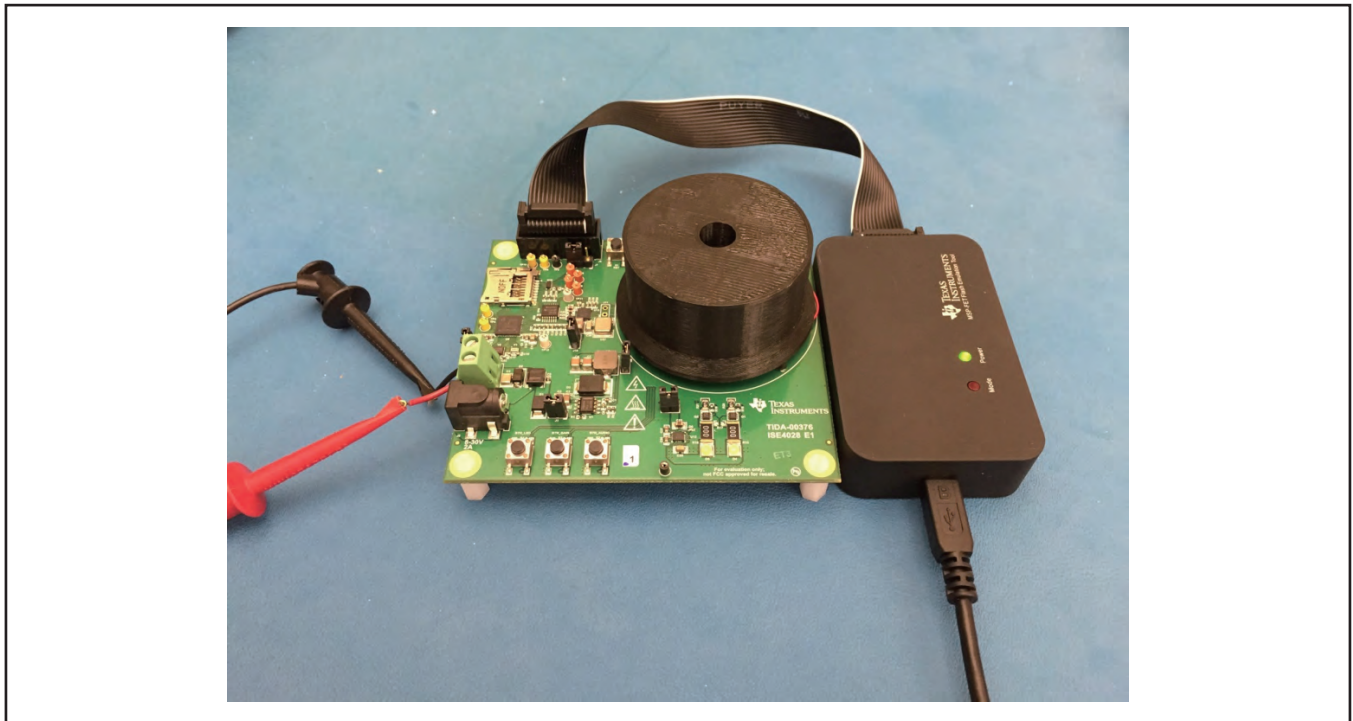


図 17. プログラミングおよびデバッグ時のジャンパと電源の構成

TI Designハードウェアは、J8からの14ピンJTAGリボン・ケーブルをCCS経由でMSP-FET MSP430フラッシュ・エミュレーション・ツールに接続することにより、プログラミングします。

5.3 TI Designハードウェアのデモ

4.3節で説明したとおり、TI Designハードウェアは、3個のユーザー・プッシュボタンを使用してデモを行うことができます。TI Designのデモをイネーブルにするには、コネクタの使用状況に応じて、J2またはJ4のいずれかに24V DCを供給する必要があります。

デフォルトでは、TI Designハードウェアは、最小のオーディオ音量設定で、オーディオ再生なし、視覚表示なしの状態から起動します。BTN_LED、BTN_GAIN、BTN_AUDIOの各ボタンを押すと、4.3節で説明したように、TI Designの各種デモ・モードの間で切り替わります。

6 テスト・データ

注：特に記述のない限り、以降の節で示すテスト・データは、システムが室温の状態です。

注：この節の測定値はすべて、校正済みのラボ機器で測定しています。

6.1 概要

ピエゾ・スピーカー・ストロボ通知リファレンス・デザインについて、聴覚通知性能、視覚通知性能、および消費電力を含め、機能的な特性を測定しました。

テストおよび特性測定の結果を以降の節に示します。

6.2 聴覚通知性能

このTI Designの2つの主目的のうち1つは、警報最終機器システム向けの聴覚通知機能を示すことであるため、聴覚性能は重要です。4.1節で説明したように、このTI Designはオーディオ出力信号として、520Hz方形波、2.84kHz正弦波、録音済み音声、およびホワイト・ノイズを生成するよう設計されています。520Hz方形波と2.84kHz正弦波は、警報音と見なされ、NFPA 72規格の要件に準拠するために、周囲のSPLを15dBA以上上回る必要があります。ただし、周囲のSPLは、通知デバイスが設置される環境によって異なります。そのため、このTI Designは、可能な限り高いSPLを実現できるよう設計されています。

聴覚通知性能の特性を完全に決定するために、以下のテスト・データを収集しました。

- PWM信号調整回路のAC伝達特性
- 520Hz方形波と2.84kHz正弦波の両方に対する、PWM信号調整回路の過渡応答
- MCUで生成したホワイト・ノイズをオーディオ・ソースとして使用した場合の全体の可聴周波数応答
- MCUで生成した警報

520Hz方形波と2.84kHz正弦波)を使用した場合の可聴周波数応答

- 520Hz方形波と2.84kHz正弦波の両方の警報音の合計SPL
- 録音済み音声出力の明瞭度の評価

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得なければならない場合があります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治療措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしていると特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2016, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上